

**ՀՀ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ
ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ
ՀԱՄԱԼՍԱՐԱՆ**

ԿԱՐՈ ՀՐԱԶԻԿԻ ՍԱՖԱՐՅԱՆ

**ԻՆՏԵԳՐԱԼ ՍԻՆԵՄԱՆԵՐԻ ՆԵՐՔԻՆ ՍՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ
ՄՇԱԿՈՒՄԸ**

ԱՏԵՆԱԽՈՍՈՒԹՅՈՒՆ

**Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա»
մասնագիտությամբ տեխնիկական գիտությունների թեկնածուի
գիտական աստիճանի հայցման համար**

Գիտական ղեկավար՝

ՀՀ ԳԱԱ թղթ. անդամ, տ.գ.դ., պրոֆ.,

ՀՀ գիտության վաստակավոր գործիչ

Վ. Շ. Մելիքյան

ԵՐԵՎԱՆ 2018

ԲՈՎԱՆԴԱԿՈՒԹՅՈՒՆ

ՆԵՐԱԾՈՒԹՅՈՒՆ.....	4
ԳԼՈՒԽ 1. ԻՆՏԵԳՐԱԼ ՍԻՆԵՄԱՆԵՐԻ ՆԵՐՔԻՆ ՍՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ ՄԻՋՈՑԻ ՄՇԱԿՄԱՆ ԸՆԴՀԱՆՈՒՐ ՀԱՐՑԵՐԸ	11
1.1. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցի մշակման անհրաժեշտությունը	11
1.1.1. Ինտեգրալ սխեմաների մշակման առանձնահատկությունները 15	
1.1.2. Աղմուկների առկայության դեպքում ինտեգրալ սխեմաների հուսալիության ապահովումը.....	18
1.1.3. Ինտեգրալ սխեմաների սնուցման ցանցերի նախագծման առանձնահատկությունները.....	19
1.2. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցի մշակման արդի վիճակի վերլուծություն	24
1.2.1. Սնուցման ցանցերի մոդելավորում և լարման անկման վերլուծություն.....	24
1.2.2. Սնուցման ցանցում աղմուկի ազդեցությունը սխեմայի աշխատանքի վրա	26
1.2.3. Կապագերծող ունակության մոդելավորումը և բաշխումը ԻՍ-ում 27	
1.2.4. Նախնական լարման անկման վերլուծություն.....	32
1.2.5. Լարման անկման վիճակագրական վերլուծություն.....	34
1.2.6. ԻՍ-երի սնման ցանցերում ստատիկ լարման անկման մեթոդը 35	
1.2.7. ԻՍ-երի սնման դողերում դինամիկ լարման անկման մեթոդը .	37

1.2.8. ԻՍ-երի սնուցման ցանցերի մշակումը՝ կապազերծող ունակությունների օգտագործմամբ.....	38
1.2.9. ԻՍ-երի սնուցման ցանցերի մշակումը՝ փոխանջատումների ակտիվության ֆայլի օգտագործմամբ.....	39
1.3. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի նախագծմանն ու դրանում առկա խնդիրները հայտնաբերող ծրագրային միջոցին ներկայացվող պահանջները.....	41
Եզրակացություններ	43
2. ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐԻ ՆԵՐՔԻՆ ՍՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ ԱՌԱՋԱՐԿՎՈՂ ՄԻՋՈՑԻ ՄՇԱԿՈՒՄԸ.....	44
2.1. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցի մշակման սկզբունքները.....	44
2.2. Ինտեգրալ սխեմաների սնուցման ցանցերի նախագծման միջոցի մշակումը և նախագծման գործընթացները	60
Եզրակացություններ	74
3. ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐԻ ՍՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ ԿԱՌՈՒՑՄԱՆ ԾՐԱԳՐԱՅԻՆ ՄԻՋՈՑԻ ՆԿԱՐԱԳՐՈՒԹՅՈՒՆԸ և ՕԳՏԱԳՈՐԾՈՒՄԸ.....	76
3.1 Ինտեգրալ սխեմաների սնուցման ցանցերի կառուցման ծրագրային միջոցի կառուցվածքը և աշխատանքի սկզբունքը.....	78
3.2. Ինտեգրալ սխեմաների սնուցման ցանցերի ծրագրային միջոցով նախագծումը	90
3.3. Power Estimate Compiler ծրագրային միջոցի արդյունավետության գնահատումը	95
Եզրակացություններ	97

ԵԶՐԱՀԱՆԳՈՒՄ.....	99
ՕԳՏԱԳՈՐԾՎԱԾ ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ.....	101
ՀԱՎԵԼՎԱԾ 1. ՆԵՐԴՐՄԱՆ ԱԿՏԵՐ.....	111
ՀԱՎԵԼՎԱԾ 2. «POWER ESTIMATE COMPILER» ԾՐԱԳՐԱՅԻՆ ՄԻՋՈՑԻ C++ ԿՈՂԻ ՈՐՈՇ ՀԱՏՎԱԾԸ	112
ՀԱՎԵԼՎԱԾ 3. ՄՇԱԿՎԱԾ ՀՀԴ-Ի ՆԱԽԱԳԾԻ ՈՐՈՇ ՀԱՏՎԱԾԸ	125
ՀԱՎԵԼՎԱԾ 4. ՕԳՏԱԳՈՐԾՎԱԾ ՆԿԱՐՆԵՐԻ ՑԱՆԿԸ.....	175
ՀԱՎԵԼՎԱԾ 5. ՕԳՏԱԳՈՐԾՎԱԾ ԱՂՅՈՒՍԱԿՆԵՐԻ ՑԱՆԿԸ.....	179
ՀԱՎԵԼՎԱԾ 6. ՕԳՏԱԳՈՐԾՎԱԾ ՀԱՊԱՎՈՒՄՆԵՐԻ ՑԱՆԿԸ.....	180
ՀԱՎԵԼՎԱԾ 7. ԱՏԵՆԱԽՈՍՈՒԹՅԱՆՆ ԱՌՆՉՎՈՂ ՊԱՏՎՈՐԳԵՐ ՈՒ ՄՐՑԱՆԱԿԱՆԵՐ.....	181

ՆԵՐԱԾՈՒԹՅՈՒՆ

Թեմայի արդիականությունը: Էլեկտրոնային սարքերի լայն տարածումը, ինչպես նաև նոր սերնդի բազմապիսի շարժական սարքերի հնարավորությունների ընդլայնումը դրանց հիմնական բաղադրիչներին՝ ինտեգրալ սխեմաների (ԻՍ), նոր պահանջներ են առաջադրում: Ինտեգրալ սխեմաների (ԻՍ) նախագծման մարտահրավերների շարքում (էներգասպառման նվազարկում, արագագործության մեծացում, ազդանշանի ամբողջականության ապահովում, նախագծերի ստուգման միջոցների արդյունավետության բարձրացում և այլն) վերջին տարիներին կարևորվում է ԻՍ-երի նախագծման որակի բարձրացումը: Էլեկտրոնային սարքերի, ինչպես նաև ԻՍ-երի արտադրության տեխնոլոգիաների զարգացման շնորհիվ՝ վերջիններիս հիմնական պարամետրերի՝ տարրերի խտության և աշխատանքային հաճախությունների էական աճ է արձանագրվել: Սակայն դրա արդյունքում անթույլատրելի մեծ աղմուկները սնման դողերում դառնում են ժամանակակից ԻՍ-երի հիմնական թերությունը: Դա նշանակում է, որ ներկայումս սնման դողերում աղմուկների նվազեցումը դարձել է ԻՍ-երի նախագծման հիմնական մարտահրավերը: Սնման դողերում մեծ աղմուկների հետևանքով փոքրանում է ԻՍ-երի հուսալիությունը, ԻՍ-երի կարևորագույն պարամետրերը վատանում են:

Սնման դողերում աղմուկների նվազարկման խնդիրները հատկապես բարդ են լայն տարածում գտած նույն ԻՍ-ում ներկառուցված տարբեր հանգույցներ պարունակող բյուրեղի վրա համակարգերի (ԲՎՀ) պարագայում: ԲՎՀ-երը մեծ քանակով տարբեր էներգասպառմամբ, ներկառուցված, անալոգային և թվային համակարգեր (ԹՀ) պարունակող համակարգեր են: Դժվար է տարբեր գործառույթներ կատարող հանգույցների, տարբեր տակտային հաճախություններով աշխատող սխեմաների համար ապահովել սնման դողերում աղմուկների նվազարկման ընդհանուր մոտեցում: Մյուս կողմից՝ ԲՎՀ-երի նախագծման բարդության, ինքնարժեքի և շուկա դուրս բերելու ժամանակը փոքրացնելու նպատակով դրանք, սովորաբար, նախագծվում են տարբեր ընկերությունների կողմից՝ առանձին հանգույցների հնարավորինս մեծ վերաօգտագործման հնարավորությամբ: Այդպիսի մոտեցումը, սակայն, հանգույցները

պատրաստող ընկերությունների առջև պահանջ է դնում՝ ապահովելու ԻՍ-երի անխափան աշխատանքը: Այսպիսով, ԻՍ-երի արտադրության տեխնոլոգիաների զարգացմանը զուգընթաց՝ նոր տեսակի էլեկտրոնային սարքերում լայնորեն կիրառվող ԲՎՀ-երի նկատմամբ նոր պահանջները հանգեցնում են ԻՍ-երում հուսալի սնուցման ցանցերի նախագծման միջոցի մշակման խիստ անհրաժեշտության:

Այդ պատճառով վերջին տարիներին տարբեր գիտական խմբերի և ընկերությունների կողմից մշակվել են ԻՍ-երի սնուցման ցանցերի նախագծման միջոցի մշակման բազմաթիվ մեթոդներ և միջոցներ: Սակայն առաջարկվող մոտեցումները հիմնականում ուղղված են առկա լարման անկման ստատիկ և դինամիկ բաղադրիչներից միայն մեկի նվազեցմանը՝ կարևոր այլ պարամետրերի զգալի վատթարացման հաշվին: Այդ մոտեցումները կիրառելի են մասնագիտացված ԻՍ-երի նախագծման դեպքում, սակայն արդյունավետ չեն էներգասպառման խիստ սահմանափակումներով, բազմապիսի ԲՎՀ-երի կառուցվածքներում վերաօգտագործման նպատակով նախագծվող ԻՍ-երի պարագայում: Այսպիսով՝ սնուցման ցանցերի նախագծման այնպիսի մեթոդների մշակումը, որոնք թույլատրելի կորուստներով կապահովեն ԻՍ-երի արտադրման ժամանակակից 28նմ-ից փոքր տեխնոլոգիական գործընթացների համար հուսալի սնուցման ցանցեր՝ նախագծման գործընթացում առկա լարման անկման ստատիկ և դինամիկ բաղադրիչների անհրաժեշտ չափի համատեղ նվազեցումով, դարձել է արդիական:

Ուստի ներկայումս ԻՍ-երում նախագծման ժամանակ լուրջ մարտահրավերը սնուցման ցանցերի նախագծման գործընթացում առկա լարման անկման ստատիկ և դինամիկ բաղադրիչների նվազեցումն է: Ատենախոսությունը նվիրված է ԻՍ-երում սնուցման ցանցերի նախագծման միջոցի մշակմանն ու հետազոտմանը:

Հետազոտության առարկան: ԻՍ-երի սնուցման ցանցերում աղմուկների հիմնական բաղադրիչների նվազեցմանն ուղղված նախագծման մեթոդները, գործընթացները, ֆիզիկական նախագծման եղանակները և դրանց ստուգման միջոցները:

Աշխատանքի նպատակը: ԻՍ-երի հիմնական պարամետրերի թույլատրելի կորուստներով դրանց սնուցման ցանցերում լարման անկման դինամիկ և ստատիկ բաղադրիչների նվազարկմամբ նախագծման միջոցի մշակումը:

Հետազոտության մեթոդները: Ատենախոսության կատարման ընթացքում օգտագործվել են կիսահաղորդչային սարքերի, էլեկտրական և թվային շղթաների տեսությունները, տրամաբանական մակարդակների լեզուներով նկարագրման, էլեկտրոնային սխեմաների նախագծման, մաթեմատիկական վերլուծության, օբյեկտակողմնորոշված եղանակով և սկրպտավորման լեզուներով ծրագրային ապահովման կազմակերպման մեթոդները, ինտեգրալ սխեմաների սխեմատեխնիկական և ֆիզիկական նախագծման եղանակները:

Գիտական նորույթը.

- Ստեղծվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի կազմակերպման մեթոդ, որի դեպքում կառուցվածքի փոփոխության միջոցով միջինում 35%-ով ավելացել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի թույլատրելի կորստի պարագայում:
- Առաջարկվել է սնման տիպի մուտք/ելք սխեմաների միջոցով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկումների նվազարկման մեթոդ, որը, լարերի կարճացման և նախագծման երթուղու աննշան բարդացման հաշվին, ապահովում է ստատիկ լարման անկման նվազեցում 23%-ով:
- Մշակվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի աղմկակայունության բարձրացման մեթոդ, որը, կապազերծող ունակությունների օպտիմալ տեղաբաշխման շնորհիվ, նախագծման բարդացման և սխեմայի մակերեսի 4,2%-ով մեծացման հաշվին, փոքրացնում է լարման անկման արժեքը 20%-ով:
- Ստեղծվել է կապազերծող ունակությունների կիրառմամբ ինտեգրալ սխեմաների սնուցման ցանցերի աղմուկների նվազարկման մեթոդ, որը վերջիններիս ֆիքսված հեռավորությունների դասավորության և սնուցման

ցանցերի կառուցվածքային փոփոխության շնորհիվ, սխեմայի մակերեսի 7%-ով ավելացման պարագայում, նվազեցնում է դինամիկ լարման անկման արժեքը 49%-ով:

- Առաջարկվել է կապազերծող ունակությունների միջոցով ներքին սնուցման ցանցերում աղմուկների նվազարկման մեթոդ, որը, դատարկ սխեմաների փոխարեն կապազերծող ունակություններ ավելացնելու շնորհիվ, մոտավորապես 31%-ով ավելացրել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի աննշան մեծացման պարագայում:
- Մշակվել է սնուցման ցանցերում լարման անկման նվազարկման մեթոդ, որը, մետաղական շերտերի ավելացման և կապազերծող ունակությունների հատակագծման փուլում տեղաբաշխման շնորհիվ, կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի 10%-ով մեծացման պարագայում, նվազեցնում է ստատիկ լարման անկման արժեքը մոտ 49%-ով, իսկ դինամիկը՝ 71,49%-ով:

Պաշտպանության են ներկայացվում.

- Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի կազմակերպան մեթոդը:
- Սնման տիպի մուտք/ելք սխեմաների միջոցով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկումների նվազարկման մեթոդը:
- Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի աղմկակայունության բարձրացման մեթոդը:
- Կապազերծող ունակությունների կիրառմամբ ինտեգրալ սխեմաների սնուցման ցանցերի աղմուկների նվազարկման մեթոդը:
- Կապազերծող ունակությունների միջոցով ներքին սնուցման ցանցերում աղմուկների նվազարկման մեթոդը:
- Սնուցման ցանցերում լարման անկման նվազարկման մեթոդը:
- Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի նախագծման «Power Estimate Compiler» ծրագրային միջոցը:

Աշխատանքի գործնական արժեքը: 32/28 նմ-անոց տեխնոլոգիական գործընթացի համար առաջարկված մեթոդների կիրառմամբ մշակվել են համապիտանի հաջորդական դողի և հիշասարքի թեստ հանգույցներ, որոնց պարամետրերն էապես գերազանցում են հայտնի նմանակներին:

Ատենախոսությունում առաջարկված թվային հանգույցների սնուցման ցանցերում առկա խնդիրների փոքրացման համար նախագծման եղանակները և մշակված սխեմաները առկա նախագծման երթուղիներում արդյունավետ կիրառելու նպատակով մշակվել է «Power Estimate Compiler» ծրագրային միջոցը: Այն ներդրված է «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» (Հայաստան) ընկերությունում և կիրառվում է բազմապիսի թվային հանգույցների նախագծման երթուղիներում:

Փորձարկմամբ պարզ է դարձել, որ այն, համեմատած այլ ծրագրային գործիքների հետ, քայլերի կրճատման հաշվին կրճատում է նախագծման և մուտքային անհրաժեշտ տվյալների նախապատրաստման վրա ծախսվող ժամանակը մոտ 10 անգամ: Առաջարկվող մեթոդների համատեղ կիրառման շնորհիվ, որոշիչ ճանապարհների հապաղումների առավելագույնը ~10%-ով և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի ~14%-ով կորստի պարագայում, ինտեգրալ սխեմաների ներքին սնուցման ցանցերը դարձել են ավելի աղմկակալյուն:

Այդ ծրագրի միջոցով տրված սխեմայի առանձին բաղադրիչների և ընդհանուր ճարտարապետության նկարագրությամբ կարելի է ստանալ նույն ԻՍ-ի օգտագործողի մուտքագրած սահմանափակումներից կախված բազմաթիվ իրագործումներ: Դրանցում ավտոմատ կերպով իրագործվում են մշակված մեթոդները: Ծրագրի ելքում արտաձվում են ԻՍ-երի նախագծերի ներկայացման համար լայնորեն տարածված հիմնական տվյալները՝ բնագավառում օգտագործվող ստանդարտ ֆայլային ձևաչափերով: Ծրագիրը մշակվել է Perl, TCL, Bash և C++ լեզուների կիրառմամբ:

Ներդրումը: «Power Estimate Compiler» ծրագիրը ներդրված է «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ընկերությունում: Այն օգտագործվում է ԻՍ-երի նախագծման գործընթացում՝ դրանց սնուցման ցանցերում առկա խնդիրների հայտնաբերման և նվազարկման նպատակով: «Power Estimate Compiler» ծրագրի օգտագործմամբ նախագծված հանգույցները մի շարք իրական ԻՍ-երի և ԲՎՀ-երի մաս են կազմում:

Հրապարակումներ: Ատենախոսության հիմնական դրույթները ներկայացված են գիտական 10 հրապարակումներում: Արդյունքները զեկուցվել են մի շարք միջազգային և հանրապետական գիտաժողովներում:

Ատենախոսության կառուցվածքը: Ատենախոսությունը բաղկացած է ներածությունից, 3 գլուխներից, եզրահանգումից, 117 անուն գրականության ցանկից և 7 հավելվածից: 1-ին հավելվածում բերված է ատենախոսության ներդրման ակտը, 2-րդում՝ մշակված ծրագրային միջոցի C++ կոդի որոշ հատվածը, 3-րդում՝ մշակված սխեմաներից մեկի նախագծի պարունակությունը, 4-րդում՝ ատենախոսությունում օգտագործված նկարների ցանկը, 5-րդում աղյուսակների ցանկը, 6-րդում՝ ատենախոսությունում օգտագործված հապավումների ցանկը, 7-րդում՝ հեղինակի՝ ատենախոսությանն առնչվող պատվոգրերը: Հիմնական տեքստը կազմում է 110 էջ, որում ընդգրկված են 59 նկար և 7 աղյուսակ: Աշխատանքի ընդհանուր ծավալը, հավելվածների հետ միասին, կազմում է 181 էջ:

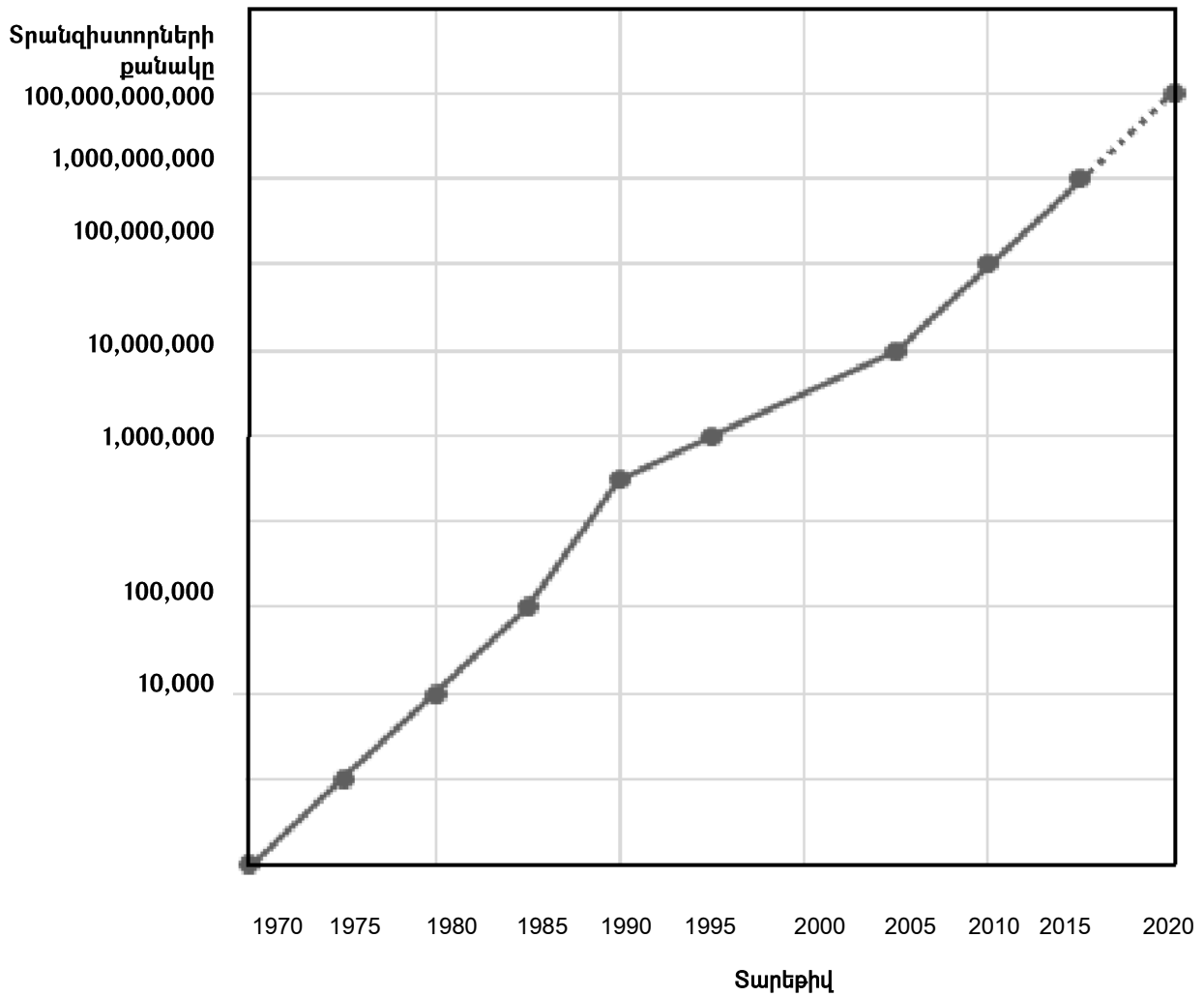
ԳԼՈՒԽ 1. ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐԻ ՆԵՐՔԻՆ ՍՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ ՄԻՋՈՑԻ ՄՇԱԿՄԱՆ ԸՆԴՀԱՆՈՒՐ ՀԱՐՑԵՐԸ

1.1. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցի մշակման անհրաժեշտությունը

Հայտնի է [1-12], որ վերջին մի քանի տարիներին, շնորհիվ ինտեգրալ սխեմաների (ԻՍ) արտադրական գործնթացի զարգացման, անընդհատ իրականացվում է ԻՍ-երի կազմում ներդրված կիսահաղորդչային տարրերի չափերի մասշտաբավորում [1-3]: Այս ամենի հիմնական նպատակներն են ինտեգրացման աստիճանի մեծացումն ու ԻՍ-երում տարրերի քանակի ավելացումը: Դրանք, իրենց հերթին, մշտապես առաջացնում են նախագծման մի շարք մարտահրավերներ, հանգեցնում են ԻՍ-երի գործառույթների մեծացմանը և ԻՍ-ի գնի նվազեցմանը [4,5]: Այժմ, լայնորեն տարածված կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ (ԿՄՕԿ) տեխնոլոգիաներով արտադրված ԻՍ-երի մասշտաբավորման բարձր տեմպերի շնորհիվ, մետաղ-օքսիդ-կիսահաղորդիչ (ՄՕԿ) տրանզիստորի փականի չափը հասել է ընդհուպ մինչև 7 նմ-ի [6]:

Հատկանշական է, որ ժամանակակից ԻՍ-երում տարրերի չափերի մասշտաբավորումը և դրանց քանակի ավելացումը, իր հերթին, հանգեցրել է բազմաֆունկցիոնալ ԿՄՕԿ ԻՍ-երի [7,8] ստեղծմանը: Ներկայումս արտադրվող և արդեն տասնյակ միլիարդ տրանզիստորներ պարունակող ԻՍ-երը ներկայացնում են համակարգեր բյուրեղի վրա (ՀԲՎ) [9,10]՝ նույն կիսահաղորդչային բյուրեղի վրա համատեղելով տվյալների մշակման, պահպանման, հեռահաղորդակցության և այլ գործառույթներով օժտված բազմաթիվ ինտեգրալ սխեմաներ (ԻՍ) [11]: Սակայն, մասշտաբավորման հետ մեկտեղ, առաջանում են նաև անցանկալի երևույթներ, որոնք բացասական ազդեցություն են ունենում ԻՍ-երում ներդրված թվային համակարգերի(ԹՀ) կամ ՀԲՎ-ների հիմնական պարամետրերի վրա [12]: Ստորև ներկայացված են այդ երևույթներից մի քանիսը:

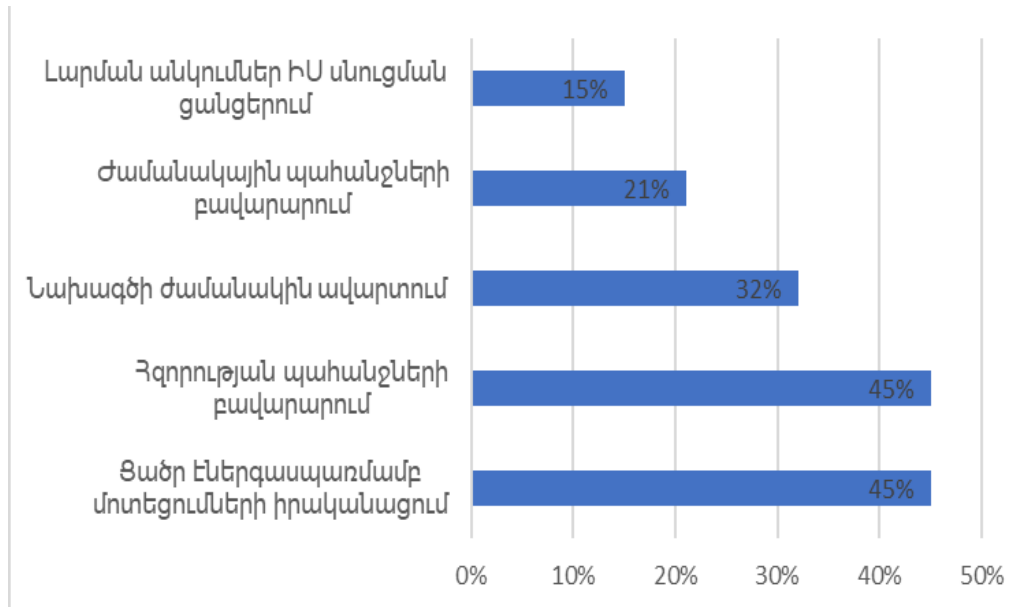
Հայտնի է, որ ԻՍ-երում տրանզիստորների քանակի աճը տեղի է ունենում ըստ Գ. Մուրի օրենքի [13]: Համաձայն այդ օրենքի՝ յուրաքանչյուր 18 ամսում ԻՍ-երում տրանզիստորների քանակը կրկնապատկվում է: Շնորհիվ ԻՍ-երի արտադրման տեխնոլոգիաների մասշտաբավորման՝ դրանցում տարրերի քանակի ավելացման այդ տեմպերը պահպանվում են արդեն մոտ կես դար (նկ 1.1) [5]:



Նկ. 1.1. ԻՍ-ում տրանզիստորների քանակի աճի տեմպերը

ԻՍ-երի արտադրական տեխնոլոգիաների մասշտաբավորումն առաջացնում է դրանցում առկա մի շարք բացասական երևույթների զգալի մեծացում, ինչպես նաև նոր երևույթների առաջացում: Դրանցից են՝ միջտարրային հեռավորությունների նվազման պատճառով ԻՍ-ը կազմող սխեմաների և ԻՍ-ի ներքին միջմիացումների միջև փոխազդեցությունների առաջացումը, սնման

դողերի վրա լարման անկումների մեծացումը և այլն [14-16]: Մասշտաբավորման հետևանքով այս և այլ ազդեցությունները հանգեցնում են ԻՍ-երի նախագծման գործընթացի անընդհատ բարդացմանը [17]: Բացասական երևույթների շարքում ներկայումս առավել էականը ԻՍ-երի և դրանցում ներդրված ԹՀ-ների համար հուսալի սնուցման ցանցերի նախագծումն է, ինչպես նաև սնուցման ցանցերում աղմուկների նվազեցումը, քանի-որ դրանք կարող են հանգեցնել ԻՍ-ի խափանման [18-22]: Դա, իր հերթին, սխեմաների սնուցման ցանցերի նախագծման ժամանակ առաջացնում է նոր խնդիրներ: Համաձայն ԻՍ-երի նախագծողների միջև անցկացված հարցումների արդյունքների (նկ 1.2)՝ նախագծման խնդիրների շարքում սնուցման ցանցերում աղմուկների առկայության գնահատումը և նվազարկումը գրավում է շատ կարևոր տեղ [21]:



Նկ.1.2. Նախագծման խնդիրների կարևորությունը ստանախագծողների

Արդյունքները ցույց են տալիս, որ հարցմանը մասնակցած նախագծողների մեծ մասը իրենց համար ամենակարևոր 5 խնդիրներից մեկը համարում են սնուցման ցանցերում առկա խնդիրները, որոնք ներկայումս դառնում են շատ ավելի կարևոր:

Ժամանակակից ԻՍ-երի սնուցման ցանցերում առկա խնդիրները ստորև առանձին դիտարկված են:

Առկա խնդիրներից է էլեկտրամիգրացիան: Դա էլեկտրոնների ազդեցությամբ իոնային կապերի կապազերծումն է, որի հետևանքով տեղի է ունենում նյութի քայքայում և լարը կտրվում է կամ դեֆորմացվում: Մինչ 28ՆՄ տեխնոլոգիական գործընթացները ստուգել, թե արդյոք նախագծում գոյություն ունեն էլեկտրամիգրացիայի խնդիրներ, պարտադիր չէր: Սակայն 28ՆՄ և ավելի փոքր տեխնոլոգիական գործընթացների համար այն դարձել է նախագծման կարևոր փուլերից մեկը[23]:

ԻՍ-երում սնուցման ցանցերում առկա խնդիրներից է նաև սնուցման ցանցերում լարման անկման խնդիրները, որոնք, իրենց հերթին, բաղկացած են երկու բաղադրիչներից՝ դինամիկ և ստատիկ[24-27]:

Սնուցման ցանցերի սխալ կառուցումը կարող է հանգեցնել ստատիկ լարման անկման, որի պատճառով էլ թվային սխեմայի համար նախատեսված լարման մակարդակի բավարար շեմը ապահովելը կլինի անիրական: Այն կարող է նաև հանգեցնել էլեկտրամիգրացիայի խնդիրների: Ստատիկ լարման անկման խնդիրների լուծման համար անհրաժեշտ է ճիշտ քանակի մետաղական մակարդակներ օգտագործել և ճիշտ չափեր ընտրել մետաղական շերտերի համար, որպեսզի չառաջանան ստատիկ լարման անկման, ինչպես նաև էլեկտրամիգրացիայի խնդիրներ [26]:

Սնուցման ցանցերի լավ նախագծման դեպքում հնարավոր է խուսափել ստատիկ լարման անկման և էլեկտրամիգրացիայի խնդիրներից, բայց ոչ դինամիկ լարման անկման խնդիրներից: Դինամիկ լարման անկման խնդիրները ի հայտ են գալիս, երբ թվային սխեմաների փոխանջատումներն առաջացնում են աղմուկներ սնուցման ցանցերում: Այժմ սխեմաների արագագործության բարձրացման հետ մեկտեղ պայքարում են դրանցով պայմանավորված աղմուկների նավազեցման համար[27]:

Բերված փաստարկներից ակնհայտորեն երևում է, որ արդի ԻՍ-երի նախագծման բնագավառում դրանց սնուցման ցանցերի նախագծումը դարձել է կարևորագույն խնդիր: Այս խնդրի արդյունավետ լուծումը թույլ կտա ոչ միայն

լավարկել ԻՍ-երի հիմնական բնութագրերը, այլև պարզեցնել ԻՍ-երի նախագծման գործընթացը:

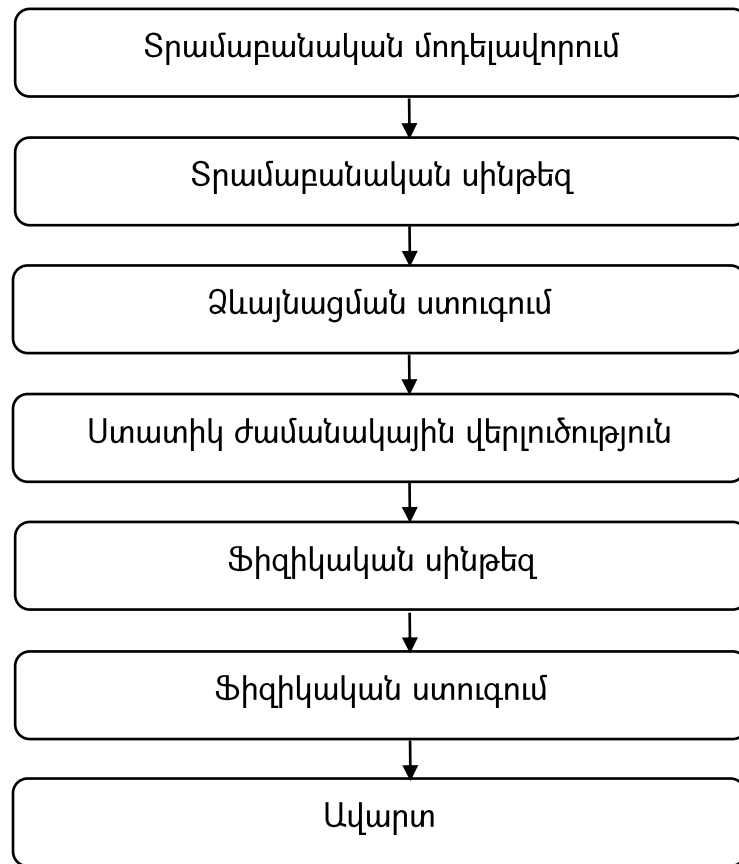
Սակայն ԻՍ-երի արտադրման տեխնոլոգիաների մասշտաբավորումը [2,5,7], բացի վերը թվարկված դրական ազդեցություններից, հանգեցնում է նաև մի շարք բացասական հետևանքների՝ սնման դողերում լարման անկման, միմյանց մոտ տեղաբաշխված տարրերի միջև փոխազդեցությունների, ներքին միջմիացումներում ազդանշանների հապաղման, սնման դողերում աղմուկների մեծացման և մի շարք այլ ոչ օգտակար երևույթների դերի էական մեծացման, որոնք հանգեցնում են ԻՍ-երի նախագծման բարդացմանը [28]: Սակայն այդ շարքում իրենց կարևորությամբ ներկայումս էապես առանձնանում են ԻՍ-երի սնուցման ցանցերում առկա խնդիրները, որոնք կարող են առաջացնել աշխատանքի խափանում [23-27]:

1.1.1. Ինտեգրալ սխեմաների մշակման առանձնահատկությունները

Ներկայումս ԻՍ-երը նախագծելիս օգտագործվում են ավտոմատ նախագծման գործընթացներ [29]: ԻՍ-երի թվային ավտոմատ նախագծման գործընթացը ներկայացնում է նախագծման և ստուգման քայլերի հերթականություն, որոնք թույլ են տալիս նախապես մշակված թվային ստանդարտ տարրերի գրադարանների (ԹՄՏԳ) [30] հիման վրա ԻՍ-ի վարքային նկարագրությունից ստանալ դրա ֆիզիկական նախագիծը: Թվային ստանդարտ տարրերը (ԹՄՏ) պարզագույն թվաբանական գործողություններ կատարող բջիջներ են, որոնց հիման վրա հնարավոր է կառուցել ավելի բարդ գործառույթներով թվային սխեմաներ:

Թվային ավտոմատ նախագծման ընթացակարգի (նկ. 1.3) [29] առաջին քայլը ԻՍ-ի վարքային նկարագրության տրամաբանական մոդելավորումն է: Այս փուլը թույլ է տալիս թվային ԻՍ-ի նախագծման վաղ շրջանում պարզել դրանում ֆունկցիոնալ սխալների առկայությունը և ըստ տեխնիկական առաջադրանքի՝ ուղղել սխեմայի գործառույթները, եթե անհրաժեշտություն կա:

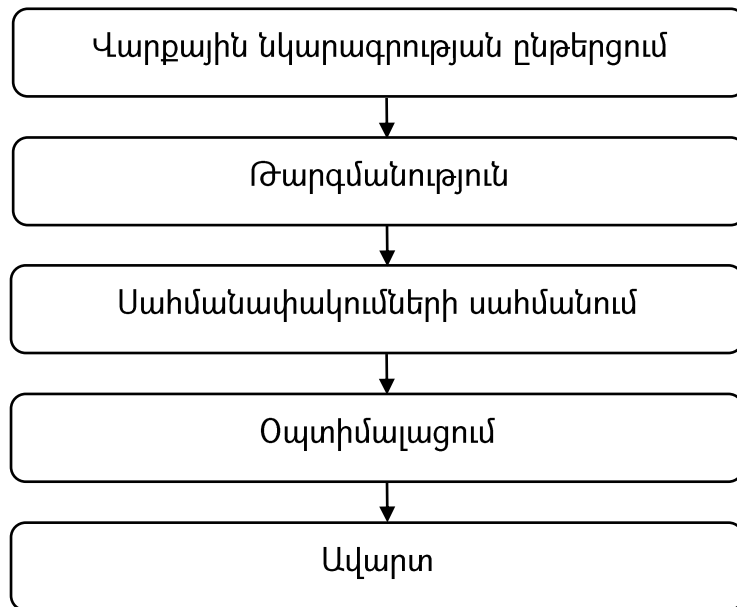
ԻՍ-ի վարքային նկարագրությունը, պահանջվող ստուգումներին համապատասխան, անցնում է տրամաբանական սինթեզի փուլ:



Նկ.1.3. ԻՍ-ի նախագծման ընթացակարգը

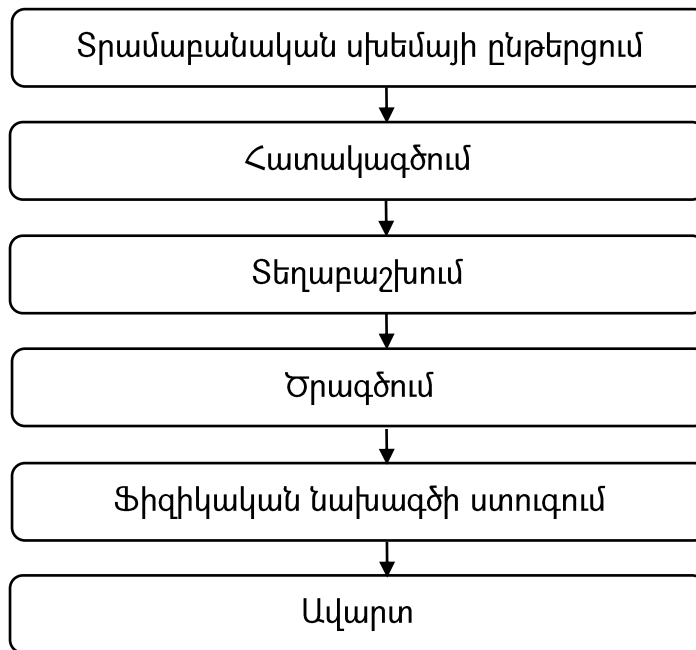
Տրամաբանական սինթեզի փուլը ԹՄՏԳ-ից տարրերի և մակրո-մտավոր սեփականության բլոկների օգտագործմամբ ավտոմատ կառուցում և լավարկում է փականային մակարդակի ինտեգրալային սխեման: Տրամաբանական սինթեզի գործընթացի (նկ 1.4) [30] համար անհրաժեշտ մուտքային տվյալներից են վարքային մակարդակով ներկայացված սխեման, տեխնիկական առաջադրանքի հիման վրա կազմված բնութագրերի սահմանափակումները, անհրաժեշտ մտավոր սեփականության բլոկները ու ԹՄՏԳ-ն: Վերջիններիս հիման վրա կառուցվում է փականային մակարդակի սխեման, որը լավարկվում է ըստ տրված սահմանափակումների: Լավարկման հիմնական նպատակը սխեմայի մուտքից ելք հապաղումները փոքրացնելն է, ինչպես նաև՝ էներգասպառման և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի փոքրացումը: Այս փուլում սնուցման ցանցերի նախագծման մասին խոսք լինել չի

կարող, քանի որ տրամաբանական սինթեզի փուլում սխեմայի սնուցումը տրվում է հաստատուն արժեքով: Սակայն իրական արժեքների դեպքում կարող է սխեման ընդհանրապես չաշխատել կամ աշխատել, բայց ոչ ակնկալվող ձևով:



Նկ.1.4. ԻՍ-ի տրամաբանական սինթեզի ընթացակարգը

Երկրորդ քայլը ֆիզիկական սինթեզն է (նկ 1.5) [31]: Այդ փուլի ընթացքում, օգտվելով ԹՄՏ-ների առկա, նախապես մշակված և այլ մակրո-բլոկների ֆիզիկական նախագծերից, ավտոմատ եղանակով կառուցվում է փականային մակարդակի սխեմային համապատասխան ֆիզիկական նախագիծը: Առանձին տարրերի ֆիզիկական նախագծերը տեղաբաշխվում են ԻՍ-ի համար նախատեսված հատակագծի վրա և ծրագծվում են անհրաժեշտ միջմիացումները [32]: Ֆիզիկական նախագծման կարևորագույն փուլերից է նաև սնուցման ցանցերի մշակումը: Սնուցման ցանցերի ոչ ճշգրիտ կազմակերպման պատճառով հնարավոր է՝ խափանում լինի սխեմայի աշխատանքում[33]:



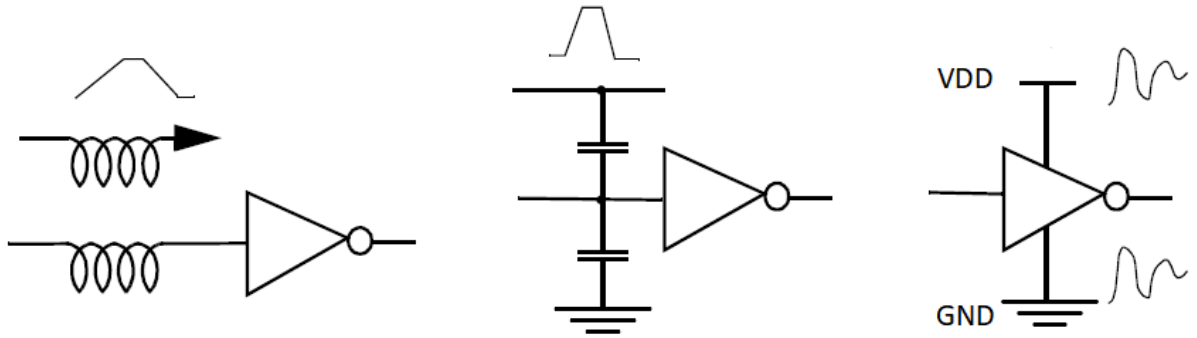
Նկ.1.5. ԻՍ-ի ֆիզիկական նախագծման ընթացակարգը

1.1.2. Աղմուկների առկայության դեպքում ինտեգրալ սխեմաների հուսալիության ապահովումը

Ակներև է, որ ԻՍ-երի համար առաջնային պահանջ է սխեմայի ֆունկցիոնալ ապահովումը, որի համար նախագծված է այն: Նախագծվող սխեմայի վարքագիծը կարող է շատ տարբերվել արտադրական գործընթացից հետո ստացվող սխեմայից: Արտադրական գործընթացից հետո ԻՍ-ի չափերը, շեմային լարումները և մետաղ-օքսիդ-կիսահաղորդիչ (ՄՕԿ) տրանզիստորի միջով հոսող հոսանքը կարող են տարբերվել և ազդել սխեմայի վարքագծի վրա[34-36]:

Հաջորդ խանգարող հանգամանքը աղմուկներն են: Աղմուկ բառը ԻՍ-երում հասկացվում է որպես լարման և հոսանքի անցանկալի փոփոխություն: Աղմուկները կարող են ազդել ԻՍ-ի վրա տարբեր կերպ(նկ 1.6) [37]: Երկու հաղորդակից լարեր միևնույն ԻՍ-ի վրա առաջացնում են կապազերծող ունակություն և ինդուկտիվություն: Հետևաբար, լարումը կամ հոսանքը, հաղորդիչ լարի միջով անցնելով, ազդում է հարևան լարով հոսող ազդանշանի վրա: Աղմուկը սնուցման կամ հողակցման դողերի վրա ազդում է տվյալ սխեմայի ելքային ազդանշանի վրա ևս: Հաճախ ԻՍ-երի ներսում աղմուկները գեներացվում են, և աղմուկների արժեքները համեմատական են

ազդանշանի բացվածքին: Արտաքին աղմուկները համեմատական չեն սխեմայի մուտքային կամ ելքային ազդանշանների բացվածքին: Աղմուկները ազդանշանի լարման մակարդակից կախված ֆունկցիաներ են և դարձել են շատ կարևոր խնդիր նախագծողների համար:



Նկ.1.6. ԻՍ-ում աղմուկների տեսակները

1.1.3. Ինտեգրալ սխեմաների սնուցման ցանցերի նախագծման առանձնահատկությունները

Ենթամիկրոնային ԻՍ-երի սնուցման ցանցերի նախագծումը դարձել է ներկայիս նախագծման գործընթացի կարևոր մարտահրավերներից մեկը:

ԻՍ-ում սպառվող հոսանքները սնման միջմիացումների վրա առաջացնում են լարման անկումներ: Մեծ հոսանքների կամ սնման միջմիացումների մեծ դիմադրությունների դեպքում դրանք կարող են անթույլատրելիորեն նվազեցնել սխեմաների սնման համար անհրաժեշտ լարման մակարդակը[33]:

Առաջացող լարման անկումները կարող են լինել երկու տեսակ՝ ստատիկ և դինամիկ [14]: Ստատիկ լարման անկման ($V_{անկ,ստ}$) պատճառ են հանդիսանում սխեմայի կորստային հոսանքները (նկ. 1.7) [34]: Դա գնահատվում է սխեմայի սպառած միջին հոսանքով և սնման ցանցի դիմադրությամբ՝

$$V_{անկ,ստ} = I_{կորստ} R: \quad (1.1)$$

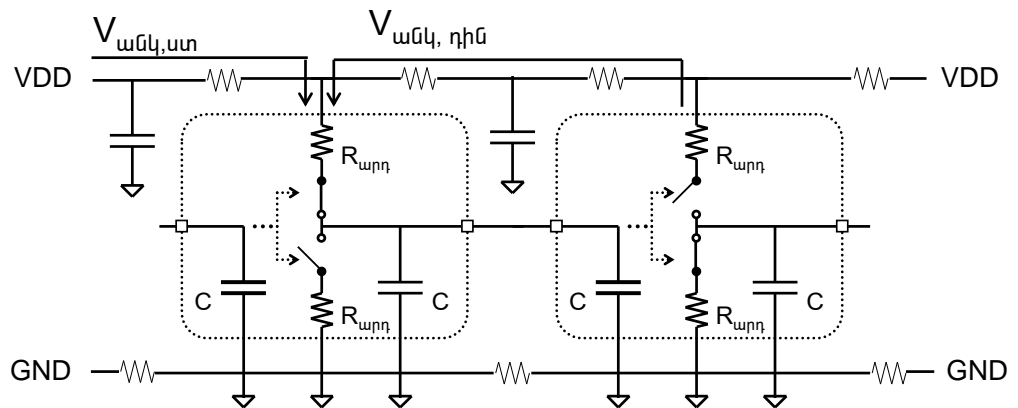
Լարման անկման դինամիկ բաղադրիչն ($V_{անկ,դին}$) առաջանում է ինտեգրալ սխեմայի փոխանջատման ժամանակ սպառվող հոսանքների պատճառով (նկ. 1.7) և գնահատվում է ըստ հոսանքի առավելագույն արժեքի՝

$$V_{անկ,դին}(t) = I(t)R + L \frac{dI(t)}{dt}, \quad (1.2)$$

որտեղ՝

$$I(t) = C \frac{dV(t)}{dt} + I_{փոխ}(t): \quad (1.3)$$

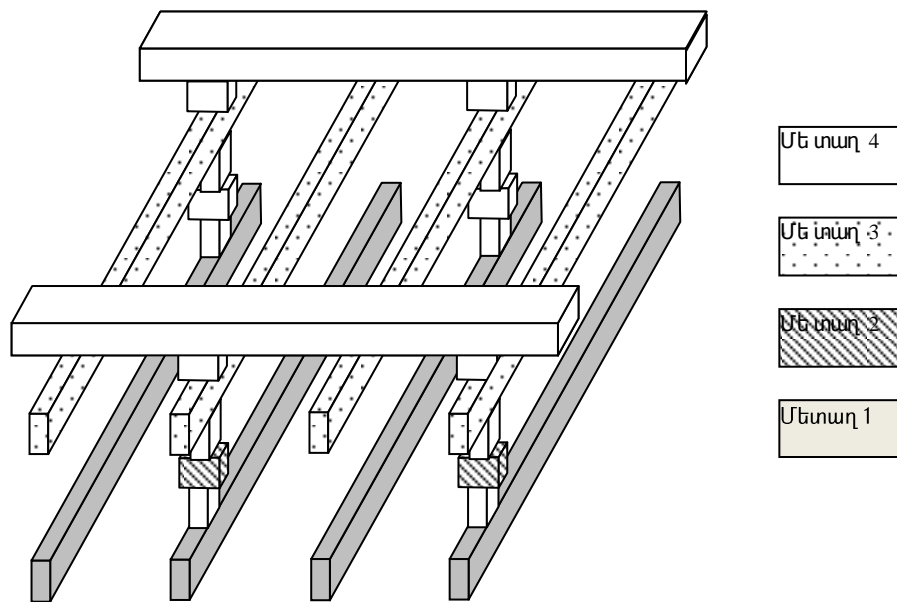
ԻՍ-ում լարման անկումների նվազեցման նպատակով մշակված են տարբեր մեթոդներ [38-40]: Դրանցից ամենատարածվածը, որն օգտագործվում է պրակտիկորեն բոլոր ԻՍ-երում, սնման ցանցի ֆիզիկական նախագծի հատուկ եղանակով կազմակերպումն է [38]:



Նկ.1.7. Սնուլ ցման ցանցու մ լ արման անկման աղբյ ու ռ ները

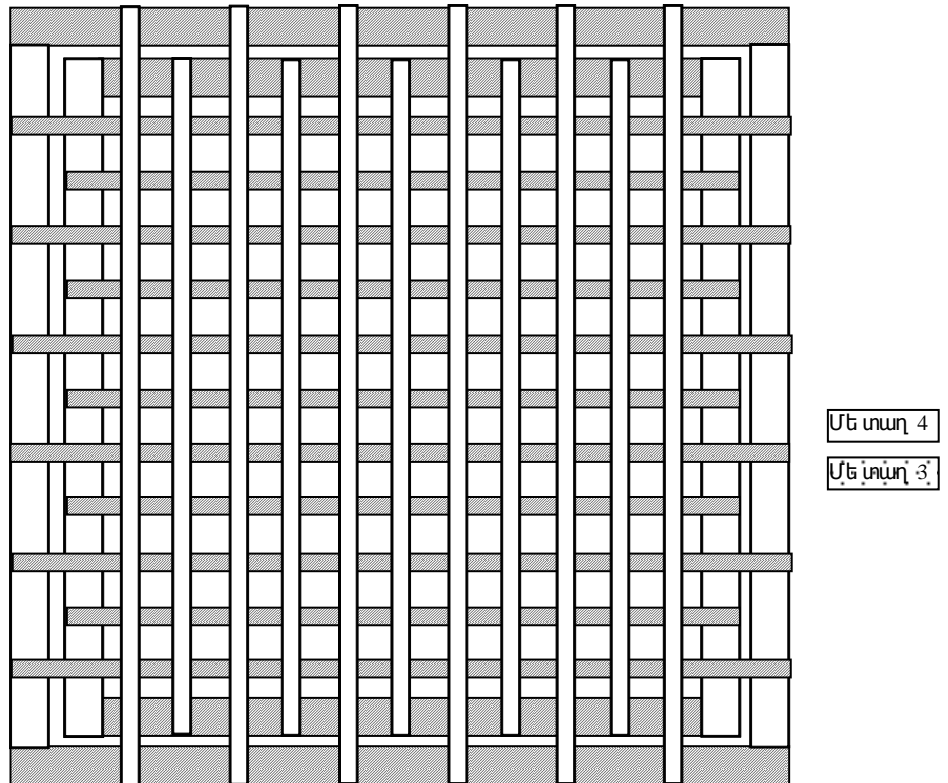
Արդյունքում՝ սնման ցանցը ԻՍ-ի ֆիզիկական նախագծի բարձր մետաղական որոշակի շերտերով ստեղծված կառուցվածք է, որը ԻՍ-ի տոպոլոգիայի ողջ մակերեսի վրա ապահովում է սնման լարման անհրաժեշտ մակարդակ: Մետաղական յուրաքանչյուր շերտ պարունակում է իրար հաջորդող սնման և հողանցման լարեր: Մետաղական յուրաքանչյուր հաջորդ շերտում լարերը դրվում են նախորդներին ուղղահայաց, իսկ նույն պոտենցիալն ունեցող

լարերի հատման կետերում իրականացվում են միջշերտային անցումներ (նկ. 1.8) [32]:



Նկ.1.8. Սևուռ ցման ցանցի ֆիզիկական կառուցվածքը

Այսպիսի կառուցվածքը ԻՍ-ի ամբողջ մակերեսի վրա ստեղծվում է մետաղական մի քանի շերտերով: Դա թույլ է տալիս, բազմաթիվ իրար զուգահեռ միացված սնման դողերի շնորհիվ, նվազեցնել սխեմայի եզրերում գտնվող սնման առաջնային մուտքերից մինչև հանգույցի ներսում գտնվող կետեր եղած դիմադրությունը: Սովորաբար սնման ցանցը կառուցվում է ֆիզիկական նախագծում առկա վերևի երկու մետաղական շերտերով: Օրինակ, եթե ԻՍ-ի նախագծում օգտագործվում են 1-4 մետաղական շերտերը, ապա ցանցը նախագծվում է 3-րդ և 4-րդ մետաղական շերտերով (նկ. 1.9) [38]:



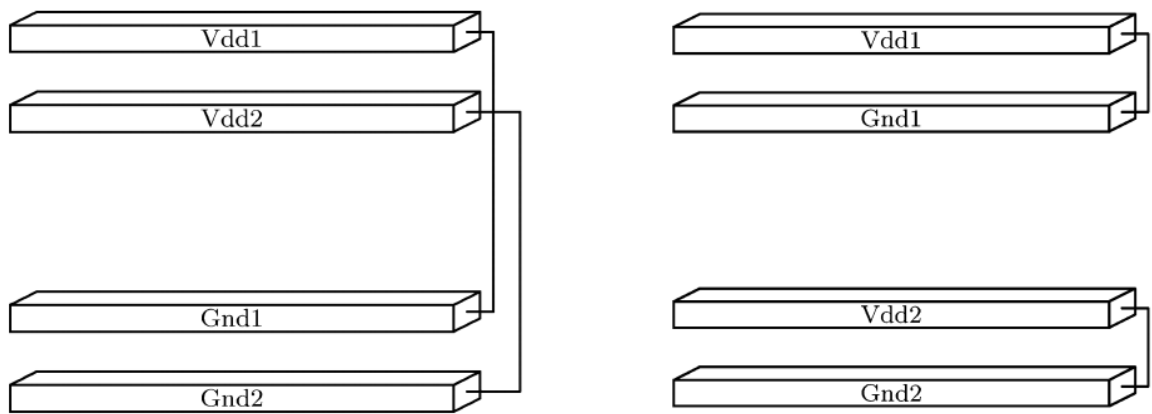
Նկ.1.9. ԻՍ-ի ամբողջ մակերեսը ծածկող սևու գման ցանցի ֆիզիկական կառուցվածքը

Ստորին (Մետաղ 1) մետաղական շերտում նույնպես կառուցվում են սնման դողերի զուգահեռ շարքեր (քանոններ) [41]: Դրանք, իրենց հերթին, միջշերտային անցումներով միացվում են սնման ցանցին, իսկ ԹՍՏ-ները սնուցվում են անմիջապես ստորին մակարդակի դողերից:

Այսպիսով, սնուցման ցանցերի նախագծման մարտահրավերները հետևյալն են.

- որքան սնուցման և հողակցման մուտքեր են անհրաժեշտ,
- մետաղական որ շերտերը պետք է օգտագործել,
- մետաղական շերտերի լայնությունը,
- որքան է աղմուկի թույլատրելի մակարդակը սնուցման և հողակցման դողերի վրա,

ԻՍ-երի սնուցման ցանցերի մեկ այլ կարևոր առանձնահատկությունն է տարբեր լարումներով սնուցվող ԻՍ-ի մշակումը: Բացի այն, որ այժմյան ԻՍ-երի սնուցման ցանցերի մշակումը բազմամետաղ ցանցի շնորհիվ է կառուցվում ներկայումս բազմաթիվ են նաև տարբեր լարումներով աշխատող սխեմաների մշակումը միննույն ԻՍ-ի ներսում[42]: Հայտնի է, որ սնուցման ցանցերը սովորաբար ներկայացվում են որպես դիմադրություններից կազմված շղթա, և դրանց արժեքները կախված են այդ մետաղական շերտերի ֆիզիկական չափերից: Բազմաթիվ մոտեցումներ գոյություն ունեն տարբեր լարումներով սնուցման ցանցերի մշակման համար[43]: Սովորաբար նկարագրվում է տարբեր սնուցումներով և մեկ հողակցմամբ ԻՍ-երի սնուցման ցանցերի մշակումը: Գոյություն ունեն նաև 2 սնուցմամբ և 2 հողակցմամբ կառուցվող սնուցման ցանցերի մոտեցումներ (նկ. 1.10) [42,43]:



Նկ.1.10. ԻՍ-ի սնուցման ցանցերի ֆիզիկական տեսքը

Այսպիսով, օգտագործվող ԻՍ-երի նախագծման ընթացակարգում կիրառվող սնուցման ցանցերում առկա խնդիրների նվազարկման մեթոդները [15-42] չեն ապահովում ցանկալի արդյունավետություն: Հետևաբար, առաջացել է անհրաժեշտություն՝ ստեղծելու սնուցման ցանցերի փոփոխության վրա հիմնված մեթոդներ, որոնք թույլ կտան նվազեցնել ԻՍ-երում առկա ստատիկ լարման անկման խնդիրները: Մյուս կողմից՝ սնուցման ցանցերում առկա խնդիրների նվազեցման մեթոդները պետք է ստեղծվեն նախագծման առկա ընթացակարգերին համապատասխան: Այդ մեթոդները պետք է ունենան ավտոմատացման

հնարավորություն և իրականացվեն առկա ընթացակարգերում նվազագույն փոփոխություններով [43,44]:

1.2. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցի մշակման արդի վիճակի վերլուծություն

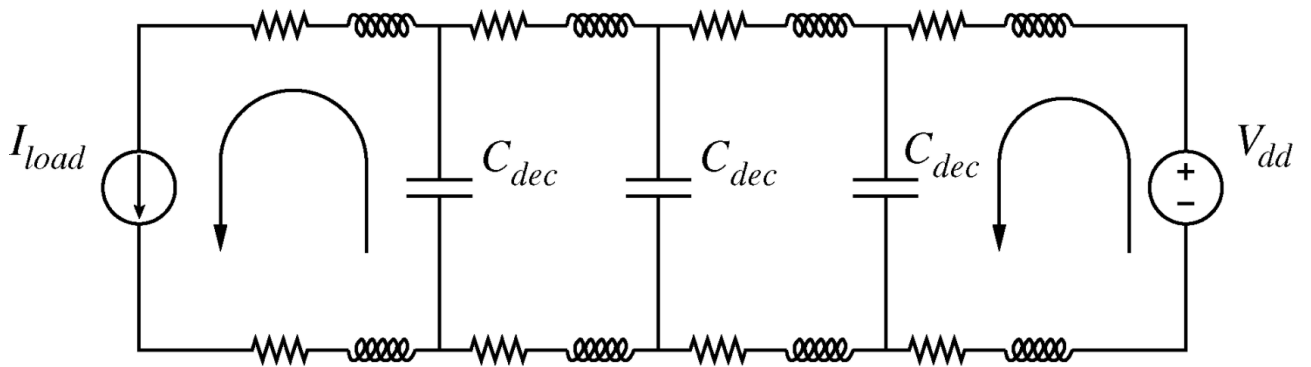
Նախորդ շարադրանքից հետևում է, որ ներկայումս առաջացել է սնուցման ցանցերի մշակման անհրաժեշտություն: Վերջին տասնամյակում մշակվել են այդ խնդրի լուծման տարբեր մեթոդներ [15-42]:

Ստորև ներկայացված են այսօր կիրառվող սնուցման ցանցերում առկա խնդիրների հայտնաբերման, գնահատման և լավարկման մոտեցումները [15, 16, 20, 23, 26, 32, 37, 42]: Այդ մեթոդների էությունը, առանձնահատկությունները և արդյունավետության գնահատումը բերված են ստորև:

1.2.1. Սնուցման ցանցերի մոդելավորում և լարման անկման վերլուծություն

Սնուցման ցանցերի մոդելավորումը կախված է պահանջվող վերլուծության ճշգրտության և աշխատաժամանակի արդյունավետության միջև փոխզիջման տարբերակից: Չնայած որ սնուցման ցանցի կատարյալ մոդելը բավարար է ստատիկ լարման անկման հաշվարկման համար, այդուհանդերձ անհրաժեշտ է առավել ճշգրիտ մոդել, որը ներառում է ցանցի ունակությունները, սխեմայի պարազիտային ունակությունները, հատուկ կապազերծող ունակությունները և ինդուկտիվությունը ժամանակային փոփոխական հոսանքներով ցանցի ուսումնասիրման ժամանակ: Աճող փոխանջատվող արագությունների պատճառով դինամիկ լարման անկումը դառնում է ընդհանուր լարման անկման նշանակալի մասը ևս [46]:

Ի վերջո, անչափ կարևոր է ճշտագրորեն մոդելավորել անբացահայտ ոչ փոխանջատվող կապազերծող ունակությունները և հատուկ ավելացված կապազերծող ունակությունները: Ինդուկտիվության ազդեցության վերլուծությունը, առանց կապազերծող ունակությունների ստույգ նախագծման, կհանգեցնի ոչ իրական արդյունքների, քանի որ կոնտակտային հարթակներում հոսանքների բարձր տատանումները կստեղծեն լարման շատ մեծ փոփոխություններ (նկ. 1. 11) [46]:



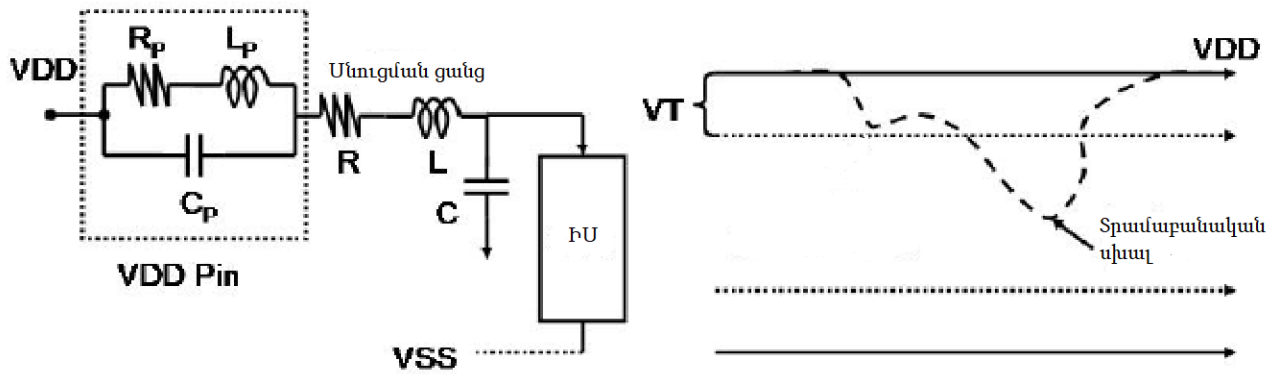
Նկ.1.11. ԻՍ-ի սնուցման ցանցերի բաշխման տեսքը

Սնուցման ցանցի վերլուծության մեթոդները կարող են հիմնականում դասակարգվել մուտքային վեկտորից կախյալ և առանց վեկտորի մեթոդների[47]: Մուտքային վեկտորից կախյալ մեթոդներն ապահովում են փնտրման եղանակներ՝ ցանցում վատագույն անկումն առաջացնող մուտքային մոդելների բազմությունը որոշելու համար: Գրականության մեջ առաջարկվել են մի շարք մեթոդներ, որոնք օգտագործում են գենետիկ ալգորիթմներ կամ այլ փնտրման մեթոդներ՝ սնուցման ցանցով անցնող հոսանքները մաքսիմալացնող վեկտորները կամ վեկտորների մոդելները որոշելու համար: Մուտքային վեկտորից կախյալ մեթոդները պահանջում են մեծ հաշվարկներ և սահմանափակված են միայն շղթայի բլոկների, այլ ոչ թե ամբողջ չիպի վերլուծությամբ: Ավելին, այս մոտեցումները, ըստ էության, լավատեսական են, թերագնահատում են լարման անկումը և, այդպիսով, անտեսանելի թողնում լարման աղմուկի հետ կապված որոշ հարցեր: Առանց վեկտորի մեթոդները՝ մյուս կողմից, նպատակ ունեն արդյունավետորեն հաշվարկել ու վատագույն դեպքում անկման վերին եզրը: Այս մեթոդների առավելությունը արագագործությունն ու կոնսերվատիվ մոտեցումն են: Սակայն երբեմն դրանք չափից շատ վատատեսական են և այդպիսով կարող են հանգեցնել նախագծման բարդացման: Այս մոտեցումները սահմանափակված են նաև ստատիկ սնուցման վերլուծությամբ, քանի որ դրանք հաշվի են առնում միայն ստատիկ լարման անկումը:

Վերը նշված մոտեցումների մեծ մասը մոդելավորում է սնուցման ցանցը որպես գծային համակարգ և հիմնվում են գծային հավասարումների համակարգի արագ և ճշգրիտ լուծման վրա:

1.2.2. Սնուցման ցանցում աղմուկի ազդեցությունը սխեմայի աշխատանքի վրա

Սնուցման ցանցում լարման տատանումները կարող են աղմուկ ներմուծել սխեմա՝ առաջացնելով նախագծման մեջ ֆունկցիոնալ խափանումներ: Այսպիսով, ահռելի աշխատանք է կենտրոնացված սնուցման ցանցում վատագույն դեպքում լարման անկման նախագծման և արդյունավետ վերլուծության համար[48-50]: Սխեմաներում լարումների մակարդակների իջեցման հետ միաժամանակ՝ տրամաբանական տարրում հապաղումները դառնում են առավել զգայուն լարման փոփոխությունների հանդեպ, քանի որ սնուցման լարման և շեմային լարման միջև տարբերությունը շարունակաբար նվազում է: Երբևէ փոքրացվող ժամանակային ցիկլերի պատճառով շղթայի աշխատանքի վրա սնուցման լարման ազդեցության ճշգրիտ վերլուծությունը, այդպիսով, դարձել է նշանակալի խնդիր (նկ. 1. 12) [48]:



Նկ.1.12. Սնուցման ցանցերի աղմուկների ազդեցությունը ԻՍ-ի վրա

Հոսանքի փոփոխությունը կարող է ազդել շղթայի հապաղումների վրա երկու ձևով: Առաջին՝ նվազեցված սնուցման լարումը փոքրացնում է տրամաբանական տարրի ուժը, այդպիսով ավելացնելով տրամաբանական տարրի հապաղումը: Երկրորդ՝ հաղորդող և ընդունող զույգի միջև սնուցման լարման տարբերությունը ստեղծում է լարման մեջ շեղում, որով հաղորդիչի/ընդունիչի տրամաբանական տարրերն առաջացնում են ազդանշանի ձևափոխում: Սա ունի ընդունող տրամաբանական տարրում ընկալվող ազդանշանի ձևափոխության մեջ դրական կամ բացասական ժամանակային շեղման ստեղծման ազդեցություն: Շղթայի հապաղման վրա ազդող սնուցման լարման այս երկակի բնույթն ուսումնասիրված է [49]: Վերջինս

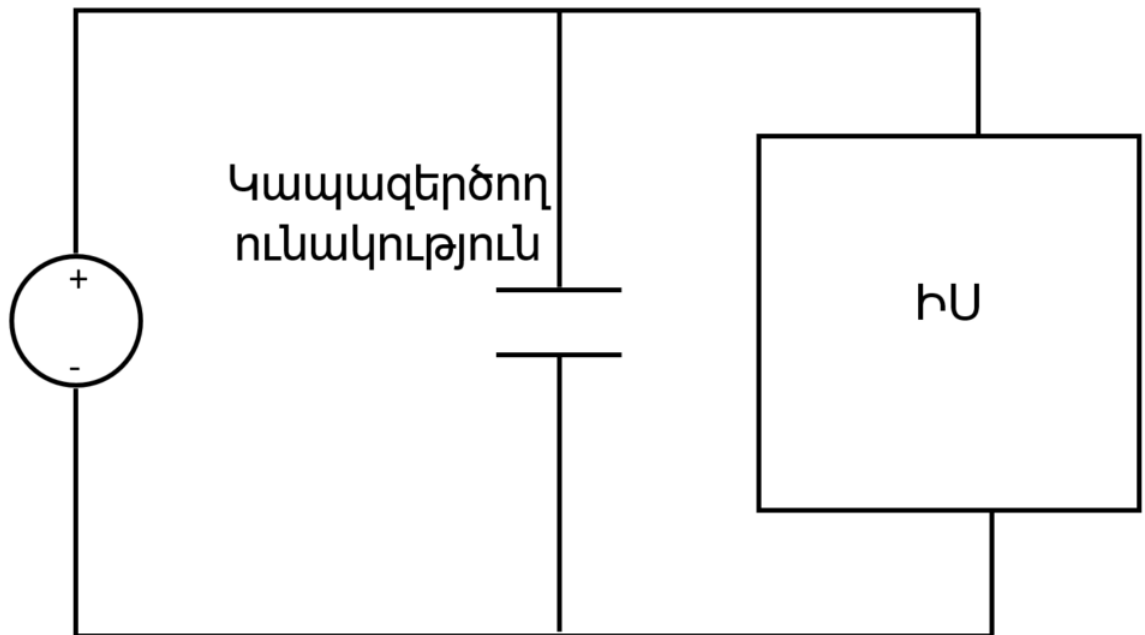
բարդացնում է որոշակի շղթայի ուղիով հապաղումը մաքսիմալացնող սիմուլյացիոն վեկտորների ստեղծումը: Լարման անկումը որոշակի դիրքում մեծացնելիս կարող է վատանալ մեկ տրամաբանական տարրի հապաղումը, միաժամանակ լավանալ մյուսինը: Ուստի վատագույն հապաղումով ուղու գտնելն այս հաճախ հակասական նպատակների իրագործման պայմաններում բավականին բարդ խնդիր է:

Ավանդաբար սնուցման աղմուկի ազդեցությունը հապաղման վրա հաշվի է առնվել՝ նվազեցնելով գրադարանի բջիջների աշխատանքային լարումը վատագույն դեպքի սնուցման լարման անկումով գրադարանի նկարագրության ժամանակ: Գրադարանի բջիջները բնութագրվում են վատագույն դեպքի սնուցման փոփոխայնությամբ (որն ընդունված է՝ 10% - 15%), և ստատիկ ժամանակային վերլուծությունն իրականացվում է վատագույն սնուցման լարմամբ: Այս մոտեցումը կարող է լինել ծայրահեղ վատատեսական, քանի որ այն ընդունում է վատագույն դեպքի լարման անկման հնարավորությունը ժամանակի միևնույն կետում նախագծի բոլոր տրամաբանական տարրերի վրա: Ավանդական մոտեցումը նաև անտեսում է ցանկացած սնուցման լարման շեղումները իրար կից տրամաբանական տարրերի միջև:

1.2.3. Կապազերծող ունակության մոդելավորումը և բաշխումը ԻՍ-ում

Կապազերծող ունակությունը տեղային լիցքի ունակությունն է և օգտակար է լարման անկման արագ կարճատև անցումները մեղմացնելու համար(նկ. 1. 13): Այստեղ քննարկվում են սխեմայի բջջի վրա կապազերծող ունակության նախագծման և օպտիմալացման որոշ ավանդական մեթոդներ[51]: Հետևյալ երեք ունակությունների աղբյուրներն ազդում են համակարգի սնուցման լարումների վրա.

- 1) մետաղային պարազիտային ունակությունները սնուցման/հողակցման մետաղալարերի, դիֆուզիայի կամ ազդանշանի կետերի միջև,
- 2) տրանզիստորների պարազիտային ունակությունը,
- 3) բացահայտ տեղադրված կապազերծող ունակությունները:



Նկ.1.13. Սնուցման ցանցերի աղմուկների դեպքում կապազերծող ունակության կիրառումը

Պարազիտային մետաղային ունակությունները կարող են արտաձվել օգտվելով մոտավոր բանաձևերից, որոնք ընդգրկում են մետաղների լայնությունը և դրանց միջև հեռավորությունը: Դժվարին խնդիր է ազդանշանի վրա ազդող մետաղային ունակությունների վերլուծությունը: Սնուցման ցանցում այս ունակությունների ազդեցությունը լարման վրա կախված է ելքային ազդանշանի վիճակից: Օրինակ, սնուցման ցանցից ելքային ազդանշանի կետին միացումը, որը տրամաբանական 1 է, պարզապես միացնում է սնուցման ցանցն ինքն իրեն՝ լարման անկման վրա փոքր-ինչ կամ առանց ազդեցության: Սակայն նախազգձման մեջ անթույլատրելի կերպով բազմաթիվ ազդանշանների առկայության պատճառով անհնար է ազդանշանների և սնուցման ցանցի միաժամանակյա մոդելավորումը: Այսպիսով, առաջարկվում է վիճակագրական մոտեցում սնուցման ցանցերի և ազդանշանների միջև կապազերծող ունակության նախազգձման համար[51]:

Ազդանշանների փոխանջատումը որոշվում է՝ հաշվարկելով ազդանշանի կետերի միջինը, որը փոխանջատվում է ժամանակային ցիկլի մեջ: Եթե ազդանշանի

ցածրից բարձր կամ բարձրից ցածր փոխանջատվող հավանականությունները հավասար են, ապա դրանց ազդեցությունները չեզոքացնում են միմյանց, և այդպիսով փոխանջատվող կետերը կարող են վերլուծության ժամանակ անտեսվել: Մնացյալ ոչ փոխանջատվող կետերից կեսը կարող է համարվել կայուն բարձր վիճակի և մյուս կեսը՝ կայուն ցածր: Յուրաքանչյուր կապազերծող ունակություն փոխարինվում է արդյունարար հողային ունակությամբ ռեգիստրի հետ զուգահեռ միացմամբ: Զուգակցող ունակության արդյունարար արժեքը [46]՝

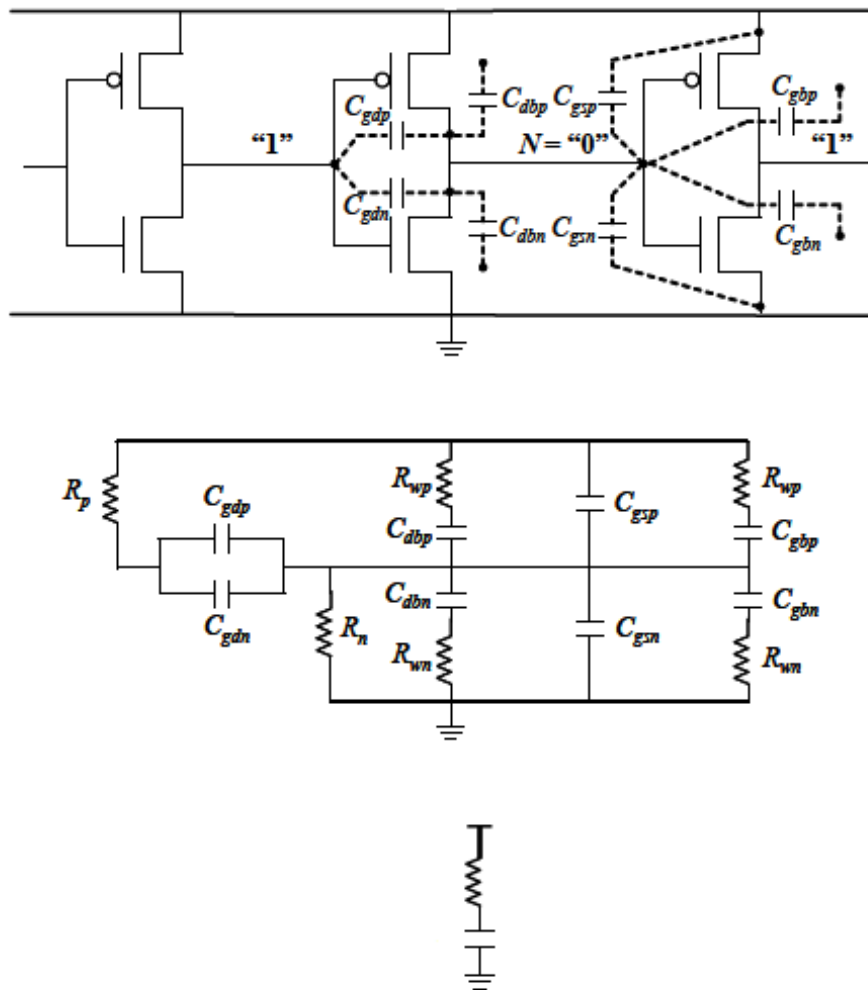
$$C_{ար..} = 1/2 C_{կապ.}(1- P_{ակտիվ}), \quad (1.4)$$

որտեղ $P_{ակտիվ}$ -ը փոխանջատվող միջին աշխատանքն է:

Սխեմաների ունակությունները մեղմացնում են սնուցման ցանցում լարման անկումը և ունեն ավելի մեծ ազդեցություն սնուցման ցանցում լարման վրա, քանի որ դրանք շատ ավելի մեծ են, քան մետաղային ունակությունները: Սխեմաների ունակությունների ազդեցությունը նույնպես կախված է ազդանշանի վիճակից: Սա բացատրվում է (նկ. 1.14)[46] բերված ինվերտորների շղթայի միջոցով, որտեղ հաշվարկվում է INV2 և INV3 ինվերտորների անբացահայտ կապազերծող ունակությունը, հիմնվելով՝ մուտքային և ելքային վիճակների վրա: Յուրաքանչյուր տրանզիստոր ունի 5 տեսակի ունակություններ՝ $C_{ակ.-հար.}$, $C_{արտ.-հար.}$, $C_{փ.-ակ.}$, $C_{փ.-արտ.}$ և $C_{փ.-հար.}$: $C_{ակ.-հար.}$ -ը կարելի է անտեսել, քանի որ սնուցման աղբյուրը և իրանը pmos և nmos համար միևնույն պոտենցիալի վրա են: Մնացած 4 տեսակի ունակությունները ինվերտորի համար ցույց են տրված նկ. 1.14 ա-ում: Ունակությունները դասավորված են 3 ինվերտորների երկայնքով՝ վերլուծությունը ավելի հարմար դարձնելու համար (նկ. 1.14 բ): Փոխանջատվող սխեմաների ունակություններն ապահովում են ցանցում հոսանքը, որն արդեն մոդելավորված է սնուցման ցանցի վերլուծության ժամանակ հոսանքի սնուցումը փոփոխող ժամանակով: Ուստի սնուցման ցանցի վերլուծության ժամանակ պետք է հաշվի առնել սխեմայի ունակությունները միայն այն տրամաբանական տարրերի համար, որոնք չեն փոխանջատվում:

Սկզբում դիտարկվում է այն դեպքը, երբ N կետը ցածր վիճակում է (նկ. 1.14 ա): Սխեմայի ունակությունները կարող են մոդելավորվել RC համարժեք շղթայով, ինչպես

ցույց է տրված նկ. 1.14 բ-ում: R_p դիմադրությունը համապատասխանում է 1 ինվերտորի պ-տիպի տրանզիստորի դիմադրությանը, R_n դիմադրությունը համապատասխանում է 2 ինվերտորի n-տիպի տրանզիստորի արդյունաբար դիմադրությանը, և R_{wp} և R_{wn} դիմադրությունները համապատասխանում են համապատասխանաբար P և N խոռոչների դիմադրություններին: Քանի որ N կետը ցածր է, ուստի $C_{արտ. - հար.}$, $C_{փ. - սկ.}$, $C_{փ. - հար.}$ ունակությունները լիցքաթափվում են և չեն ապահովում հզորության և հողային ցանցերի միջև կապագերծում:



Նկ. 1. 14. ԻՍ-ի ու նակայ ին մոդել ի համարժեք սխեման

Ավելին, քանի որ Rwp -ն համեմատաբար բարձր դիմադրություն է, իսկ $Cdbp$ և $Cgbp$ -ը՝ փոքր, դրանք կարող են անտեսվել՝ առանց ճշգրտության էական կորստի: Համանման վերլուծություն կարող է արվել կապազերծող ունակությունների դեպքում, երբ N ազդանշանի վիճակը բարձր է: Այս վիճակն ընդունված է համարել բարձր կամ ցածր լինելուն հավասար հավանականություն, երբ տրամաբանական տարրը չի փոխանջատվում, չնայած վերլուծության ժամանակ կարելի է օգտագործել բարձրից դեպի ցածր ազդանշանի վիճակների այլ հարաբերակցություն: Սնուցման ցանցի վերլուծության համար սխեմայի ունակությունների համարժեք մոդելը բերված է նկ. 1.14 գ-ում: Այս պարզեցված մոդելում արդյունարար կապազերծող ունակությունը բարձր և ցածր կապազերծող ունակությունների գումարն է՝ կշռված կամայական վիճակում գտնվող տրամաբանական տարրի հավանականությամբ[46]՝

$$C_{wp..} = (1 - P_{ակտիվ}) (C_{փ.-արտ. ա} + C_{փ.-արտ. ն}) + 1/2 ((1 - P_{ակտիվ}) (C_{փ.-ակ. ա} + C_{փ.-ակ. ն})), \quad (1.5)$$

որտեղ $P_{ակտիվ}$ -ը փոխանջատվող միջին աշխատանքն է:

Նույն ձևով արդյունարար դիմադրությունը մոտարկվում է տրամաբանական տարրերի բարձր և ցածր դիմադրությունների գումարով[46].

$$R_{wp.} = R_w + R_u: \quad (1.6)$$

Խոռոչին հատուկ ունակությունը նույնպես մոդելավորվում է որպես RC շարք, որի ժամանակային հաստատունը և խոռոչի միավոր մակերեսի ունակությունը բնութագրվում են՝ օգտագործելով գործընթացի սիմուլյատորը: Հատուկ, ինչպես նաև անբացահայտ կապազերծող ունակությունները բաշխվում են՝ համաձայն նախագծի հատակագծի, կամ երբ չկա նախագծի հատակագիծը (օրինակ՝ նախագծի նախնական փուլում)՝ համաչափ սնուցման դողերի երկայնքով:

Հատուկ կապազերծող ունակությունը սովորաբար բավարար չէ լարման անկումը ապահով սահմաններում պահելու համար, ուստի նախագծողները պետք է ինտեգրալ սխեմաների վրա ավելացնեն հատուկ (բացահայտ) կապազերծող ունակություն ունեցող կառուցվածքներ: Մի շարք մեթոդներ [51-53] են առաջարկված օպտիմալ բացահայտ կապազերծող ունակության բաշխման համար: Այս մեթոդները ձևակերպում են կապազերծող ունակության բաշխումը որպես օպտիմալացման խնդիր,

նպատակ ունենալով նվազակել կապագերծող ունակությունների մակերեսը և վատագույն լարման անկման սահմանափակումները: Այնուամենայնիվ, բարձր արագագործության նախագծերում շղթայի աշխատանքը շատ ավելի հրատապ է, և վերը թվարկված մոտեցումները, չնայած որ օպտիմալ են սնուցման աղմուկի նվազեցման առումով, կարող են օպտիմալ չլինել շղթայի լավագույն աշխատանքի համար: Օրինակ, տրամաբանական բլոկում միայն կրիտիկական և կրիտիկականին մոտ ուղիներում տրամաբանական տարրերի հապաղումն է մտահոգիչ և այն տրամաբանական տարրերը, որոնք ունեն ավելի մեծ ժամանակային պահուստներ, կարող են թույլ տալ համեմատաբար ավելի բարձր լարման անկում: Սույն աշխատության մեջ ներկայացվում է կապագերծող ունակության մինիմալացման մոտեցումը ևս՝ նպատակ ունենալով օպտիմալացնել սխեմաների աշխատանքը:

1.2.4. Նախնական լարման անկման վերլուծություն

Նախագծման նախնական փուլում առկա են միայն սահմանափակ տեղեկություններ: Առաջարկված մոտեցումը հնարավորություն է տալիս նախագծման նախնական փուլում արագորեն ստանալ սկզբնական գնահատական՝ վատագույն դեպքի անկման վերաբերյալ [20,45,51]: Տրամաբանական բլոկներով սպառվող հոսանքների անճշտությունը մոդելավորվում է որպես բլոկ-հոսանքների սահմանափակումներ: Նախագծման հետագա փուլերում կապագերծող ունակության տեղակայման, տրամաբանական բլոկների և դրանց հոսանքների սպառման վերաբերյալ առավել մանրամասն տեղեկատվության ի հայտ գալուն զուգընթաց, սահմանափակումները ճշտվում են և կրկին օգտագործվում՝ վատագույն դեպքի լարման անկումն առավել ճշգրտորեն հաշվարկելու համար[54-58]:

Ինչպես գիտենք, էներգոհամակարգը կարող է ներկայացվել գծային համակարգի միջոցով, և լարման արդյունքը, n հանգույցի վրա b բլոկի ցանկացած հոսանքի ալիքաձևավորմամբ պայմանավորված, տրվում է հետևյալ կերպ[45].

$$V_n(t) = \int_0^{\infty} i_b(t - \tau)h_{b,n}(t)d\tau, \quad (1.7)$$

որտեղ $h_{b,n}(\tau)$ իմպուլսի ազդական է n հանգույցի վրա՝ b բլոկի ազդեցության պատճառով, $i_b(t)$ -ն b բլոկի հոսանքի ընթացիկ ալիքաձևավորումը, $V_n(t)$ -ն n հանգույցի վրա լարման արդյունքը:

Եթե նախագծի մեջ բլոկների ընդհանուր թիվը B է, ապա n հանգույցի վրա լարման արդյունքը, բոլոր ընթացիկ բլոկների համատեղ գործելակերպով պայմանավորված, առանձին արդյունքների համադրումն է, ինչպես բերված է ստորև[45]

$$V_n(t) = \sum_{b=0}^{B-1} \left(\int_0^{\infty} i_b(t-\tau) h_{b,n}(t) d\tau \right), \quad (1.8)$$

որը կարող է խմբավորվել որպես.

$$\Delta V d d_n = \sum_{b=0}^{B-1} \sum_{k=0}^{K-1} i_b [K-k-1] h_{bn}[k], \quad (1.9)$$

որտեղ, K -ն ժամանակային քայլերի քանակն է՝ նախքան իմպուլսի ազդակի կայուն վիճակին հասնելը, N -ն՝ համակարգի ընդհանուր հանգույցների քանակը: $\Delta V d d_n$ լարման աղբյուրի անկումն է n հանգույցի վրա, որը կախված է վերջին K ժամանակային քայլերի ընթացքում բլոկ-հոսանքների արժեքներից:

Կարող ենք ստանալ $h_{b,n}(\tau)$ ՝ n հանգույցի վրա համակարգը սիմուլյացնելու միջոցով՝ b բլոկում միավոր հոսանքի քայլով և հետո թվայնորեն ածանցելով միավոր քայլի արդյունքը: Վատագույն դեպքում լարման աղբյուրի անկման հաշվարկը ձևակերպվում է որպես գծային օպտիմալացման խնդիր բլոկ-հոսանքների վրա սահմանափակումներով: Բլոկ-հոսանքների սահմանափակումների տեսակները և դրանց առաջացումը մանրամասնորեն նկարագրված են այս բաժնում: Էլեկտրահամակարգում n հանգույցի վրա լարման անկման մաքսիմալացման խնդիրը ձևակերպվում է հետևյալ կերպ[40].

$$\Delta V d d_n = \sum_{b=0}^{B-1} \sum_{k=0}^{K-1} i_b [K-k-1] h_{bn}[k], \quad (1.10)$$

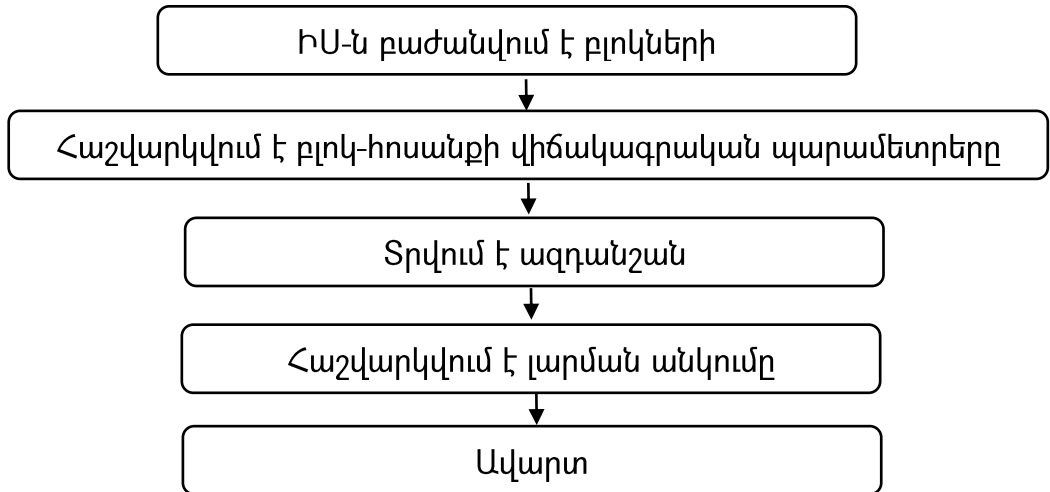
$$i_{b,min} \leq i_b[k] \leq i_{b,max}, \quad (1.11)$$

$$0 \leq \sum_{b=0}^{B-1} i_b[k] \leq I_{peak}, \quad (1.12)$$

որտեղ N -ը համակարգի ընդհանուր հանգույցների քանակն է; $ib[k]$ -ն՝ b բլոկում ժամանակային քայլում հոսանքը, B -ն նախագծում տրամաբանական բլոկների ընդհանուր թիվը, K -ն՝ ժամանակային քայլերի քանակը էլեկտրահամակարգի իմպուլսների արդյունքների մեջ, $hbn[k]$ -ն b բլոկում հոսանքով պայմանավորված իմպուլսային լարման արդյունքը n հանգույցի վրա, k ժամանակային քայլով, ib, min և ib, max -ը համապատասխանաբար մինիմալ և մաքսիմալ հոսանքները b բլոկում, I_{peak} -ը առավելագույն հոսանքի սպառումը տվյալ ԻՍ-ի համար: Վերոնշյալ գծային օպտիմալացման խնդիրն արդյունավետ կերպով կարելի է լուծել՝ օգտագործելով կոմերցիոն գծային ծրագրավորման (LP) լուծման գործիքներ՝ էլեկտրահամակարգի յուրաքանչյուր հանգույցի վրա վատագույն դեպքի անկումը հաշվարկելու համար:

1.2.5. Լարման անկման վիճակագրական վերլուծություն

Սույն բաժնում ներկայացվում է առաջարկված մոտեցումը էլեկտրոհամակարգի ցանկացած հանգույցի վրա լարման աղբյուրի փոփոխությունների վիճակագրական պարամետրերի հաշվարկման համար(նկ.1.15): Ինտեգրալ սխեմայի նախագծումը կարող է բաղկացած լինել բազմաթիվ բլոկներ կազմող միլիոնավոր տրանզիստորներից: Որպես առաջին քայլ, այս բազմաթիվ բլոկները խմբավորվում են մեծ բլոկների այնպես, որ բլոկների հոսանքների միջև առկա լինի մինիմալ կորելացիա[56]: Յուրաքանչյուր բլոկ սիմուլացվում է օգտագործելով համապատասխան հզորության սիմուլատոր, օրինակ՝ Power Estimate Compiler-ը բլոկներում հոսանքները ժամանակի ընթացքում ստանալու համար: Այնուհետև, հաշվարկվում են միջին, ավտո-կորելացիոն և կրոս-կորելացիոն ֆունկցիաները յուրաքանչյուր բլոկ-հոսանքի համար: Քանի որ նշված կորելացիոն ֆունկցիաների հաշվարկման բարդությունը գծային է, կախված վեկտորի երկարությունից, կարելի է տեղավորել շատ քանակությամբ վեկտորների հաջորդականություն, որոնք բաղկացած են միլիոնավոր կամ ավելի ցիկլերից: Էլեկտրոհամակարգը մոդելավորվում է որպես գծային համակարգ՝ բլոկ-հոսանքներով որպես պատահական պրոցեսներ, որոնք բնութագրվում են արտաձված վիճակագրական տեղեկատվությամբ:



Նկ.1.15. Լարման անկման վիճակագրական վերլուծության քայլերի հաջորդականությունը

Այնուհետև հաշվարկում է յուրաքանչյուր հանգույցի իմպուլսային ազդակը: Յուրաքանչյուր բլոկ-հոսանքով պայմանավորված՝ կատարվում է սիմուլյացիա՝ օգտագործելով «Սինոփսիս» ընկերության HSPICE սիմուլյատորը[59], կամ արագագործության համար օգտագործվում է PrimeTime ծրագրային միջոցը[60]: Իմպուլսային արդյունքն արագորեն ձեռք է բերում իր կայուն վիճակը, և համակարգը պետք է սիմուլյացվի միայն կարճ ժամանակահատվածում:

Այս իմպուլսային ազդակները, բլոկ-հոսանքների վիճակագրական պարամետրերի հետ միասին, օգտագործվում են լարման անկման վիճակագրական պարամետրերը ստանալու համար: Սկզբնապես բլոկ-հոսանքները համարվում են անկախ, ու հետագայում բլոկ-հոսանքներում և՛ տարածական, և՛ ժամանակային կորելյացիաները ներառվում են լարման անկման վիճակագրական վերլուծության մեջ: Վերջապես՝ ցույց է տրվում, որ լարման անկումը մոտարկում է նորմալ բաշխմանը, թույլատրելով կամայական հավաստիության կետերի ձեռքբերումը լարման բաշխման վրա:

1.2.6. ԻՍ-երի սնման ցանցերում ստատիկ լարման անկման մեթոդը

Ստատիկ սնման լարման անկումը նկարագրվում է որպես հաստատուն լարման արժեք, որը ձևավորվում է սնուցման ոտքից: Հաղորդիչ նյութով անցնելով, որը իրենից ներկայացնում է վերջավոր թվով դիմադրություն, տեղի է ունենում լարման անկում և արդյունքում ստացվում է թվային ինտեգրալ սխեմաներին սնուցում ապահովող լարման արժեքը[61]:

$V_{սխ.} = V_{սն.} - V_{ա.}$, որտեղ $V_{սն.}$ -ը սնման լարման արժեքն է, $V_{ա.}$ -ն՝ հաղորդիչ նյութով անցնելուց լարման անկումը:

Այս խնդիրը ներկայումս բավականին ակնառու է դարձել, քանի-որ էներգասպառման նվազեցման նպատակով իջել է սնման լարման արժեքը: Տվյալ խնդիրը կարող է հանգեցնել սխեմայի անհրաժեշտ տեխնիկական առաջադրանքը չբավարարելուն: Թվային սխեմաների սնուցման ցանցերի նվազեցումը հանգեցնում է փոքր աղմուկների առկայության և փոքր լարման անկման, որը թույլատրելի կլինի տվյալ սնուցման ցանցերում:

ԻՍ-երի ֆունկցիոնալ բարելավումը հանգեցնում է նրան, որ չիպում օգտագործվում են երկար լարեր ինֆորմացիոն ազդանշանների փոխանցման և սնուցման ցանցերի համար: Այդ լարերն ունենում են ավելի մեծ դիմադրություն, քան նման ֆունկցիա կատարող սխեմաները մինչ այդ: Կոնտակտների դիմադրությունը, ներկայիս տրանզիստորների փոքրացմանը զուգընթաց, չի փոքրանում, և այժմ սնուցման լարման անկման խնդիրը մնում է հրատապ:

Ստատիկ սնման լարման անկման վերլուծության համար անհրաժեշտ է հետևյալ ինֆորմացիան

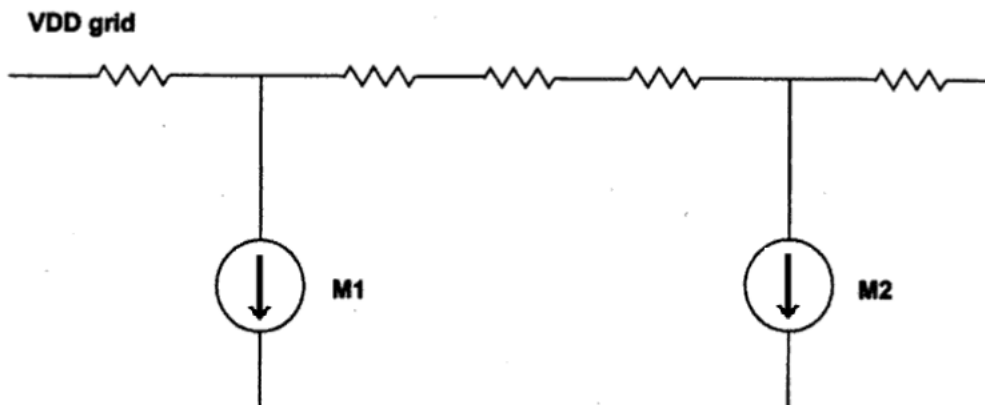
- ինտեգրալ սխեմաների նկարագրությունը,
- տրանզիստորների մոդելները,
- սնուցման ցանցերի կառուցվածքը:

Ստատիկ վերլուծության դեպքում սնուցման ցանցերի քաղվածքը պարունակում է միայն դիմադրությունների վերաբերյալ տեղեկատվությունը, դինամիկի դեպքում՝ ունակության և ինդուկտիվության վերաբերյալ տեղեկատվությունները: Հայտնի է, թե ինչպես է տեղաբաշխված սնուցում ապահովող ոտքը, և կատարվում է ստատիկ լարման անկման հաշվարկ:

1.2.7. ԻՍ-երի սնման դողերում դինամիկ լարման անկման մեթոդը

Դինամիկ սնման լարման անկման խնդիրները նույնպես շատ կարևոր են: Ժամանակակից ինտեգրալ սխեմաների տակտային հաճախության մեծացման և տեղեկատվական ուտքերի թվի մեցածումը հանգեցնում է նրան, որ սնուցման ցանցերի վրա առաջանում են աղմուկներ: Այդ աղմուկների պատճառով կարող են չաշխատել անալոգային կամ խառը ազդանշային սխեմաները որոնք աղմուկների նկատմամբ շատ զգայուն են:

Սնուցման ցանցերի հետազոտումը կհանգեցնի թույլ կետերի հայտնաբերմանը: Այն ներառում է և՛ ստատիկ, և՛ դինամիկ վերլուծության մեթոդներ: Սնուցման ցանցերի վերլուծության ժամանակ տրանզիստորները ներկայացվում են որպես հոսանքի աղբյուրներ, իսկ սնման ցանցերի լարերը՝ որպես դիմադրություններ(նկ. 1.16)[62]: Դինամիկ անալիզի դեպքում հաշվի են առնվում նաև սնուցման ցանցերի առաջացրած պարազիտային ունակությունները և սխեմաների փոխանջատման ակտիվությունը:



Նկ.1.16. Դինամիկ վերլուծության դեպքում սնուցման ցանցերի համարժեք սխեման

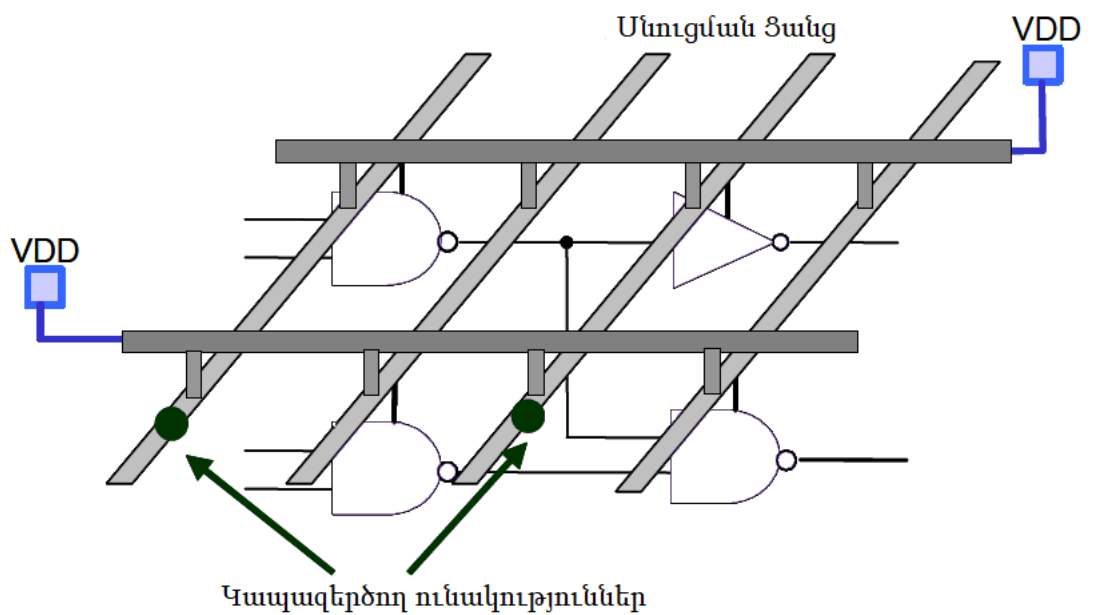
Դինամիկ սնման լարման անկման վերլուծության դեպքում այդ հոսանքի աղբյուրների արժեքները ճշգրտվում են: Ճշգրտվում են նաև մուտքային թեստ վեկտորների և փոխանջատումների ակտիվության վերաբերյալ տեղեկատվությունները:

Կատարվում է պարագիտային քաղվածք ամբողջ սխեմայի համար և մուտքային թեստ վեկտորների կիրառում, որի արդյունքում էլ հայտնաբերվում է դինամիկ լարման անկման խնդիրները: Դինամիկի դեպքում կապազերծող ունակությունների օգտագործմամբ հնարավոր է նվազեցնել աղմուկների ամպլիտուդը:

1.2.8. ԻՍ-երի սնուցման ցանցերի մշակումը՝ կապազերծող ունակությունների օգտագործմամբ

Ժամանակակից ԻՍ-երում տարրերի հապաղումը շատ զգայուն է դարձել սնուցման ցանցերում լարման վարիացիաների նկատմամբ: Չափազանց կարևոր է դարձել սնուցման ցանցերի մշակումը՝ ժամանակային սահմանափակումները բավարարելու համար: Ունակությունը սնուցման և հողակցման դողերի միջև հանդիսանում է կուտակիչ, որը նպաստում է արագ փոխանջատումների ժամանակ առաջացող լարման անկումները մեղմելուն: Պարագիտային ունակությունները, սխեմաների մուտքային ունակությունները և հարթակի ունակությունը հանդես են գալիս որպես կապազերծող ունակություններ[63]: Սակայն դրանք շատ քիչ են ներկայիս տեխնոլոգիական գործընթացների համար, և նախագծողներն ավելացնում են մեծ ծավալով լրացուցիչ կապազերծող ունակություններ: Կապազերծող ունակությունները բավականին նվազեցնում են կորստյան հոսանքները, ինչը ներկայումս նախագծման կարևորագույն խնդիրներից է, քանի որ սպառվող հզորության մեջ զգալի դեր ունի նաև կորստյան հոսանքով պայմանավորված հզորությունը: Բազմաթիվ եղանակներ գոյություն ունեն կապազերծող ունակությունների ավելացման համար[64]: Այդ բոլոր մոտեցումների նպատակն է փոքրացնել սնուցման ցանցերում լարման անկումը՝ նախատեսված որոշակի քանակով կապազերծող ունակությունների օգտագործմամբ: Օպտիմալ նախագծված սնուցման ցանցերում աղմուկների նվազեցումը ամենևին էլ չի նշանակում սխեմայի բոլոր պարամետրերի օպտիմալացում: Օրինակ, սխեմայում կարող է որոշ ոչ օպտիմալացված մուտքերի ժամանակային հապաղման պատճառով առաջանա լարման անկում: Ուստի առաջարկվում է ժամանակային սահմանափակումներով սնուցման ցանցերում աղմուկների նվազեցման համալիր եղանակ: Սնուցման ցանցերի

համարժեք սխեման ներկայացվում է նաև որպես իդեալական լարման աղբյուր և սնուցման ու հողակցման լարերը որպես գծային RLC ցանց, ժամանակի ընթացքում փոփոխվող հոսանքի աղբյուրներ և կապազերծող ունակությունների խումբ: Յուրաքանչյուր սխեմայի համար տրվում է հաստատուն սնուցում , որպեսզի հաշվարկվի տվյալ հանգույցով հոսող հոսանքը (նկ. 1.17)[64]:



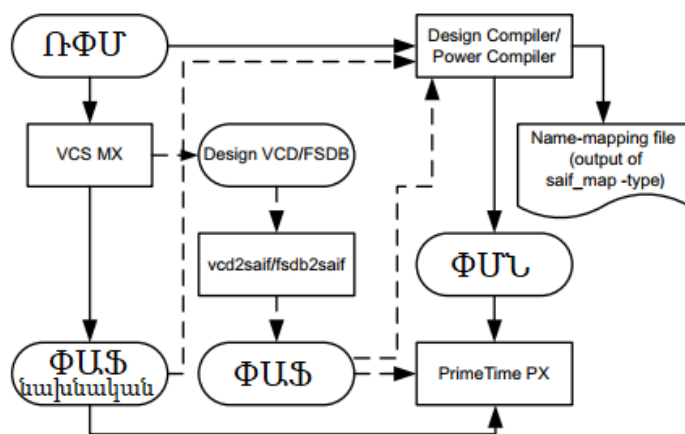
Նկ.1.17. Համակցական սխեմայի դեպքում սնուցման ցանցերի կառուցվածքը

Ներկայացված համակցական սխեմայի համար կատարվում է ժամանակային վերլուծություն, և ավելացվում են անհրաժեշտ քանակով կապազերծող ունակություններ: Այդ ավելացրած ունակությունների շնորհիվ՝ փոխանջատումների հիման վրա ստացվում է հուսալի սնուցման ցանց:

1.2.9. ԻՍ-երի սնուցման ցանցերի մշակումը՝ փոխանջատումների ակտիվության ֆայլի օգտագործմամբ

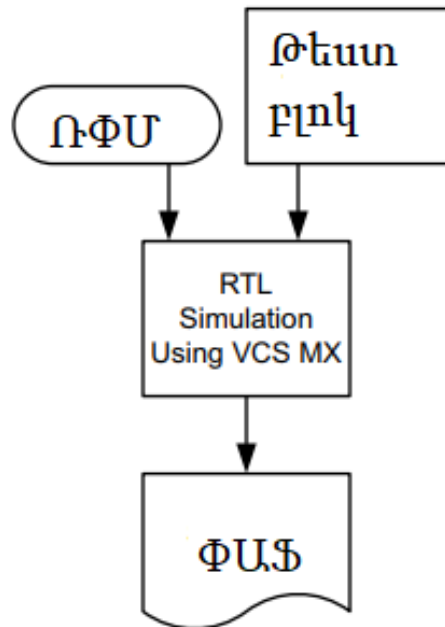
Երկար տարիներ նախագծման կարևորագույն խնդիրներից էր ժամանակային սահմանափակումների բավարարումը: Ներկայումս ուշադրություն չդարձել սնուցման ցանցերի մշակմանը կնշանակի ստեղծել ԻՍ, որը կարող է ընդհանրապես չաշխատել: Անհրաժեշտ է հաշվարկել ԻՍ-ում առկա տարրերի համար անհրաժեշտ հոսանքը և ըստ դրա համապատասխան մետաղական մակարդակների օգտագործմամբ ստեղծել սնուցման ցանցերի մետաղական շերտեր՝ ճշգրիտ երկրաչափական չափերով, որպեսզի խնդիրներ չառաջանան: Սնուցման ցանցերի նախագծման մեջ, ինչպես վերը նշվեց, գոյություն ունի և՛ ստատիկ, և՛ դինամիկ գնահատում[51-64]: «Սինոփսիս» ընկերության Power Compiler ծրագրային գործիքի միջոցով հնարավոր է կատարել անհրաժեշտ հոսանքի հաշվարկման գնահատում [65]: Փոխանջատումների ակտիվության ֆայլը ASCII ֆորմատի ֆայլ է, որը պարունակում է փոխանջատումների մասին տեղեկատվություն: «Սինոփսիս» ընկերության ավտոմատ նախագծման տարբեր ծրագրեր օգտագործում են այս ֆայլը: Դրա օգտագործումը թույլ է տալիս ավելի ճշգրիտ սնուցման ցանցեր մշակել: Նախագծման վաղ փուլերում հնարավոր է վարքային նկարագրության ֆայլի միջոցով ստեղծել փոխանջատումների ակտիվության ֆայլը, որով հետագայում կարելի է ԻՍ-ի համար ստեղծել հուսալի սնուցման ցանցեր:

Փոխանջատումների ակտիվության ֆայլ (ՓԱՖ) ստանալու տարբեր եղանակներ գոյություն ունեն: Ստորև ներկայացված է տարբեր ծրագրային գործիքներով գեներացվող փոխանջատումների ակտիվության ֆայլը(նկ. 1.18)[65]:



Նկ.1.18. ԻՍ-ի փոխանջատումների ակտիվության ֆայլի ստացումը

Ատենախոսության մեջ օգտագործվել է ռեգիստրային փոխանցումների մակարդակի (ՌՓՄ) վարքային նկարագրության ֆայլից ստացվող փոխանջատումների ակտիվության ֆայլը(նկ. 1.19):



Նկ.1.19. ԻՍ-ի վարքային նկարագրության ֆայլի միջոցով փոխանջատումների ակտիվության ֆայլի ստացումը

1.3. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի նախագծմանն ու դրանում առկա խնդիրները հայտնաբերող ծրագրային միջոցին ներկայացվող պահանջները

ԻՍ-ի սնուցման ցանցերի նախագծման միջոցները պետք է բավարարեն հետևյալ պահանջները.

1. Ստատիկ և դինամիկ սնման լարման անկման զգալի նվազեցում.

Ինչպես ցույց տրվեց վերևում, առկա են ԻՍ-երի ստատիկ և դինամիկ սնման լարման անկման նվազեցման մեթոդներ, որոնք ապահովում են ԻՍ-երի ստատիկ կամ դինամիկ սնուցման լարման անկման նվազեցումը: ԻՍ-ի դեպքում, սակայն, թե՛

դինամիկ, թե՛ ստատիկ սնուցման լարման անկմանը խիստ պահանջներ են ներկայացվում: Այդ դեպքում առաջանում է անհրաժեշտություն՝ կիրառելու երկու բաղադրիչների համատեղ նվազարկման հնարավորությամբ նախագծման մեթոդներ:

2. ԻՍ-ի արագագործության հնարավոր փոքր նվազեցում.

ԻՍ-երում սնման լարման արժեքի նվազեցումը՝ էներգասպառման նվազեցման նպատակով, առաջացնում է նաև ԻՍ-ի արագագործության զգալի նվազեցում: Դա բնորոշ է ինչպես դինամիկ, այնպես էլ ստատիկ սնման լարման անկման նվազեցման մեթոդներին: Այսպիսով, ԻՍ-ի համար ցանկալի սնման լարման անկման մեթոդին ներկայացվող պահանջներից մեկն է արագագործության հնարավորինս փոքր նվազեցումը:

3. ԻՍ-ի մակերեսի հնարավորին չափ փոքր մեծացում.

Սնման լարման անկման նվազեցման մեթոդները ներառում են ԻՍ-ի կառուցվածքում նոր տարրերի տեղադրումը, ինչը, անխուսափելիորեն, հանգեցնում է կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի լրացուցիչ օգտագործման: Մյուս կողմից՝ ԻՍ-ի կամ ԹՀ-ի զբաղեցրած մակերեսը դրա կարևորագույն պարամետրերից է: Սնման ցանցերի նախագծման միջոցները պետք է ապահովեն վերջինիս հնարավոր փոքր մեծացումը:

4. ԻՍ-ի նախագծման ընթացակարգի բարդության պահպանում.

Նախագծողի տեսանկյունից նոր միջոցների և մեթոդների կիրառումը բնութագրվում է առկա նախագծման ընթացակարգում դրանց ներդրման հեշտությամբ և ընդհանուր նախագծման գործընթացի բարդության պահպանմամբ: Այս գործոնի կարևորությունը թելադրվում է նախագծողի համար մշակման ընդհանուր տևողության չափազանց կարևորությամբ: Այսպես, սնման լարման անկման մեթոդներին և դրանց իրականացման միջոցներին պահանջ է ներկայացվում. ներդրվելով առկա նախագծման ընթացակարգերի մեջ՝ նվազագույն չափով առաջացնել դրանց բարդության ավելացում, պահպանել, կամ նույնիսկ, հնարավորության դեպքում, պարզեցնել այն:

ԻՍ-ի սնման լարման անկման դինամիկ և ստատիկ բաղադրիչների

միաժամանակ նվազեցման համար ատենախոսությունում առաջարկվում են մի շարք մեթոդներ: Այդ մեթոդները հնարավոր է կիրառել ինչպես առանձին, այնպես էլ համատեղ, երբ կատարվում է և՛ դինամիկ, և՛ ստատիկ սնաման լարման անկման նվազարկում մակերեսի և հապաղման ցածր կորուստների հաշվին:

Առաջարկվող մեթոդները նախագծողին հնարավորություն են ընձեռում՝ օգտագործելու դրանք՝ ըստ նախագծման համար անհրաժեշտ ռեսուրսների:

Մակերեսի մեծացման, լրացուցիչ հապաղումների և լարման անկման պահանջներից կախված՝ օգտագործվում է համապատասխան մեթոդը՝ ստանալու հզոր սնուցման ցանց, որը կբավարարի նախագծման պահանջները սնուցման ցանցերում առկա լարման անկման փոքր չափով:

Եզրակացու թյ ու ններ

1. Սնուցման ցանցերում առկա լարման անկման նվազարկման միջոցի մշակումը արդի թվային ինտեգրալ սխեմաների նախագծման կարևորագույն խնդիրներից է, որի արդյունավետ լուծումը կհանգեցնի դրանց հիմնական պարամետրերի էական լավարկմանը, նախագծային աշխատանքների ծավալի փոքրացմանը և նոր տիպի սարքերի ստեղծմանը:
2. Սնուցման ցանցերում լարման անկման նվազարկման առկա մեթոդներն ուղղորդված են ինտեգրալ սխեմաների միայն ստատիկ կամ դինամիկ լարման անկման նվազարկմանը և չեն ապահովում դրանց փոքրացում՝ պահանջվող չափով, ինչը թելադրում է նոր սկզբունքներով կառուցված միջոցների ստեղծման անհրաժեշտությունը:
3. Ձևակերպվել են ինտեգրալ սխեմաների ներքին սնուցման ցանցերի մշակման միջոցներին առաջադրվող պահանջները, որոնց բավարարումը թույլ կտա նվազեցնել լարման անկումը անհրաժեշտ չափով:

2. ԻՆՏԵԳՐԱԼ ՍԻՆԵՄԱՆԵՐԻ ՆԵՐՔԻՆ ՍՆՈՒՑՄԱՆ ՅԱՆՑԵՐԻ ԱՌԱՋԱՐԿՎՈՂ ՄԻՋՈՑԻ ՄՇԱԿՈՒՄԸ

2.1. Ինտեգրալ սինեմաների ներքին սնուցման ցանցերի միջոցի մշակման սկզբունքները

Նախորդ գլխի շարադրանքից երևաց, որ ԻՍ-ի ներքին սնուցման ցանցերի նախագծման միջոցի մշակումը կարևոր նշանակություն ունի նախագծման գործընթացում: ԻՍ-երի սնուցման ցանցերի նախագծման միջոցի մշակման գոյություն ունեցող մեթոդները ժամանակակից ԻՍ-երում այնքան էլ կիրառելի չեն: ԻՍ-երի սնուցման ցանցերի նախագծման միջոցի մշակման անհրաժեշտությունը պայմանավորված է սինեմաների հաճախությունների աճի և մասշտաբավորմամբ ի հայտ եկած խնդիրների օպտիմալ լուծմամբ: ԻՍ-երի սնուցման ցանցերի նախագծման միջոցը մասնագիտացված է սնման լարման անկման միայն մի տեսակի համար, իսկ ժամանակակից ԻՍ-ի դեպքում այն կիրառելի նպատակահարմար չէ, քանի որ ժամանակակից ԻՍ-ի անխափան աշխատանքի համար նախագծման հենց սկզբնական փուլում անհրաժեշտ է ստեղծել որակյալ սնման ցանցեր, որոնց խիստ պահանջներ են ներկայացվում: Բացի դրանից, այդ մեթոդների կիրառումը հանգեցնում է ԻՍ-ի արագագործության նվազմանը և մակերեսի անցանկալի մեծացմանը:

Ատենախոսության նպատակն է մշակել սնուցման ցանցերի նախագծման միջոց, որը թույլ կտա ԻՍ-ի սնման ցանցերում գոյություն ունեցող խնդիրները նվազարկել պահանջվող չափով՝ ապահովելով այլ բնութագրերի ցանկալի արժեքներից նվազագույն շեղումը:

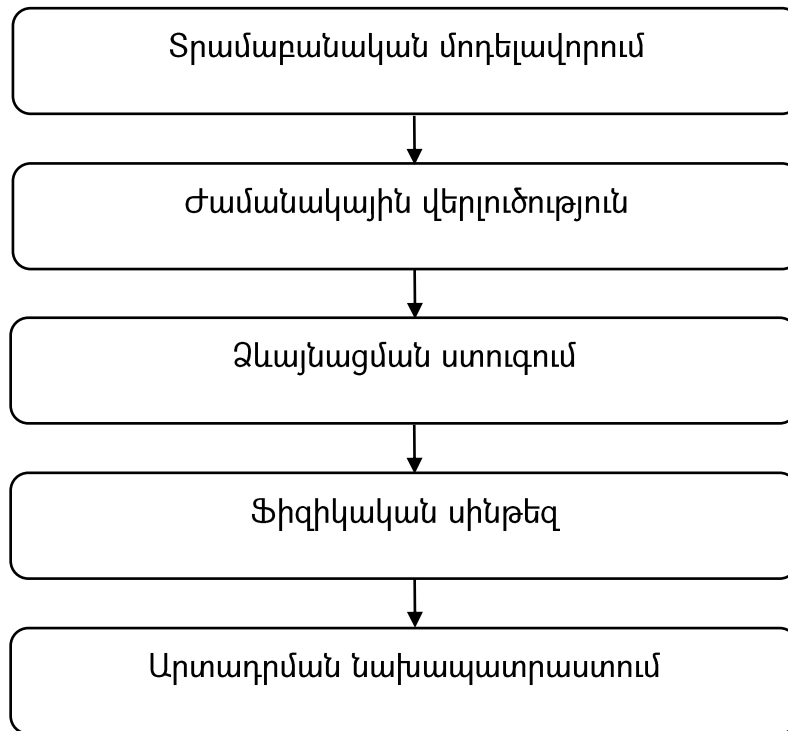
Այս խնդիրը լուծվել է սնուցման ցանցերի նոր կառուցվածքի և կապագերծող ունակությունների ավելացման համատեղ կիրառմամբ՝ միաժամանակ ընտրելով լավագույն մուտք/ելքերի սինեմաների օպտիմալ դասավորություն, ինչպես նաև

լուծելով դինամիկ լարման անկման խնդիրները՝ օգտագործելով կապագերծող ունակությունների ճշգրիտ քանակներ:

Սնման ցանցերում առկա խնդիրների նվազարկմանն առաջադրվող պահանջների բավարարման նպատակով առաջարկվում են [66-97] դրանց մշակման հետևյալ սկզբունքները.

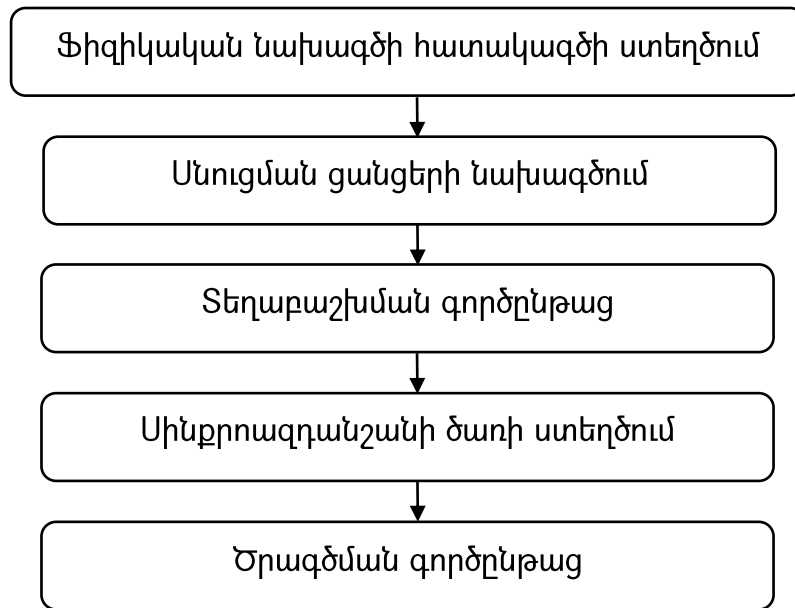
1. **Սնուցման ցանցերի նախաձման նոր մեթոդ**

Ժամանակակից թվային ԻՍ-երի նախաձման ավանդական գործընթացը (նկ. 2.1)[29] ենթադրում է նախաձման առանձին փուլերում իրենց ֆունկցիոնալությամբ տարբերվող մի քանի ծրագրային գործիքային միջոցների օգտագործում:



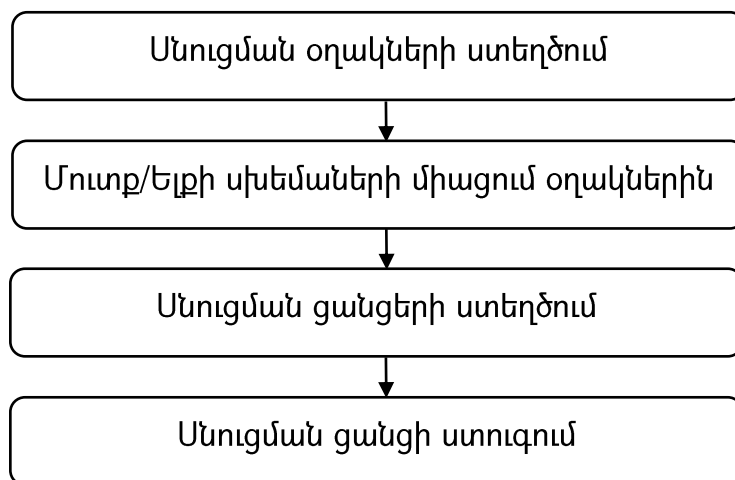
Նկ.2.1. Թվային ԻՍ-երի ավանդական նախաձման գործընթացը

Ինտեգրալ սխեմաների ֆիզիկական սինթեզի բարդության պատճառով առանձնացվում է քայլերի հետևյալ հերթականությունը (նկ. 2.2):



Նկ.2.2. ԻՍ-ի ֆիզիկական նախագծման գործընթացը

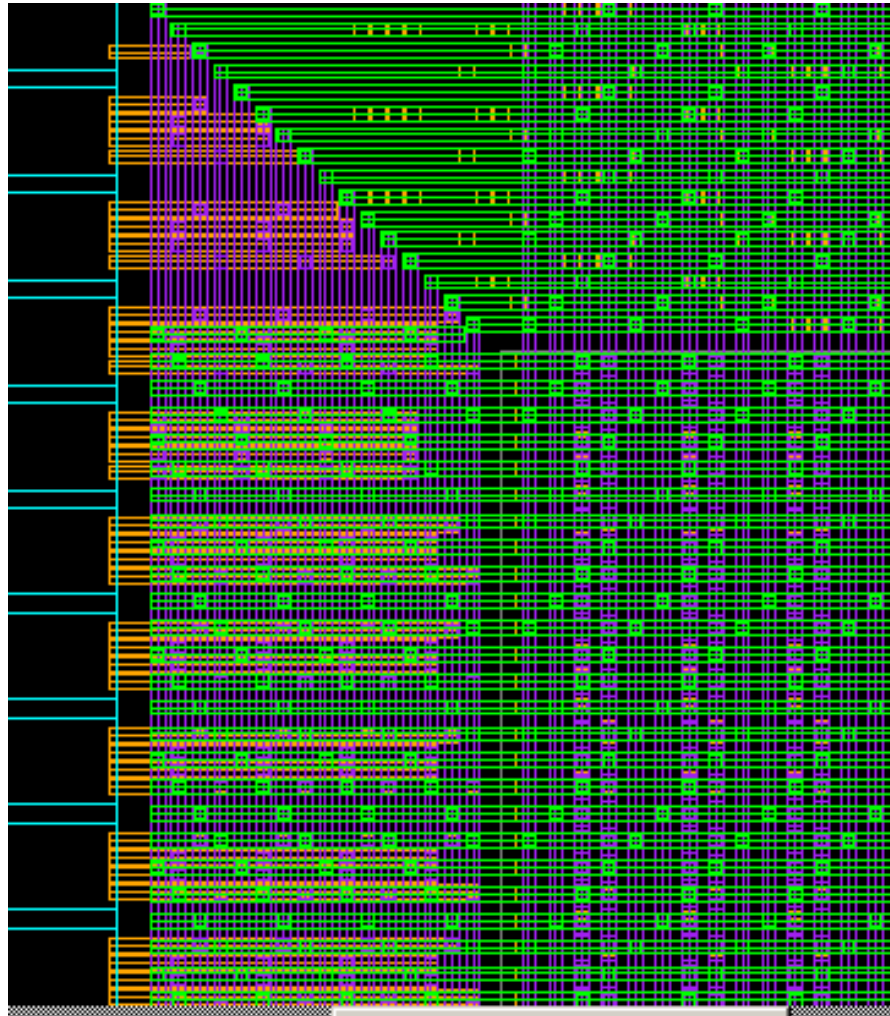
Նախագծման գործընթացում չափազանց կարևոր է ստեղծել հուսալի անուցման ցանց, քանզի հնարավոր է, որ իդեալական նախագծված ԻՍ-ն չաշխատի՝ անուցման ցանցերի ոչ ճիշտ նախագծման պատճառով: Ստորև ներկայացված է ԻՍ-երում անուցման ցանցերի նախագծման երթուղին (նկ. 2.3) [66]:



Նկ.2.3. ԻՍ-ի սևուցման ցանցերի նախագծման երթուղին

Անուցման ցանցերի նախագծման այս տարածված երթուղին գործնականում ունի ակնհայտ թերություն: Մուտք/Ելքի սխեմաների անուցման և հողակցման ոտքերը

պարունակում են տարբեր մետաղական մակարդակների ուղքեր, և շատ հաճախ, երբ դրանք միացվում են սնուցման օղակներին, տեղի է ունենում սնուցման ցանցերի բլոկավորում շատ տեղամասերում, քանի որ առաջանում է նախագծման կանոնների խախտման վտանգ, և ավտոմատ նախագծման գործիքը այն չի միացնում: Արդյունքում՝ սնուցման ցանցերում առաջանում են և՛ էլեկտրամիգրացիայի, և՛ լարման անկման խնդիրներ (նկ. 2.4)[67-69]:

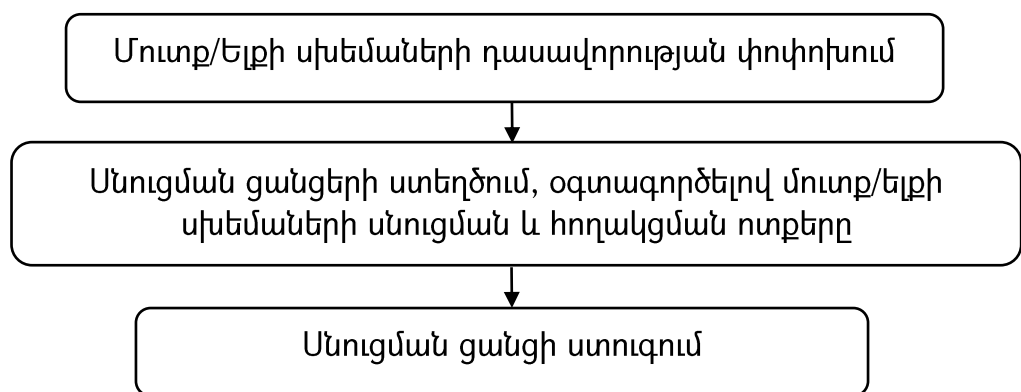


Նկ.2.4. ԻՍ-ի սնուցման օղակների նախագծման հատված

Ինչպես երևում է նկ.2.4-ից սնուցման օղակներին միացված են մուտք/ելքի սխեմաները այնպես, որ հանարավոր լինի ամենաբարձր մետաղական մակարդակով

ապահովել ողջ ԻՍ-ի սնուցումը, որն էլ ենթամիկրոնային տեխնոլոգիական գործընթացներում առաջացնում է մի շարք խնդիրներ:

Վերը թվարկված խնդիրների լուծման համար ատենախոսությունում առաջարկվում է սնուցման ցանցերի կազմակերպման նոր եղանակ, որը կլուծի վերը թվարկված խնդիրները (Ն կ. 2.5)[66]:



Նկ.2.5. ԻՍ-ի սնուցման ցանցերի նախագծման նոր երթուղի

Առաջարկվող սնուցման ցանցերի նոր մեթոդը փոքր-ինչ տարբերվում է գոյություն ունեցող սնուցման ցանցերի մշակման մեթոդից: Լայն տարածում ունեցող մեթոդի էությունը հետևյալն է. հատակագծման փուլում մակրո բլոկների և մուտք/ելքի սխեմաների տեղաբաշխումից հետո կատարվում է սնման օղակների կառուցումը: Այնուհետև մուտք/ելքի սխեմաների սնուցման և հողակցման ուղքերը միացվում են օղակներին, ու ամբողջ ինտեգրալ սխեմայի տարածքով կատարվում սնման ցանցերի նախագծում: Այս մեթոդում առկա են բազմաթիվ խնդիրներ՝ կապված այդ միացումների հետ, որոնք առաջացնում են սնման դողերում լարման անկման խնդիրներ(Ն կ. 2.6): Ստորև ներկայացված են սնուցման ցանցերի կազմակերպման համար լարման անկման գնահատման բանաձևերը[67]՝

$$\Delta V = 2 \times \left[I \times R_2 + 2I \times R_2 + \dots + \frac{m}{2} I \times R_2 \right] = \frac{m^2}{4} \times I \times R_2, \quad (2.1)$$

որտեղ m -ը միավոր մակերեսով մետաղների քանակն է:

$$m = \frac{L}{M_n} , \quad (2.2)$$

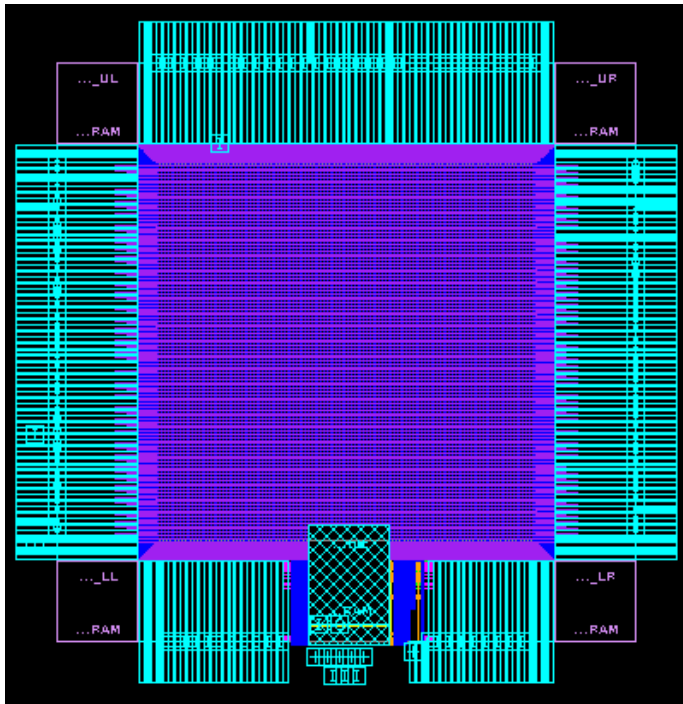
որտեղ L -ը ԻՍ-ի երկարությունն է, իսկ M_n -ն՝ y ուղղ. մետաղական շերտի ցանցի լայնությունը:

Համարժեք մետաղական շերտերի խտության համար օգտագործվել է հետևյալ բանաձևը՝

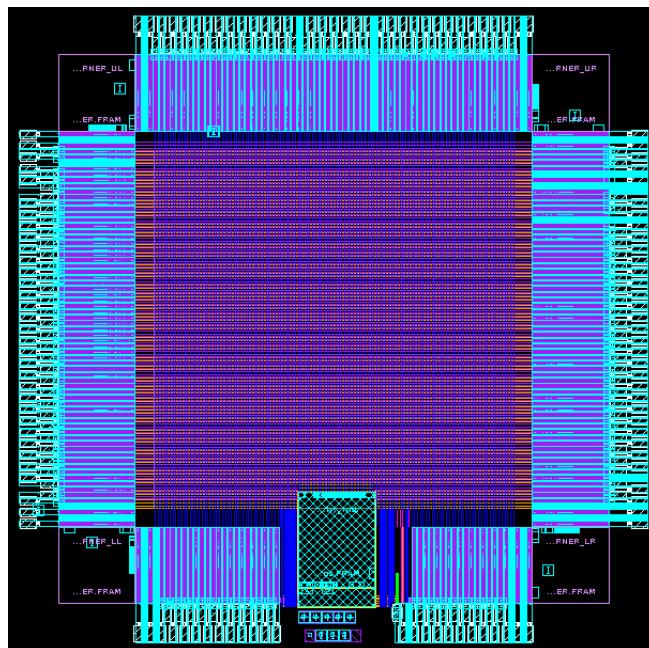
$$D = \frac{2 \times M_n \times L \times K}{L \times H} , \quad (2.3)$$

որտեղ H -ը ԻՍ-ի բարձրությունն է, K -ն՝ տողերի քանակը:

Նոր առաջարկվող մեթոդը փոքր-ինչ տարբերվում է գոյություն ունեցող մեթոդից: Այս մեթոդում օգտագործվում են մուտք/ելքի սնուցման և հողակցման ուղքերը, և հատակագծման փուլում կատարվում է մուտք/ելքի սխեմաների հերթականության փոփոխություն, որի արդյունքում հնարավոր է լինում ամբողջ ինտեգրալ սխեմայում կառուցել սնուցման ցանցերը, որոնք կառուցվում են մուտք/ելքի սխեմայի ուղքը միացնելով հանդիպակաց մուտք/ելքի սխեմայի համապատասխան ուղքին(Ա կ. 2.7): Նման կառուցվածքի օգտագործումով հնարավոր է լինում ստեղծել հուսալի սնուցման ցանցեր ամբողջ ԻՍ-ի տարածքում:



Նկ.2.6. Սնոււ ցման ցանցերի նախազօծման՝ դասական երթուղով
ֆիզիկական տեսքը



Նկ.2.7. Սնոււ ցման ցանցերի նախազօծման՝ նոր երթուղով ֆիզիկական
տեսքը

2. Սնուցման ցանցերում աղմուկների առկայության դեպքում կապազերծող ունակության բաշխման մեթոդ

Ժամանակակից ԻՍ-երի կարևորագույն խնդիրներից է սնուցման ցանցերի աղմուկների գնահատումը և նվազարկումը: Ներկայիս ինտեգրալային սխեմաներում միաժամանակյա փոխանջատումներն առաջացնում են աղմուկներ սնման ցանցերում՝ լարման անկման և կտրուկ հոսանքի փոփոխման պատճառով [70-74]: Սնուցման ցանցերում աղմուկները կարող են առաջացնել տրամաբանական տարրերի խափանում, քանի որ ներկայիս ԻՍ-երում սնուցման լարման մակարդակը բավականին փոքր է: Գոյություն ունեն սնուցման ցանցերում աղմուկների գնահատման և նվազարկման տարբեր մոտեցումներ[70]: Տոպոլոգիական օպտիմալացումը, մետաղների չափերի ճիշտ ընտրությունը, կապազերծող ունակությունների տեխաբաշխումը առավել օգտագործվող մեթոդներ են սնուցման ցանցերի աղմուկները նվազեցնելու համար:

Ունենալով հատակագիծը՝ տեղաբաշխման մասին տեղեկատվությամբ, և յուրաքանչյուր սխեմայի վատագույն դեպքի փոխանջատման ակտիվության մասին տեղեկատվական ֆայլը, հնարավոր է գտնել արդյունավետ մակերեսով սխեմա՝ կապազերծող ունակությունների տեղաբաշխման համար այնպես, որ յուրաքանչյուր մոդուլում սնուցման աղբյուրի աղմուկը նվազեցվում է նախատեսված սահմանաչափից ներքև[71,72]: Գնահատվում է վատագույն դեպքի աղմուկը սնուցման ցանցում, որը առկա է յուրաքանչյուր մոդուլում՝ համաձայն տեղադրման տեղեկատվությանը և փոխանջատման ակտիվության ֆայլի: Հիմք ընդունելով սնուցման աղբյուրի վատագույն դեպքի աղմուկը՝ հաշվարկվում է յուրաքանչյուր շղթայի մոդուլում կապազերծող ունակությունների քանակը:

Այս մեթոդում ներկայացվում է կապազերծող ունակության օգագործմամբ սնուցման ցանցերում աղմուկների նվազեցման եղանակ հատակագծման փուլում: Կատարվել է մի քանի մոտեցում՝ սնուցման ցանցերի աղմուկների նվազարկման համար: Առաջին՝ գոյություն ունեցող հատակագծի վրա կատարվել է կապազերծող ունակությունների տեղաբաշխում: Երկրորդ՝ կապազերծող ունակությունների

տեղաբաշխումը կատարվել է հատակագծման փուլում, որպես մեկ ամբողջական գործընթաց:

Գործնականում կապազերծող ունակությունների տեղաբաշխումը կատարվում է ազատ տարածքներում և տեղադրվում են կուրորեն, ուստի չկա երաշխիք, որ դրանք տեղադրված են ճիշտ տեղերում և ճիշտ քանակության ունակությամբ սնուցման ցանցերում աղմուկը ճնշելու համար:

Հետևյալ մեթոդում ներկայացվում են 2 տարբեր մոտեցումներ՝ կապազերծող ունակությունների տեղաբաշխման համար:

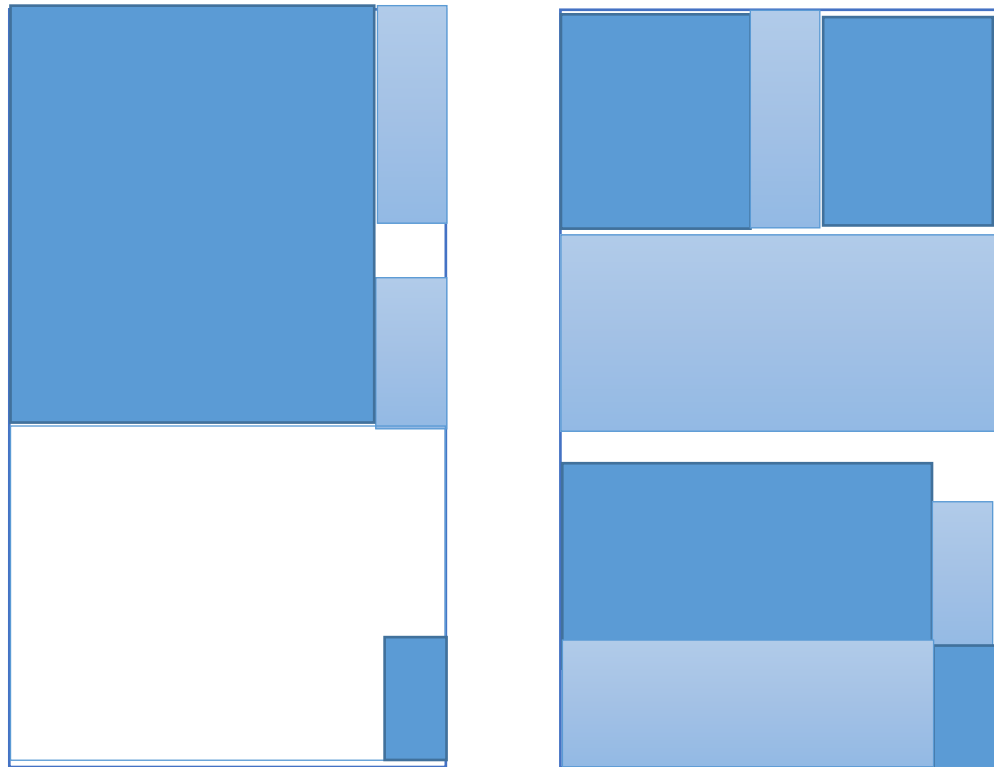
Առաջինում կապազերծող ունակությունների տեղաբաշխումը կատարվում է հատակագծման փուլից հետո: Ունենալով հատակագիծը, որոշվում են ունակությունների դիրքերը, և տրամադրվում է ազատ տարածությունը մոդուլներին այնպես, որ վերջնական չիպի մակերեսը մինիմալացվի, և փոքրացվեն նաև սնուցման ցանցերի աղմուկները: Առաջարկվող մեթոդաբանությունը որոշում է կապազերծող ունակությունների բյուջեն՝ հիմնվելով սնուցման ցանցերի աղմուկների վրա, որը տեղի է ունենում յուրաքանչյուր շղթայի բլոկում, և տրամադրվում է ստույգ քանակությամբ ազատ տարածություն ամեն մի մոդուլի համար:

Երկրորդ մոտեցման դեպքում ունակությունների տեղաբաշխումն ուսումնասիրվում է որպես հատակագծման գործընթացի մի ամբողջական մաս: Ունենալով վատագույն դեպքի համար սխեմաների փոխանջատման ակտիվությունը, փնտրվում է հատակագծման մեթոդաբանություն՝ օպտիմալ հատակագիծ ստեղծելու համար այնպես, որ հատակագծի մակերեսը և մետաղալարերի երկարությունը մինիմալացվի և ունակությունները ճշգրտորեն տեղադրվեն հատակագծման գործընթացում, որպեսզի սնուցման աղբյուրի աղմուկը նվազեցվի նախատեսված սահմանաչափից ներքև:

Սնուցման աղմուկի առկայությամբ հատակագծման կիրառությունը:

Սույն բաժնում ներկայացվում է սնուցման աղբյուրի աղմուկի խնդիրը հատակագծման փուլում այնպես, որ սնուցման աղբյուրի աղմուկը և, հետևապես, կապազերծող ունակության բյուջեն մինիմալացվեն[73,74]: Աղմուկի առկայությամբ հատակագծման մեթոդաբանության հիմնավորումը բերված է ստորև(նկ. 2.8)[71]:

Մուգ կապույտով պատկերված շրջայի բլոկները շատ ակտիվ մոդուլներ են, մինչդեռ բաց կապույտով պատկերված բլոկներն առավել պակաս ակտիվ են: Երկու հատակագծերն էլ ունեն միևնույն մակերեսը և կարող են երևալ հավասարապես լավը:



Նկ.2.8. Աղմուկի առկայի ու թյամբ հատակագծման հիմնավորող մը՝ (ա) առանց օպտիմալացման, (բ) օպտիմալացմամբ

3. Կապազերծող ունակություններով սնուցման ցանցերում աղմուկների նվազարկման մեթոդները

ԻՍ-երի միաժամանակյա փոխանջատումներն առաջացնում են ստատիկ լարման անկման խնդիրներ, ինչպես նաև աղմուկներ սնուցման ցանցերի վրա: Այս ամենը կարող է հանգեցնել ընդհուպ մինչև ինտեգրալ սխեմայի խափանմանը: Կապազերծող ունակությունները լայնորեն օգտագործվում են՝ նվազեցնելու սնուցման ցանցերում առաջացող աղմուկները[75-78]: Լիցքավորման ժամանակ կապազերծող ունակությունները կարող են հանդես գալ որպես սնուցում ապահովող սարք՝ անհրաժեշտ հոսանք ապահովելով միաժամանակյա փոխանջատումների համար:

Շատ դեպքերում, երբ մակրո-բլոկները տեղաբաշխվում են ֆիքսված տեղերում, լարման անկման խնդիրները այնքան ամուր են, որ չկա սնուցման ցանցերի այնպիսի մշակում, որը կարող է ապահովել սնուցում անհրաժեշտ մակարդակով և պահպանել աղմուկները որոշակի սահմաններում:

Հետևաբար, կարևոր է հաշվի առնել սնուցման ցանցերի պլանավորումը նախագծման վաղ փուլերում, երբ կարող են նախագծվող մակրո-բլոկների դիրքերը ճկուն տեղաշարժվել: Քանի որ կապազերծող ունակությունները սովորաբար տեղադրվում են ԻՍ-ի ազատ տարածքներում, հարկավոր է հատակագծման փուլում որոշել դրանց տեղաբաշխումը ևս:

Այս մեթոդի ներդրումը հետևյալն է[78].

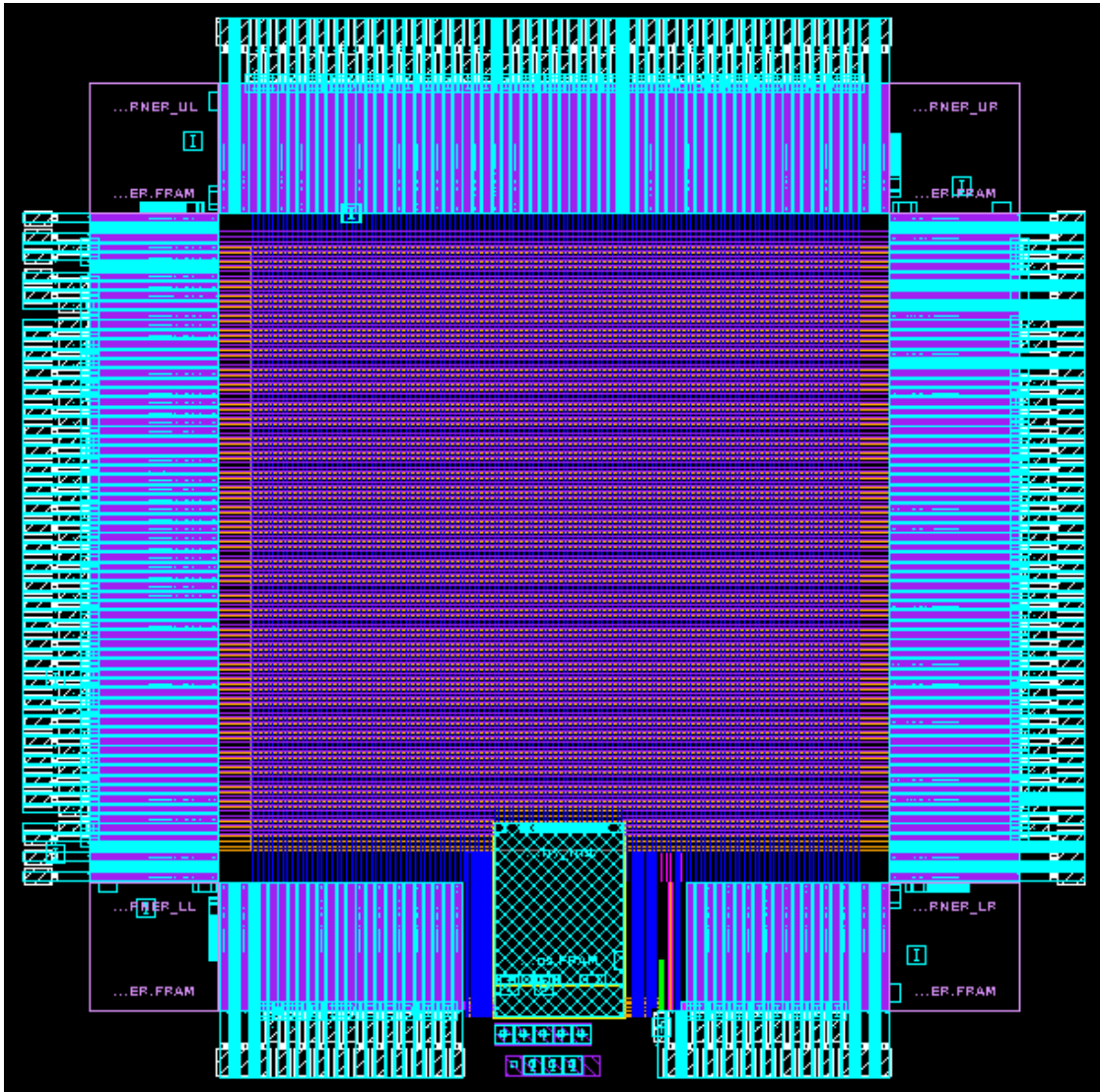
1. Առանց կապազերծող ունակությունների ավելացման՝ դասական սնուցման ցանցերի նախագծմամբ: Սա օգտագործվելու է որպես չափանմուշ (էտալոն) այլ մեթոդների հետ համեմատման համար:

2. Առանց կապազերծող ունակությունների ավելացման՝ նոր սնուցման ցանցերի նախագծմամբ:

3. Կապազերծող ունակությունները տեղաբաշխված են ինտեգրալ սխեմայում ֆիքսված հեռավորության վրա՝ դասական սնուցման ցանցերով:

4. Կապազերծող ունակությունները տեղաբաշխված են ինտեգրալ սխեմայում ֆիքսված հեռավորության վրա՝ նոր սնուցման ցանցերով:

Ներկայացված է նոր մեթոդով սնուցման ցանցերի նախագծմամբ ինտեգրալ սխեման(նկ.2.9)[78]: Այս և դասական երթուղով ստուգվել է սնուցման ցանցերում աղմուկերի ամպլիտուդը՝ կապազերծող ունակություններով և առանց դրանց: Կապազերծող ունակությունները տեղաբաշխվել են *80մկՄ* հեռավորությունների վրա:



Նկ.2.9. Սևոււ ցման ցանցերի նախագծման՝ նոր երթուղով ԻՍ-ի ֆիզիկական տեսքը

Ինչպես նկարագրված էր վերևում, սնուցման ցանցերի նախագծման ընթացքը փոփոխվել է: Օգտագործելով մուտք/ելքի սխեմաների հնարավորությունները, փոփոխելով դրանց հերթականությունը, հնարավորություն է ընձեռվում ստեղծելու սնուցման ցանցեր՝ մուտք/ելքի սխեմաների սնուցման և հողակցման ոտքերով:

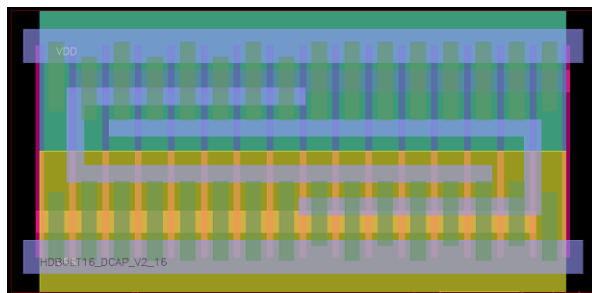
Ինտեգրալ սխեմաներում կապազերծող ունակություններն օգտագործվում են, որպեսզի փոքրացվեն սնման դողերի վրա աղմուկները: Սովորաբար դրանք տեղաբաշխվում են հավասարապես:

Առաջարկվող մեթոդը տալիս է հնարավորություն՝ ստեղծել ավելի հզոր սնուցման ցանց:

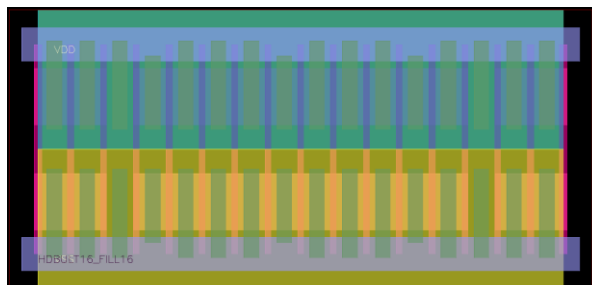
4. Սնուցման ցանցերի աղմուկների նվազարկում՝ օգտագործելով կապազերծող ունակությունները

ԻՍ-երի սնուցման ցանցերում աղմուկների նվազեցման համար օգտագործվող կապազերծող ունակությունների պլանավորումը, չափերն ու տեղաբաշխումը շատ կարևոր են[79-83]: Սովորաբար այն տեղադրվում է հավասարահեռ, սակայն այս նոր մեթոդում առաջարկվում է օգտագործել ազատ տարածությունները՝ և տեղաբաշխել կապազերծող ունակություններով [81]: Ստորև ներկայացված են կապազերծող ունակության և դատարկ սխեմայի ֆիզիկական տեսքը(նկ. 2.10, 2.11): Կապազերծող ունակությունները ունեն 2 նշանակություն՝

1. որպես աղմուկների մեղմացնող
2. որպես դատարկ սխեմաներ



Նկ.2.10. Կապազերծող ունակության սխեմայի ֆիզիկական տեսքը



Նկ.2.11. Դատարկ սխեմայի ֆիզիկական տեսքը

Դատարկ տարածություններում տեղադրելով կապագերծող ունակությունները՝ կատեղծվի միևնույն տարածքը՝ ավելի հուսալի սնուցման ցանցերի մշակմամբ: Այսպիսով, բարձր փոխանջատումների և սխեմաներում տրանզիստորների չափերի փոքրացման պայմաններում ԻՍ-երի սնուցման ցանցերում առաջացող աղմուկների նվազարկման նպատակով առաջարկվել է նոր եղանակ: Սնուցման լարման արժեքի նվազեցման պայմաններում առաջարկված եղանակի նշանակությունը դարձել է ծայրահեղ անհրաժեշտ:

5. Սնուցում ապահովող մուտք/ելքի սխեմաներով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկման նվազարկման մեթոդ

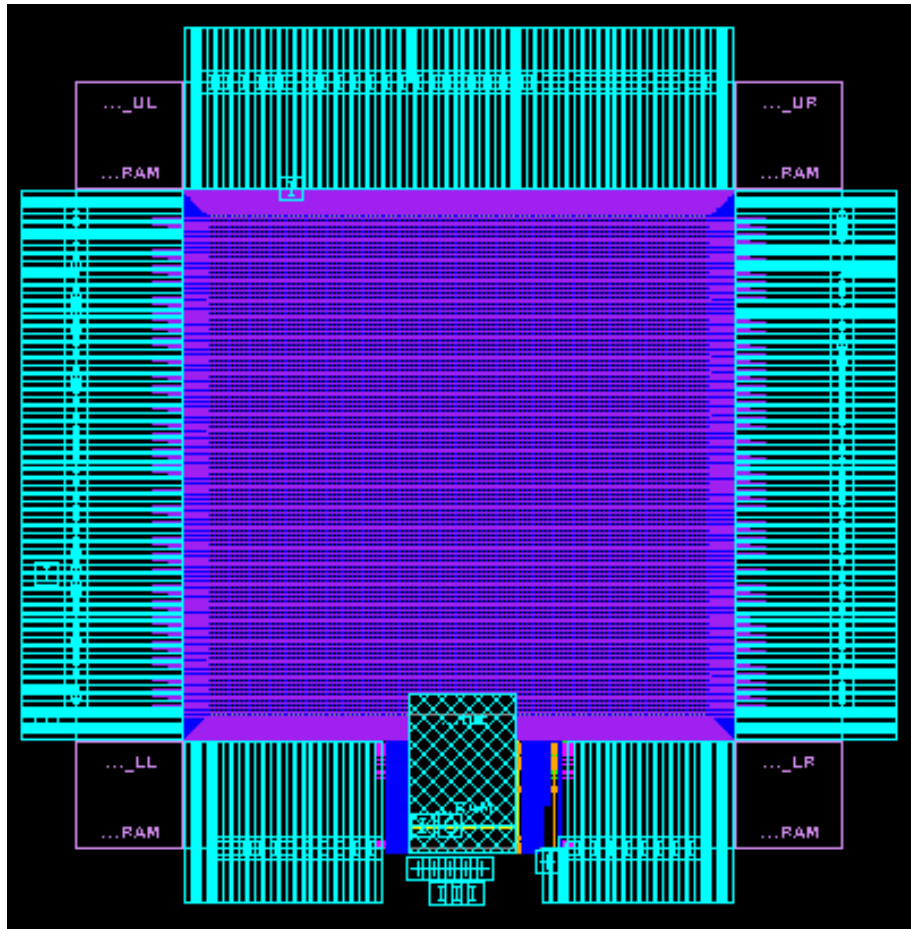
Արդյունաբար լարման անկումը մետաղալարով կապվող ինտեգրալ սխեմաներում բաժանվում է հետևյալ 3 տարատեսակների[84-90].

1. պատյանի ոտքից մինչև ինտեգրալ սխեմայի մետաղալարով կապվող ոտք,
2. ինտեգրալ սխեմայի մետաղալարով կապվող ոտքից ներքին սնուցման օղակներ,
3. ներքին սնուցման օղակներից ստանդարտ բջիջներ,

Այս մեթոդում առաջարկվող լուծումներն ունակ են փոքրացնել այդ բոլոր բաղադրիչները: Մուտք/ելքի սխեմաների տեղաբաշխումը փոփոխելով՝ հնարավորություն է ստեղծվում փոքրացնելու լարման անկումը: Սնուցման և հողակցման լարերի երկարությունը կախված է նաև պատյանում ունեցած դիրքից[88]:

Սնուցման ցանցերի պլանավորում օպտիմալ մուտք/ելքի սխեմաների տեղաբաշխումով: Այս մոտեցման դեպքում սկզբում ստեղծվում են սնուցման օղակները ինչպես նեկայացված է նկ. 2.12-ում: Սովորաբար սնուցման և հողակցման լարերը ստեղծվում են բարձր մետաղական մակարդակներով՝ երկու պատճառով: Առաջին՝ դիմադրությունը այդ մետաղների փոքր է՝ համեմատած ներքևիների, և

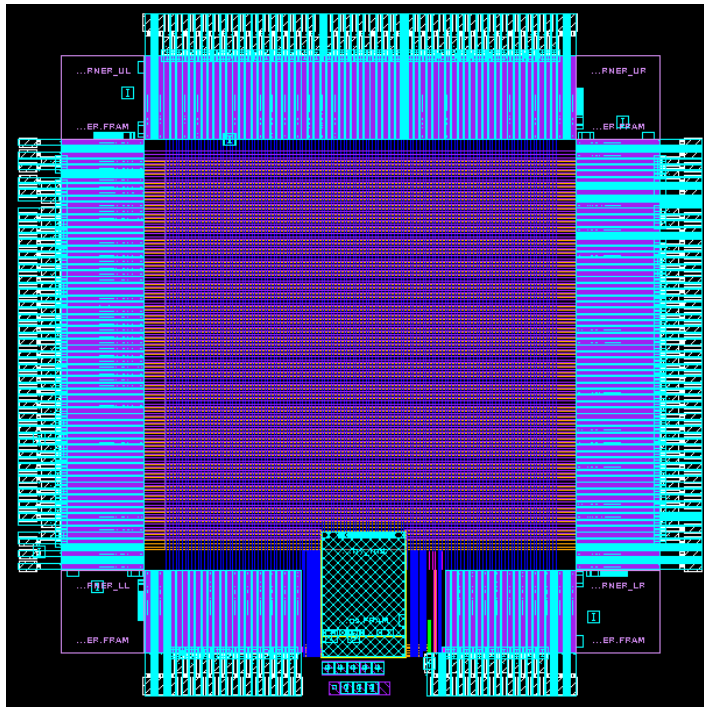
Երկրորդ՝ ամբողջ հոսանքը հոսում է այդ օղակների միջով՝ առաջացնելով պոտենցիալ լարման անկում:



Նկ.2.12. ԻՍ-ի սնուչման ցանցերի կազմակերպումը

Նոր սնուցման ցանցերի պլանավորում օպտիմալ մուտք/ելքի սխեմաների տեղաբաշխումով: Պատկերված է նոր եղանակ՝ փոփոխված մուտք/ելքի սխեմաների տեղաբաշխումով, որպեսզի ստացվի ավելի հզոր միացում և փոքր լարման անկում(նկ. 2.13):

Հատակագծման փուլում, փոփոխելով մուտք/ելքի սխեմաների տեղաբաշխումը, հնարավոր կլինի ստեղծել ավելի հզոր սնուցման ցանց:



Նկ.2.13. ԻՍ-ի մուլ տք/ել քի սխեմաների տեղաբաշխումը սնուցման ցանցերի պլանավորումը

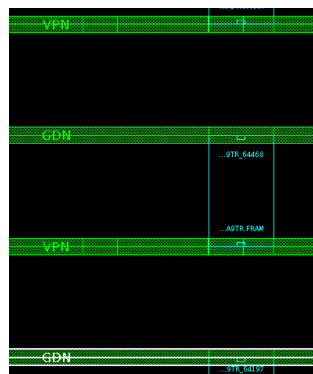
Մուտք/ելքի սխեմաների տեղաբաշխումը փոփոխելով, հնարավորություն է ընձեռվում՝ մեծացնելու միացումները սնուցման օղակների հետ: Այս մեթոդով փոքրացվում են հեռավորությունը և համապատասխանաբար՝ դիմադրությունն ու լարման անկումը:

Եթե սնուցում ապահովող մուտք/ելքի սխեմաների քանակը հայտնի է, մինիմալ լարման անկում ստանալու համար կարելի է փոփոխել միայն իրենց հերթականությունը: Մյուս կողմից, եթե մուտք/ելքի սխեմաների քանակը ֆիքսված չէ, կարելի է նվազեցնել դատարկ մուտք/ելքի սխեմաները՝ փոքրացնելով մուտք/ելքի սխեմա և ինտեգրալ սխեմայի միջուկ հեռավորությունը, ինրը հնարավորություն կտա՝ փոքրացնելու լարման անկումը:

6. Դինամիկ լարման անկման վերլուծություն

Դինամիկ լարման անկման վերլուծությունը դարձել է կարևորագույն խնդիրներից մեկը՝ ժամանակակից ԻՍ-երի տակտային հաճախությունների բարձրացմանը զուգընթաց[91-95]: Սովորաբար լարման անկման խնդիրները ազդում են տակտային ազդանշանի վրա՝ առաջացնելով ժամանակային սահմանափակումների խնդիրներ:

Հուսալիորեն նախագծված ներքին սնուցման ցանցերը կարող են ունենալ միայն դինամիկ լարման անկման խնդիրներ[93]: Նման խնդիրներից խուսափելու համար առաջարկվում է օգտագործել լարման անկման մասին տեղեկատվությունը կամ փոխանջատումների ակտիվության մասին տեղեկությունը: Անհրաժեշտ ֆայլերի օգտագործմամբ՝ նախագծման վաղ փուլերում առաջարկվում է կատարել բարձր փոխանջատման ակտիվ սխեմաների տեղաբաշխման փոփոխություն(նկ 2.14)[95]: Ինչպես նաև կատարել սնուցման և հողակցման մետաղական լարերի ավելացում ազատ տարածություններում, որը կփոքրացնի առաջացած կապազերծող ունակությունները:



Նկ.2.14. Դինամիկ լարման անկման նվազարկման եղանակ՝ տեղաբշխման փոփոխմամբ

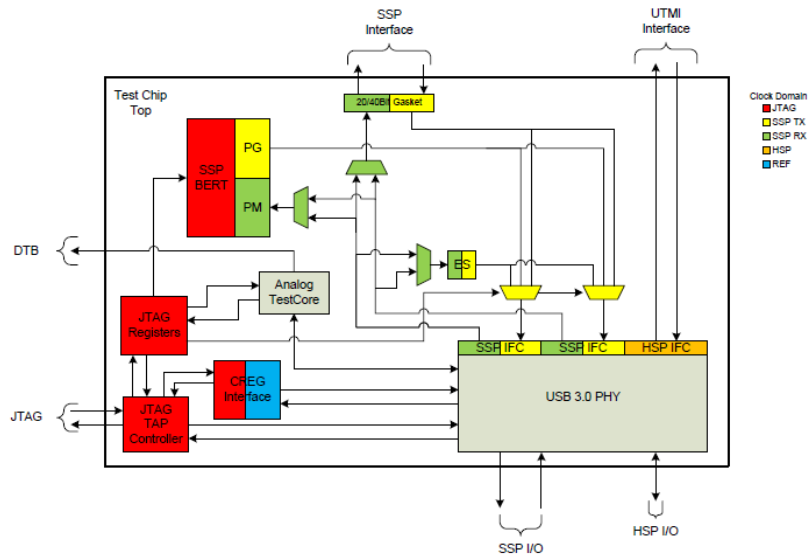
2.2. Ինտեգրալ սխեմաների սնուցման ցանցերի նախագծման միջոցի մշակումը և նախագծման գործընթացները

Ինչպես պարզ է դառնում նախորդ շարադրանքից, ԻՍ-երում սնուցման ցանցերի մշակման նպատակով առաջարկվող լուծումներով հնարավոր է ստեղծել ժամանակակից ԻՍ-երի սնուցման ցանցերում առկա խնդիրները զգալիորեն նվազարկող մեթոդներ: Այդ մեթոդների առանձին կամ միասին կիրառմամբ հնարավոր է հասնել ցանկալի արդյունքի:

Ատենախոսության մեջ առաջարկվում է մշակել համապիտանի հաջորդական դողի և ֆլեշ հիշասարքի թեստ սխեմաները՝ վերը թվարկված մեթոդների համալիր կիրառմամբ[66, 71, 78, 81, 88, 95]:

**Համապիտանի հաջորդական դողի թեստ սխեմայի մշակումը՝
օգտագործելով սնուցման ցանցերի նախագծման միջոցը**

Համապիտանի հաջորդական դողի (ՀՀԴ-ի) թեստ սխեման պարունակում է համապիտանի հաջորդական դողի սխեման և անհրաժեշտ թեստ բաղադրիչներ(նկ. 2.15)[96]:



Նկ.2.15. Համապիտանի հաջորդական դողի թեստ սխեմայի ֆունկցիոնալ տեսքը

Ստորև ներկայացված է նաև ՀՀԴ-ի թեստ սխեմայի ելուստների որոշ հատված (աղ. 2.1):

Աղյուսակ 2.1

Նախագծված ՀՀԴ-ի թեստ սխեմայի ելուստները

Ելուստ	Տեսակ	Նկարագրություն
GD	Analog	Ground
VPTX0	Analog	SSP Tx supply (1.5 – 2.5V)
VPTX1	Analog	SSP Tx supply (1.5 – 2.5V)
VP	Analog	SSP Low voltage supply
VDD330	Analog	HSP 3.3V supply
VDD250	Analog	HSP 2.5V supply

DVDD	Analog	HSP digital supply
VSSA0	Analog	HSP analog ground
RX0P	Unimp	SSP Receive differential pair
RX0M		
RX1P	Unimp	SSP Receive differential pair
RX1M		
TX0P	TriZ	SSP Transmit differential pair
TX0M		
TX1P	TriZ	SSP Transmit differential pair
TX1M		
DP0	Unimp/TriZ	HSP Transmit/Receive differential pair
DM0		
REFPADCLKP	Unimp	Reference clock pad inputs
REFPADCLKM		
RESREF	Analog	External reference resistor
XO	Unimp/TriZ	HSP crystal oscillator interface
XI		
VBUS0	Analog	VBUS sense input
ID0	Analog	ID sense input
XO	Unimp/TriZ	HSP crystal oscillator interface
XI		
LANE0LOOPBKEN	Unimp	Analog serial loop-back enable (TX to RX).
MPLLEN	Unimp	MPLL enable
MPLLSTATE	TriZ	MPLL state indicator
SSCEN	Unimp	Spread spectrum clock enable
REFOUTPUTCLK	TriZ	SSP Reference clock output
PHYRESET	Unimp	HSP/SSP PHY reset
RX0CLK	TriZ	SSP recovered RX clock divided by 2
RX0DATA[39:0]	TriZ	SSP RX data
RX0LOS	TriZ	SSP Loss-of-signal indicator
RX0PMLLEN	Unimp	SSP RX PLL enable
RX0PLLSTATE	TriZ	SSP RX PLL state indicator
RX0VALID	TriZ	SSP RX data valid indicator
RX0DATAEN	Unimp	SSP RX data path enable

RX0INVERT	Մուսք	Invert sense of rx0_p/rx0_m
RX0RESET	Մուսք	SSP RX path reset
RX0TERMEN	Մուսք	SSP RX termination enable

ՀՀԴ-ի թեստ սխեմայի համար տրված ժամանակային սահմանափակումները ներկայացված է ստորև(աղ. 2.2):

Աղյուակ 2.2

ՀՀԴ-ի թեստ սխեմայի սինքրոնիզացիայի ժամանակային սահմանափակումները

Ելուստ	Պարբերություն (նվ)	Կարգման ժամանակի անորոշություն ն (պվ)	Հաստատման ժամանակի անորոշություն ն (պվ)
REFPADCLKP	8.7	75	55
RESREFF	1.6	75	55
RX0M	1.6	75	55
RX1M	1.6	75	55
EXTREFCLK	52	75	55
PLL480MCLK	2.08	75	55
TX0CLK	6.4	75	55
JTAGTCK	17	75	55
TX0CLKOUT	3.2	75	55
TX1CLKOUT	3.2	75	55
REFOUTPUTCLK	8.7	75	55
MPLLWORDCLK	1.6	75	55
RX0CLK	3.2	75	55
RX1CLK	3.2	75	55
MPLLDWORDCLK	3.2	75	55
MPLLQWORDCLK	6.4	75	55
PHYCLOCK0	16.66	75	55
PHYCLOCK0_30MH	33.28	75	55
PHYCLOCK0_60MH	16.66	75	55

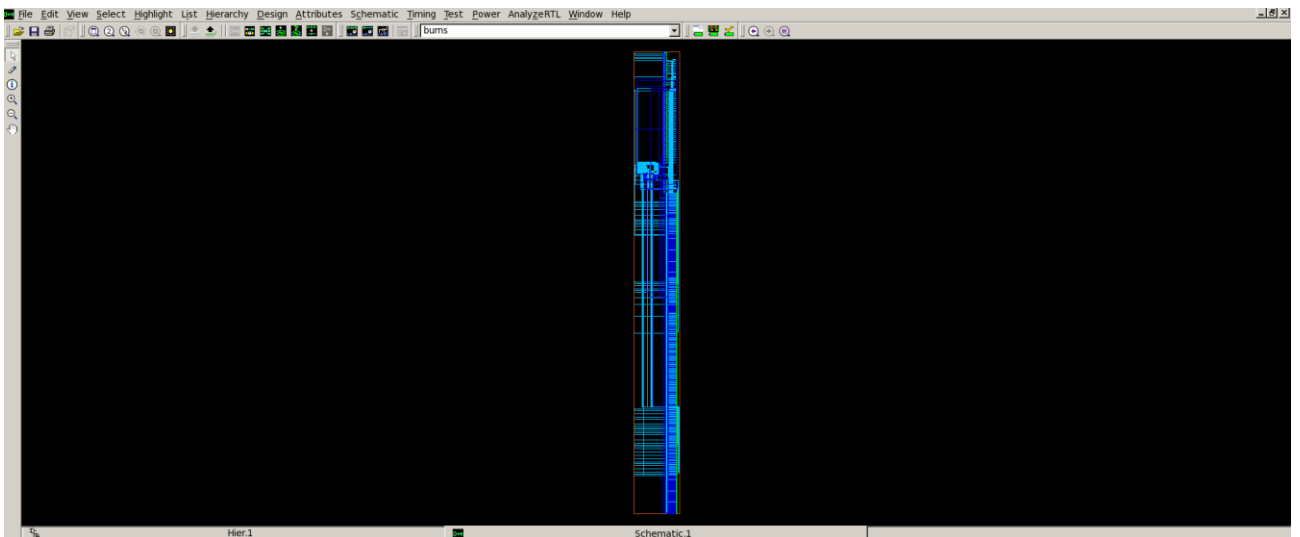
Մուտք/ելքերի համար տրված սահմանափակումները բերված են աղ. 2.3-ում:

Աղյուսակ 2.3

ՀՀԴ-ի թեստ սխեմայի մուտք/ելքերի ժամանակային սահմանափակումները

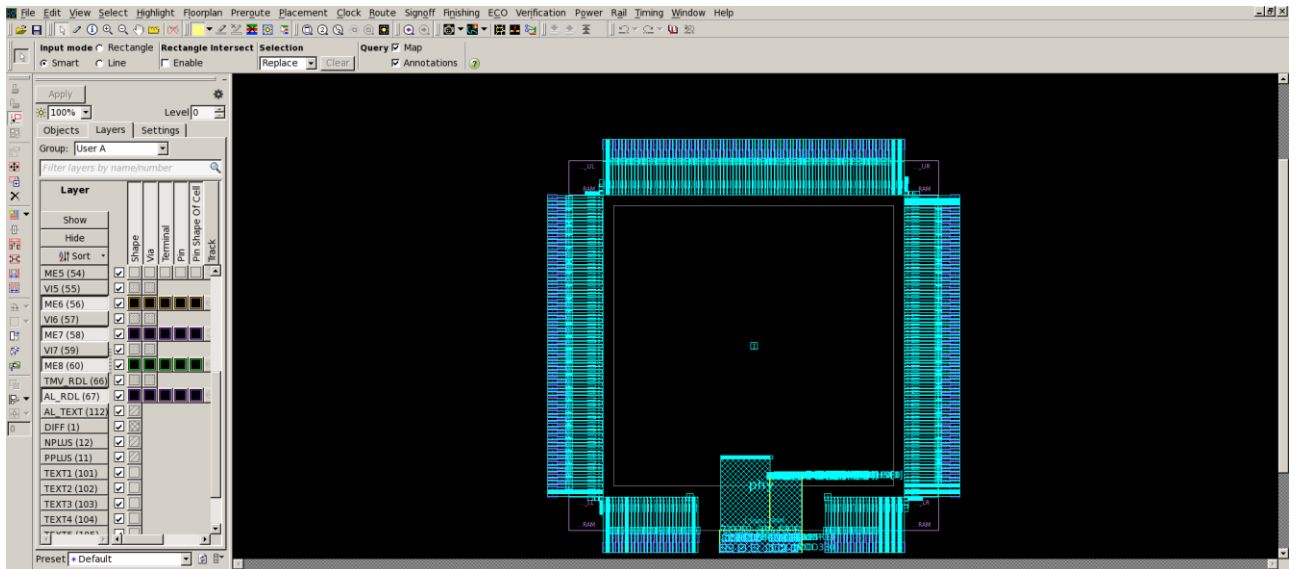
Ելուստ Մուտք/ելք	Հապաղում (նվ)	Մաքսիմում ճակատի տևողություն (նվ)	Մինիմում ճակատի տևողություն (նվ)
JTAGTDI	10	0.5	0.1
JTAGTMS	10	0.5	0.1
JTAGTRSTN	7.5	0.5	0.1
DATAI[7:0]	10.66	0.4	0.1
OPMODE0[1:0]	10.66	0.4	0.1
TERMSEL0	10.66	0.4	0.1
XCVRSEL0[1:0]	10.66	0.4	0.1
TXVALID0	10.66	0.4	0.1
TXBITSTUFFEN0	10.66	0.4	0.1
TX0DATA[39:0]	1	0.4	0.1
TX0DATAEN	1	0.4	0.1
JTAGTDO	9	0.5	0
MPLLSTATE	0.7	0.4	0
RX0DATA[39:0]	5.9	0.4	0.3
RX0VALID	5.9	0.4	0.3
HOSTDISCONNECT0	11.68	0.4	0.3
LINESTATE0[1:0]	11.68	0.4	0.3
RXACTIVE0	11.68	0.4	0.3
RXERROR0	11.68	0.4	0.3
RXVALID0	11.68	0.4	0.3
TXREADY0	11.68	0.4	0.3
DATAO[7:0]	11.68	0.4	0.3

Օգտագործելով այս ֆունկցիոնալ տեսքը, սինթրոագրանշանի սահմանափակումները, մուտք/ելքերի սահմանափակումներն ու սխեմայի վարքային նկարագրությունը, կատարվել է տրամաբանական սինթեզ (նկ. 2.16): Տրամաբանական սինթեզը կատարելիս օգտագործվել է «Սինոփսիս» ընկերության Design compiler ծրագրային գործիքը[97]:



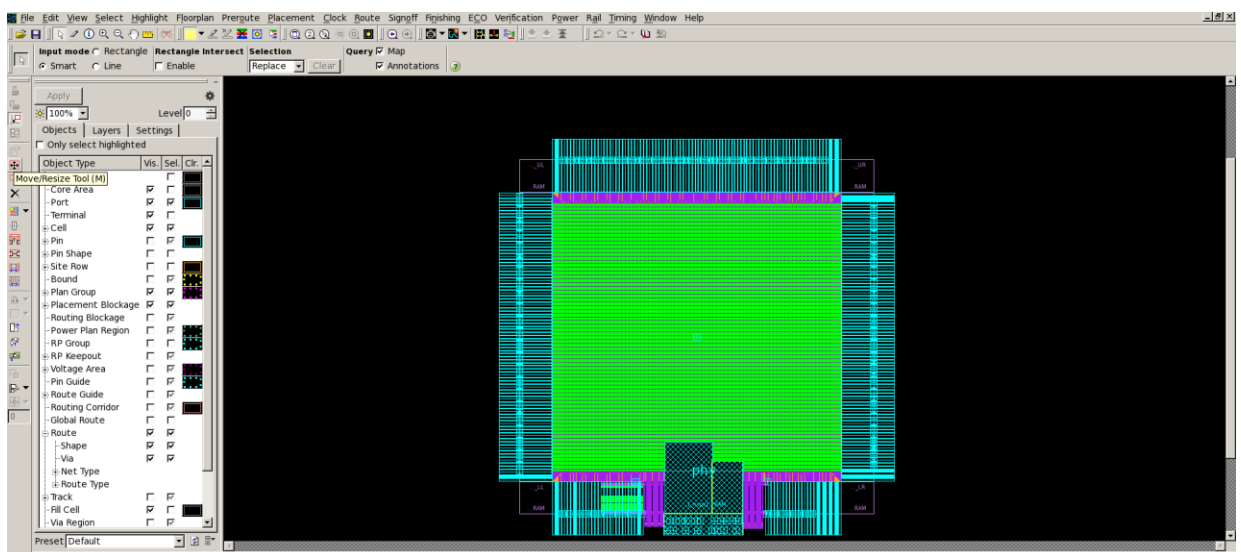
Նկ.2.16. Համապիտանի հաջորդական դողի թեստ սխեմայի տրամաբանական սինթեզված տեսքը

Այս տրամաբանական փականների մակարդակի սխեմայի և ֆիզիկական տեսքի անհրաժեշտ ֆայլերի միջոցով ստեղծվել է համապիտանի հաջորդական դողի ֆիզիկական տեսքը(նկ. 2.17)[98-105]: Ինչպես վերը թվարկված մեթոդների դեպքում էր ասվել, անհրաժեշտ է նախագծման վաղ փուլերում նվազարկել սնուցման ցանցերում առկա և՛ ստատիկ, և՛ դինամիկ լարման անկման խնդիրները:



Նկ.2.17. ՀՀԴ-ի թեստ սխեմայի ֆիզիկական տեսքը

Ներկայացված ֆիզիկական տեսքում կատարվել է մուտք/ելքի սխեմաների դասավորվածության փոխատեղում: Այդ փոխատեղումը հնարավորություն է տալիս կարճացնելու սնուցում և հողակցում ապահովող մուտք/ելքի սխեմաների հեռավորությունը միջուկից: Ստեղծվել է նաև սնուցման ցանցերի մշակման նոր եղանակ, որով կառուցվել է ավելի հզոր սնուցման ցանց բարձր մետաղական մակարդակների միացումներում՝ բացառելով որևէ ընդհատում: Այս երկու մեթոդների օգտագործմամբ ստեղծված սնուցման ցանցերն ունեցել են զգալի օպտիմալացում՝ ստատիկ լարման անկման տեսանկյունից, չունենալով մակերեսի մեծացում(նկ. 2. 18):



Նկ.2.18. ՀՀԴ-ի թեստ սխեմայի սնուցման ցանցերի մշակված ֆիզիկական տեսքը

Դինամիկ լարման անկման խնդիրները նվազարկելու նպատակով օգտագործվել են վերը թվարկված մեթոդներից երկուսը:

Առաջին եղանակի դեպքում կատարվել են լրացուցիչ հաշվարկներ, և օգտագործվել է ՀՀԴ-ի թեստ-սխեմայի ենթահագույցների փոխանջատումների ակտիվության ֆայլը: Այդ ֆայլի միջոցով կատարվել է հավելյալ կապագերող ունակությունների տեղաբաշխում ամբողջ ԻՍ-ի մակերեսով:

Երկրորդ մոտեցմամբ դատարկ սխեմաների փոխարեն օգտագործվել են կապագերծող ունակությունները: Այս երկու մոտեցումներով նախագծված ՀՀԴ-ի թեստ սխեմաների դեպքում կատարվել են սնուցման ցանցերի համեմատություններ(աղ. 2.4):

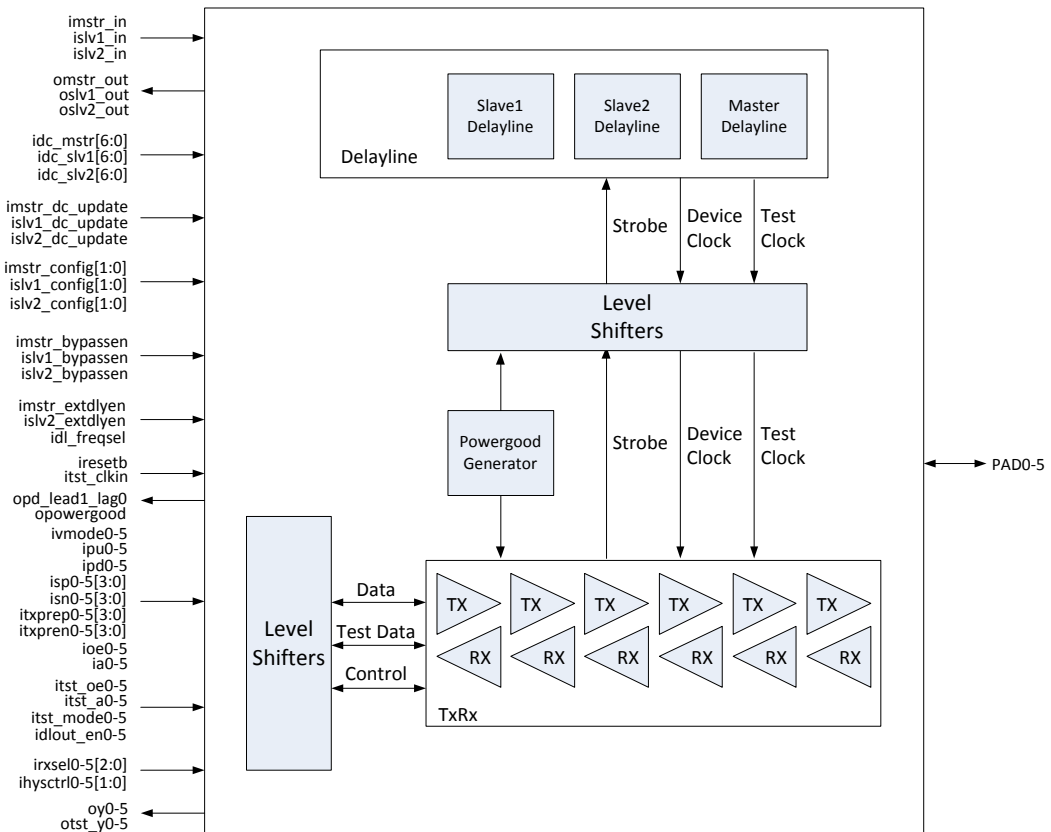
Աղյուսակ 2.4

Նախագծված ՀՀԴ-ի թեստ-սխեմայի սնուցման ցանցերի համեմատությունը

	Ստատիկ լարման անկում (մՎ)			Դինամիկ լարման անկում (մՎ)			Մակերես (մկմ ²)	Վատագույն հապաղում (նվ)
	VDDQ	VDD	VSS	VDDQ	VDD	VSS		
Առանց օպտիմալացման	260	129	168	324	410	152	14039,3	2,04
Նոր սնուցման ցանցերով(մոտեցում 1)	168	83	85	205	117	56	15229,5	2,21
Նոր սնուցման ցանցերով(մոտեցում 2)	182	91	128	225	321	110	14039,3	2,12
(-)Իննայում, %								
(+)Կորուստ,% Մոտեցում 1	-35,4	-35,7	-49,4	-36,7	-71,5	-63,2	+7,8	+7,6
(-)Իննայում, %								
(+)Կորուստ,% Մոտեցում 2	-30	-29,5	-23,8	-30,6	-21,7	-27,6	-	+3,8

Ֆլեշ հիշասարքի թեստ-սխեմայի մշակումը՝ օգտագործելով սնուցման ցանցերի նախագծման միջոցը

Ֆլեշ հիշասարքի թեստ-սխեման պարունակում է Ֆլեշ հիշասարքի 2 տեսակի սխեմաներ, որոնք կարող են կոնֆիգուրացվել կախված աշխատանքային ռեժիմից և անհրաժեշտ թեստ-բաղադրիչներ(նկ. 2.19)[106]:



Նկ.2.19. Ֆլեշ հիշասարքի(ՖՀ) թեստ սխեմայի ֆունկցիոնալ տեսքը

Ստորև ներկայացված է նաև ՖՀ-ի թեստ սխեմայի ելուստները (աղ. 2.5):

Աղյուսակ 2.5

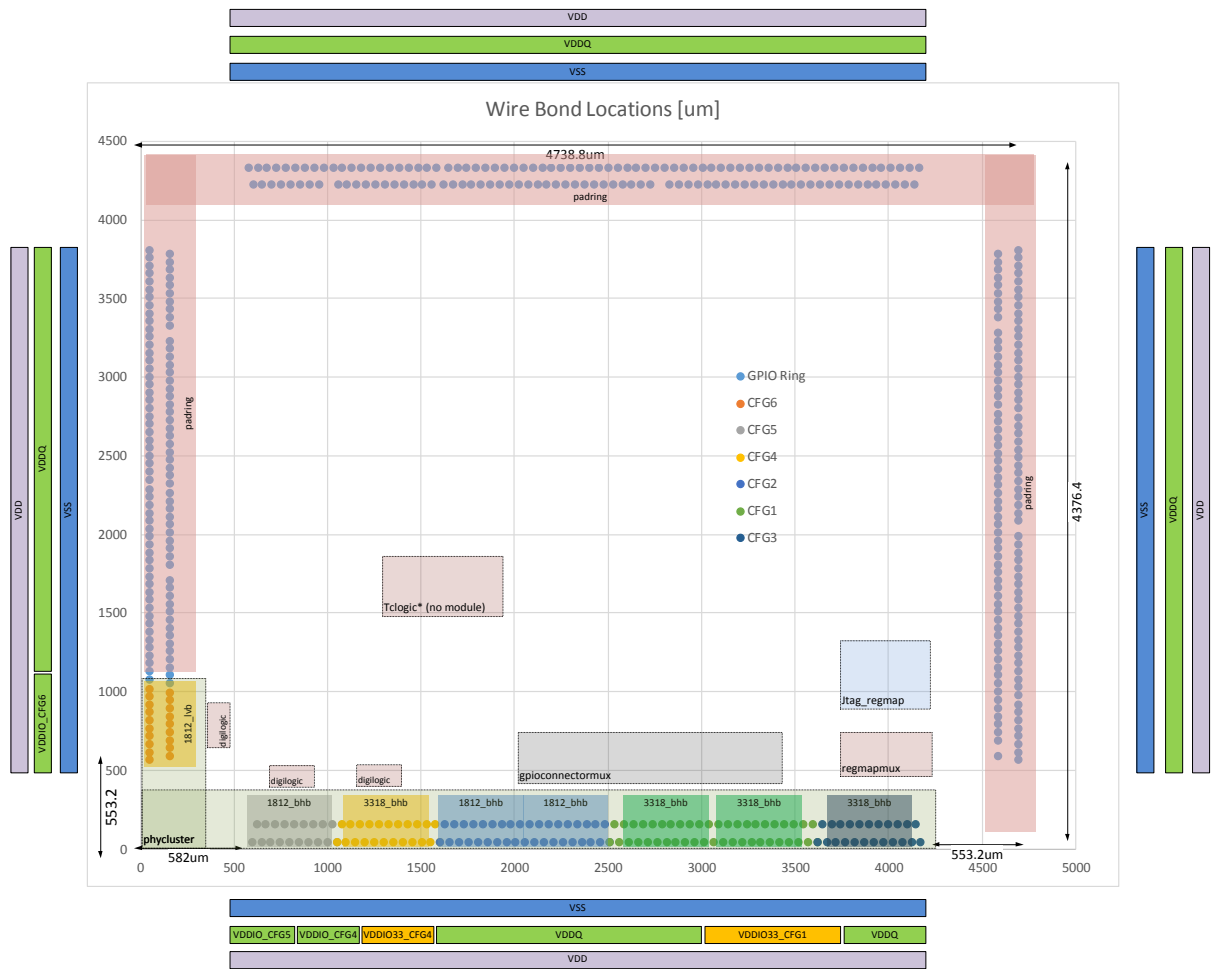
Նախագծված ՖՀ-ի թեստ-սխեմայի ելուստները

Ելուստ	Տեսակ	Քանակ
PAD_islv1_in_cfg_1_2_3	Մուտք	1

PAD_islv2_in_cfg_1_2_3	Угунд	1
PAD_ioe_cfg_1_2_3	Угунд	6
PAD_ivmode_cfg_1_2_3	Угунд	1
PAD_ia_cfg_1_2_3	Угунд	6
PAD_idc_mstr_cfg_1_2_3	Угунд	7
PAD_idc_slv1_cfg_1_2_3	Угунд	7
PAD_idc_slv2_cfg_1_2_3	Угунд	7
PAD_imstr_dc_update_cfg_1_2_3	Угунд	1
PAD_islv2_dc_update_cfg_1_2_3	Угунд	1
PAD_islv2_config_cfg_1_2_3	Угунд	2
PAD_islv2_bypassen_cfg_1_2_3	Угунд	1
PAD_omstr_out_cfg_1_2_3	Бүр	1
PAD_oslv1_out_cfg_1_2_3	Бүр	1
PAD_oslv2_out_cfg_1_2_3	Бүр	1
PAD_opd_lead1_lag0_cfg_1_2_3	Бүр	1
PAD_oy_cfg_1_2_3	Бүр	6
PAD_imstr_in_cfg_1_2	Угунд	1
PAD_islv1_in_cfg_1_2	Угунд	1
PAD_islv2_in_cfg_1_2	Угунд	1
PAD_ioe_cfg_1_2	Угунд	6
PAD_ia_cfg_1_2	Угунд	6
PAD_idc_mstr_cfg_1_2	Угунд	7
PAD_idc_slv1_cfg_1_2	Угунд	7
PAD_imstr_dc_update_cfg_1_2	Угунд	1

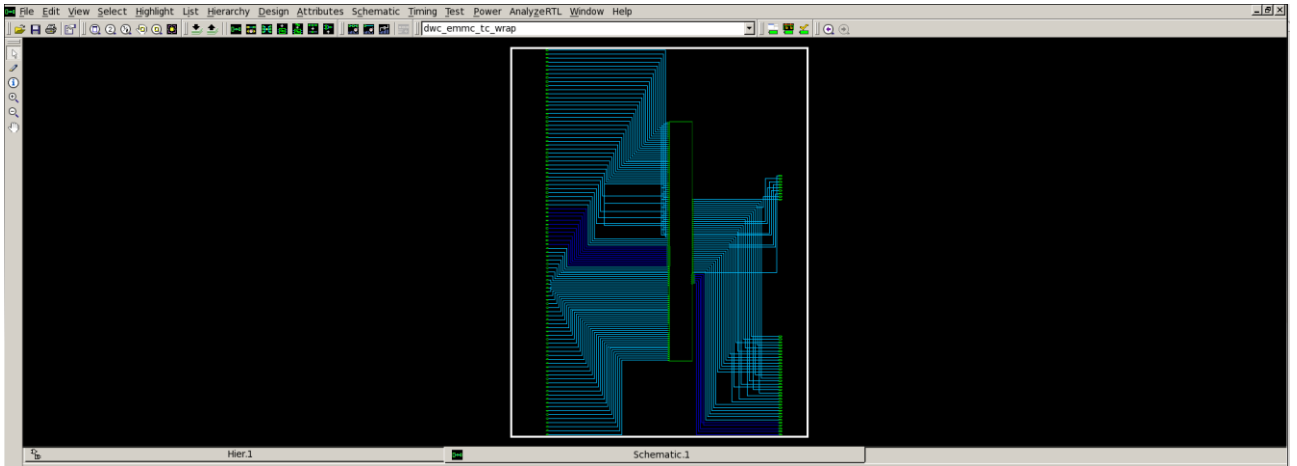
1_2		
PAD_islv1_dc_update_cfg_1	Մուտք	1
_2		
PAD_omstr_out_cfg_1_2	Ելք	1
PAD_oslv1_out_cfg_1_2	Ելք	1
PAD_oslv2_out_cfg_1_2	Ելք	1
PAD_oy_cfg_1_2	Ելք	6
PAD_ilbt_clk_cfg_4	Մուտք	1
PAD_ext_ref_clk_cfg_4	Մուտք	1
PAD_imstr_in_cfg_4	Մուտք	1
PAD_ioe_cfg_4	Մուտք	1
PAD_ia_cfg_4	Մուտք	1
PAD_omstr_out_cfg_4	Ելք	1
PAD_oslv1_out_cfg_4	Ելք	1
PAD_oslv2_out_cfg_4	Ելք	1
PAD_opd_lead1_lag0_cfg_4	Ելք	1
PAD_oy_cfg_4	Ելք	6
PAD_odll_locked_cfg_4	Ելք	1
PAD_olock_error_cfg_4	Ելք	1
PAD_imstr_in_cfg_5	Մուտք	1
PAD_ioe_cfg_5	Մուտք	1
PAD_ia_cfg_5	Մուտք	1
PAD_omstr_out_cfg_5	Ելք	1
PAD_oslv1_out_cfg_5	Ելք	1
PAD_oslv2_out_cfg_5	Ելք	1

Օգտագործելով այս ֆունկցիոնալ տեսքը և ելուստների հերթականությունը, կառուցվել է ՖՀ-ի նախնական հատակագիծը(նկ. 2.20):



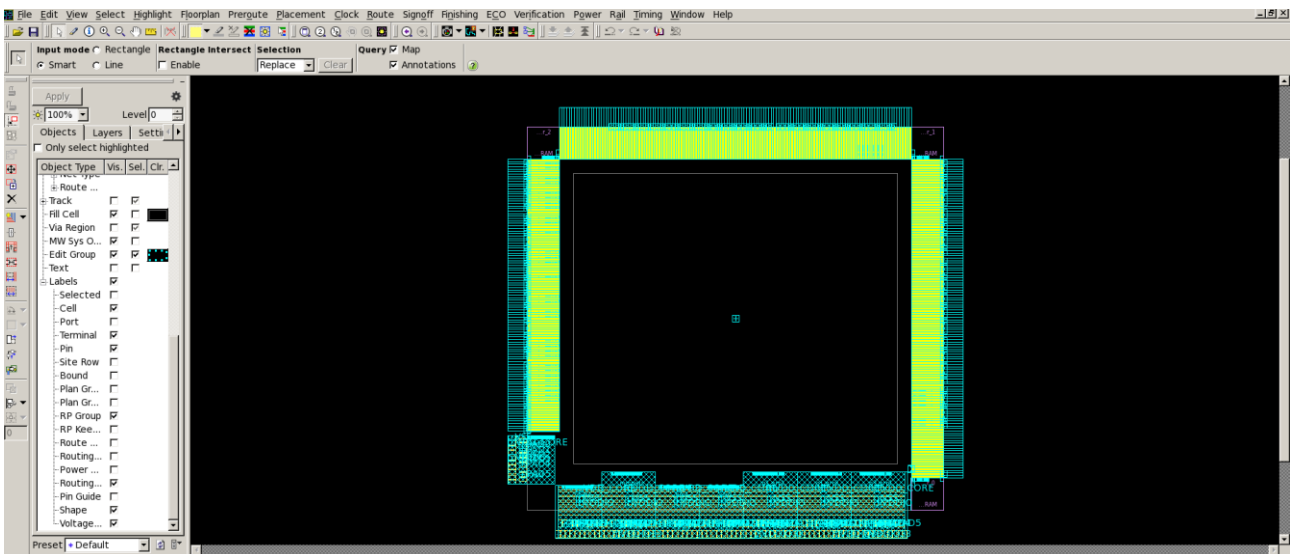
Նկ.2.20. Ֆլեշ հիշասարքի(ՖՀ) թեստ-սխեմայի նախնական հարակազմի տեսքը

Ատենախոսության կատարման ընթացքում մշակվել է ՖՀ-ի թեստ-սխեմայի տրամաբանական սինթեզ՝ օգտագործելով սխեմայի վարքային նկարագրությունը և սահմանափակումները(նկ. 2. 21)[97-105]:



Նկ.2.21. ՖՀ-ի թեստ սխեմայի տրամաբանական սինթեզված սխեման

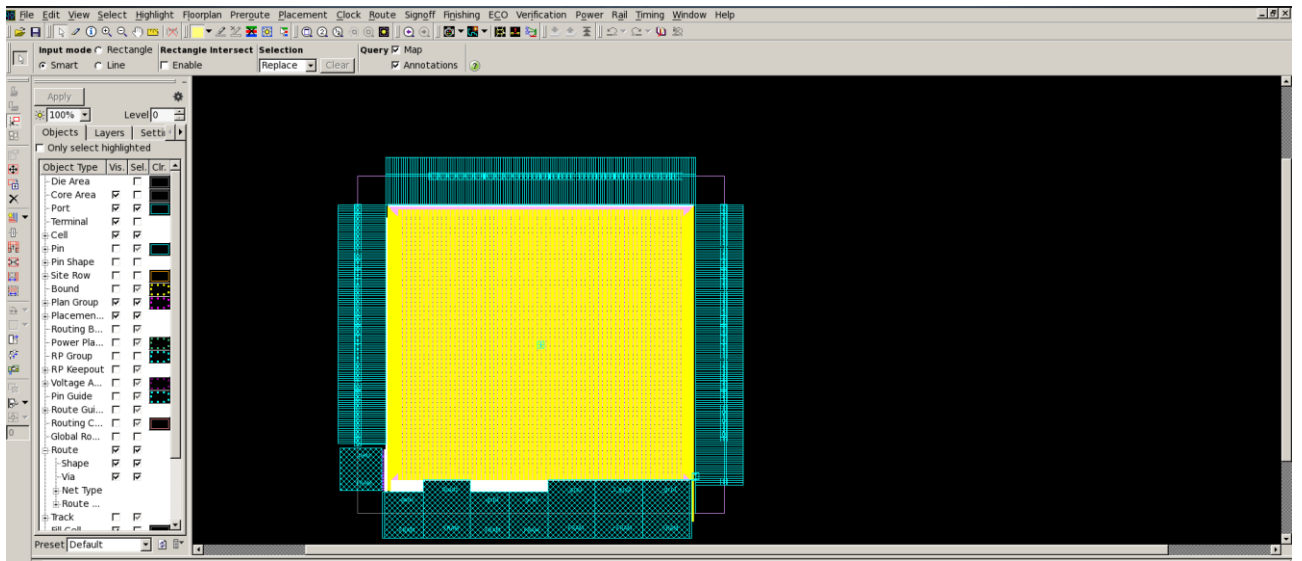
Տրամաբանական սինթեզված սխեմայի նկարագրության և ֆիզիկական տեսքի անհրաժեշտ ֆայլերի միջոցով նախագծվել է ֆլեշ հիշասարքի թեստ սխեմայի հատակագիծը(նկ. 2. 22):



Նկ.2.22. ՖՀ-ի թեստ սխեմայի հատակագիծը

Հատակագծման փուլից հետո, օգտագործելով վերը նշված մոտեցումները, ատենախեստության կատարման ընթացքում մշակվել է ֆլեշ հիշասարքի թեստ-սխեմայի ֆիզիկական տեսքը՝ հզոր սնուցման ցանցերի կազմակերպման միջոցով:

Օգտագործվել են նաև դինամիկ լարման անկման խնդիրների նվազեցման համար վերը նշված 2 մոտեցումները(նկ. 2. 23):



Նկ.2.23. ՖՀ-ի թեստ-սխեմայի համար կատարվել է սնուցման ցանցերի մշակում

Այս երկու մոտեցումներով նախագծված ՖՀ-ի թեստ-սխեմայի համար կատարվել են սնուցման ցանցերի համեմատություններ(աղ. 2.6):

Աղյուսակ 2.6

Նախագծված ՖՀ-ի թեստ սխեմայի սնուցման ցանցերի համեմատությունը

	Ստատիկ լարման անկում (մՎ)			Դինամիկ լարման անկում (մՎ)			Մակերես (մկմ ²)	Վատագույն հապաղում (նվ)
	VDDQ	VDD	VSS	VDDQ	VDD	VSS		
Առանց օպտիմալացման	242	121	165	340	433	152	19562,5	1,98
Նոր սնուցման ցանցերով(մոտեցում 1)	161	83	83	217	150	58	20831,9	2,105
Նոր սնուցման	184	87	119	223	301	108	19562,5	2,012

ցանցերով(մոտ ցում 2)								
(-)Իննայում, %								
(+)Կորուստ,% Մոտեցում 1	-33,5	-31,4	-49,7	-36,2	-65,1	-61,8	+6,1	+5,9
(-)Իննայում, %								
(+)Կորուստ,% Մոտեցում 2	-23,9	-28,1	-27,8	-34,4	-30,5	-28,9	-	+1,6

Այսպիսով, ստատիկ և դինամիկ լարման անկման միաժամանակ նվազարկման մշակված մեթոդի կիրառմամբ մշակված ՀՀԴ-ի և ՖՀ-ի՝ բյուրեղի վրա զբաղեցրած մակերեսները և հապաղման մեծացման թույլատրելի կորստի պարագայում դրանց ներքին սնուցման ցանցերում լարման անկման պարամետրերը էականորեն գերազանցում են առանց հատուկ մեթոդների կիրառման մշակված ՀՀԴ-ի և ՖՀ-ի պարամետրերը:

Եզրակացություններ

1. Ստեղծվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի կազմակերպման մեթոդ, որի դեպքում կառուցվածքի փոփոխության միջոցով միջինում 35%-ով ավելացել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի թույլատրելի կորստի պարագայում:
2. Առաջարկվել է սնման տիպի մուտք/ելք սխեմաների միջոցով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկումների նվազարկման մեթոդ, որը, լարերի կարճացման և նախագծման երթուղու աննշան բարդացման հաշվին, ապահովում է ստատիկ լարման անկման նվազեցում 23%-ով:
3. Մշակվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի աղմկակայունության բարձրացման մեթոդ, որը, կապազերծող ունակությունների օպտիմալ տեղաբաշխման շնորհիվ, նախագծման բարդացման և սխեմայի մակերեսի 4,2%-ով մեծացման հաշվին, փոքրացնում է լարման անկման արժեքը 20%-ով:

4. Ստեղծվել է կապազերծող ունակությունների կիրառմամբ ինտեգրալ սխեմաների սնուցման ցանցերի աղմուկների նվազարկման մեթոդ, որը, վերջիններիս ֆիքսված հեռավորությունների դասավորության և սնուցման ցանցերի կառուցվածքային փոփոխության շնորհիվ, սխեմայի մակերեսի 7%-ով ավելացման պարագայում, նվազեցնում է դինամիկ լարման անկման արժեքը 49%-ով:
5. Առաջարկվել է կապազերծող ունակությունների միջոցով ներքին սնուցման ցանցերում աղմուկների նվազարկման մեթոդ, որը, դատարկ սխեմաների փոխարեն կապազերծող ունակություններ ավելացնելու շնորհիվ, մոտավերապես 31%-ով բարձրացել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի աննշան մեծացման պարագայում:
6. Մշակվել է սնուցման ցանցերում լարման անկման նվազարկման մեթոդ, որը, մետաղական շերտերի ավելացման և կապազերծող ունակությունների հատակագծման փուլում տեղաբաշխման շնորհիվ, կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի 10%-ով մեծացման պարագայում, նվազեցնում է ստատիկ լարման անկման արժեքը մոտ 49%-ով, իսկ դինամիկը՝ 71,49%-ով:

3. ԻՆՏԵԳՐԱԼ ՄԻԵՄԱՆԵՐԻ ՄՆՈՒՑՄԱՆ ՑԱՆՑԵՐԻ

ԿԱՌՈՒՑՄԱՆ ԾՐԱԳՐԱՅԻՆ ՄԻՋՈՑԻ ՆԿԱՐԱԳՐՈՒԹՅՈՒՆԸ և ՕԳՏԱԳՈՐԾՈՒՄԸ

Առաջարկվող լուծումների իրականացման համար ստեղծվել է Power Estimate Compiler ծրագրային միջոց, որի ծրագրային տեքստի մի հատվածը բերված է Հավելված 2-ում: Այն հեշտացնում է նախագծողի աշխատանքը և նվազեցնում նախագծման ժամկետը:

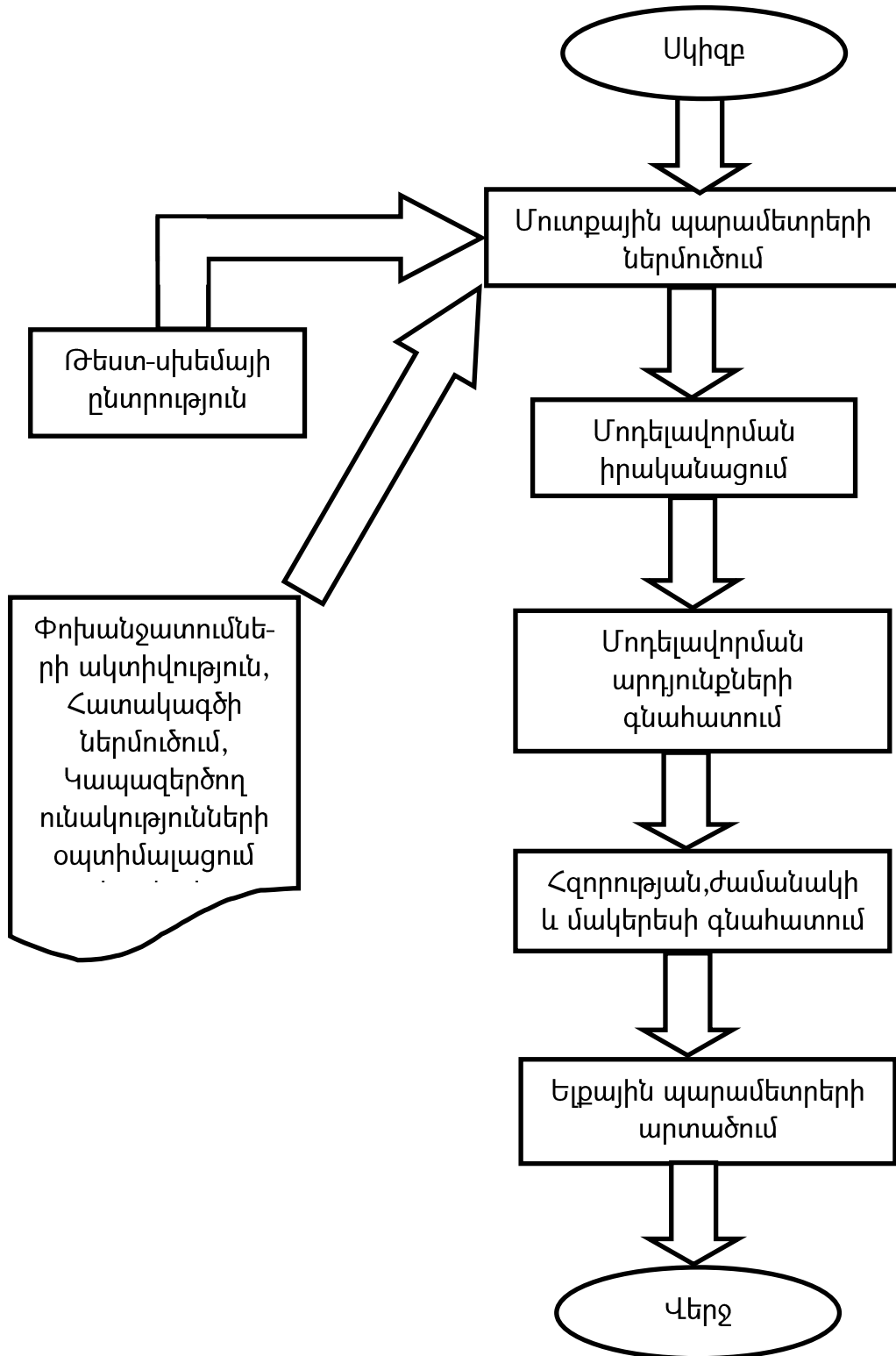
Power Estimate Compiler ծրագրային գործիքն իրագործված է MS Visual Studio .NET-2010 միջավայրում tcl և perl սկրիպտավորման լեզուներով[107-109]: Գործիքը կողմնորոշված է Windows օպերացիոն համակարգերի համար:

Առաջարկվող ծրագրային միջոցը հնարավորություն է տալիս՝ կատարելու ներկայացված մեթոդներով ցանկալի պարամետրերով նախագծում, մոդելավորում և արդյունքների վերլուծություն: Power Estimate Compiler ծրագրային գործիքը կարելի է օգտագործել նաև մեկ տեխնոլոգիական գործընթացից մյուսին անցնելիս՝ նախագծի չափերի մասշտաբավորման և պարամետրերի ճշգրտման համար: Առաջարկվող ծրագրային միջոցը հնարավորություն է տալիս գնահատել նախագծում առկա սնուցման ցանցերի թույլ կետերը և տալ դինամիկ ու ստատիկ լարման անկման վատագույն արժեքները:

Մշակված ծրագրային գործիքի աշխատանքը հիմնված է «Սինոփսիս» ընկերության IC Compiler [110], PrimeRail [111], Prime Time [60] նախագծման և վերլուծման համար նախատեսված գործիքների վրա:

Նախագծման ընթացքում ստացված արդյունքների վերլուծությունից հետո նախագծողը կարող է գեներացնել նախագծի ելքային նկարագրությունը: Առաջարկվող ծրագրային գործիքը հնարավորություն է տալիս՝ նվազեցնելու տվյալ տիպի նախագծերի նախագծման ժամկետը ընդհուպ մինչև ~ 10 անգամ: Power Estimate Compiler-ը իրականացնում է սնուցման ցանցերի մշակում դասական և նոր եղանակներով, ինչպես նաև կատարում է առաջարկվող մեթոդներով լարման անկման նվազարկում: Այն տալիս է նախագծի նախնական էներգասպառման և մակերեսի

ծախսը: Power Estimate Compiler ծրագրային գործիքի աշխատանքը կարելի է նկարագրել փուլերի հաջորդականությամբ կամ երթուղով (նկ. 3.1):



Նկ.3.1. Power Estimate Compiler ծրագրային միջոցի աշխատանքային երթուղու բլոկ-դիագրամը

3.1 Ինտեգրալ սխեմաների սնուցման ցանցերի կառուցման ծրագրային միջոցի կառուցվածքը և աշխատանքի սկզբունքը

Power Estimate Compiler ծրագրային միջոցի օգտագործմամբ հնարավոր է նախագծման վաղ փուլերում ունենալ հստակ պատկերացում նախագծում առկա ներքին սնուցման ցանցերի խնդիրների մասին: Power Estimate Compiler ծրագրային միջոցն օժտված է օգտագործողի գրաֆիկական ինտերֆեյսով:

Power Estimate Compiler ծրագրային գործիքային միջոցը կառուցելիս հաշվի են առնվել նման դասի համակարգերին առաջադրվող հետևյալ պահանջները.

1. Օգտագործողի համար պարզ և հարմարավետ գրաֆիկական ինտերֆեյսի կազմակերպումը:
2. Երկխոսության ռեժիմում աշխատելու հնարավորությունը: Կարևորվում է ԻՍ-երի նախագծողներին օպերատիվ կերպով ցանկացած տեղեկությունների ներկայացումը: Օգտագործողը ցանկացած պահի կարող է ընդհատել վերլուծության գործընթացը, իսկ անհրաժեշտության դեպքում՝ նաև որոշակի շտկումներ իրականացնել:
3. Օգտագործվող մեքենայական միջոցների խնայումը: Ծախսվող օպերատիվ հիշողության ծավալի և մեքենայական ժամանակի փոքրացումը կարևորագույն խնդիրներից է, սակայն այն հակասում է ստացվող արդյունքների ճշտությունն ապահովելու պահանջին: Հետևաբար, կարևորվում է ծրագրային ապահովման սերվերների հետ օպերատիվ աշխատելու հնարավորությունը: Դա հանգեցնում է մեքենայական ժամանակի զգալի փոքրացմանը:
4. ԻՍ-երի նախագծման այլ ենթահամակարգերի հետ համատեղելիությունը: Քանի որ կիրառվում են ԻՍ-երի նախագծման մի շարք այլ ծրագրային գործիքներ, ապա ստեղծվող ծրագրային ապահովումը պետք է նախատեսված լինի՝ աշխատելու նույն օպերացիոն համակարգում, ինչ որ դրանում կիրառվող մյուս ծրագրերը: Այս դեպքում զգալիորեն պակասում է

համակարգչային ցանցի մտցրած հապաղումը, ինչն էլ, իր հերթին, հանգեցնում է մեքենայական ժամանակի փոքրացման:

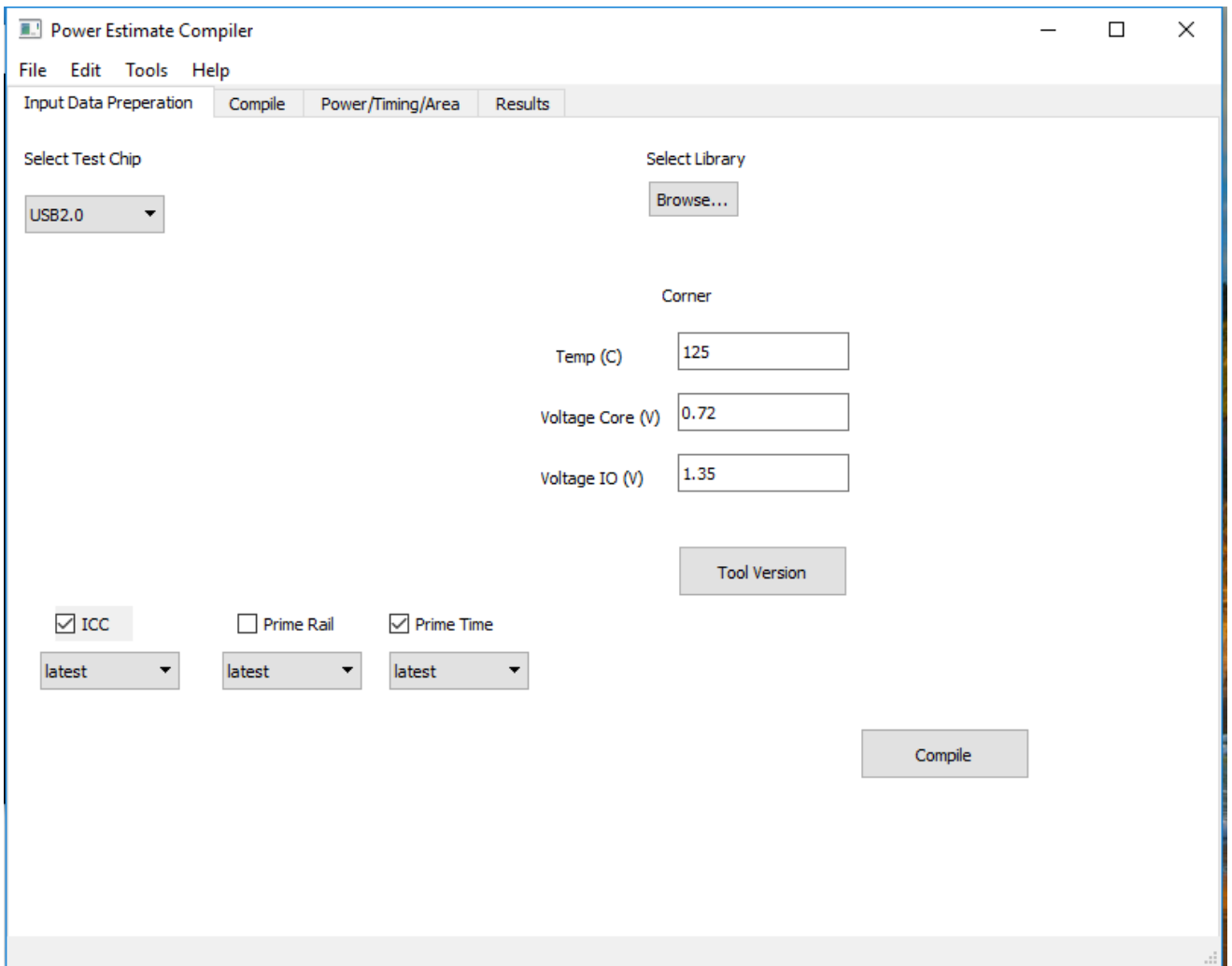
Գործնականում նախագծման ժամանակի 10-50%-ը բաժինը նախագծողը վատնում է նախագծմանն անհրաժեշտ մուտքային տվյալների նախապատրաստման, նախագծումից հետո զգուշացումների և սխալների վերացման գործընթացի վրա: Առաջարկվող Power Estimate Compiler ծրագրային գործիքը թույլ է տալիս նախագծողին ավտոմատացնել նաև մուտքային տվյալների նախապատրաստման գործընթացը՝ կրճատելով նախագծման ժամկետը:

Power Estimate Compiler -ը հարմարեցված է նախագծման գործընթացին և ունի նախագծմանը կողմնորոշված հարմարավետ ինտերֆեյս: Շատ կարճ ժամանակահատվածում կարելի է ներմուծել նախագծի մուտքային տվյալները, որից հետո կատարել մոդելավորում:

Power Estimate Compiler ծրագրային գործիքը (նկ. 3.2) ունի չորս հիմնական պատուհաններ՝

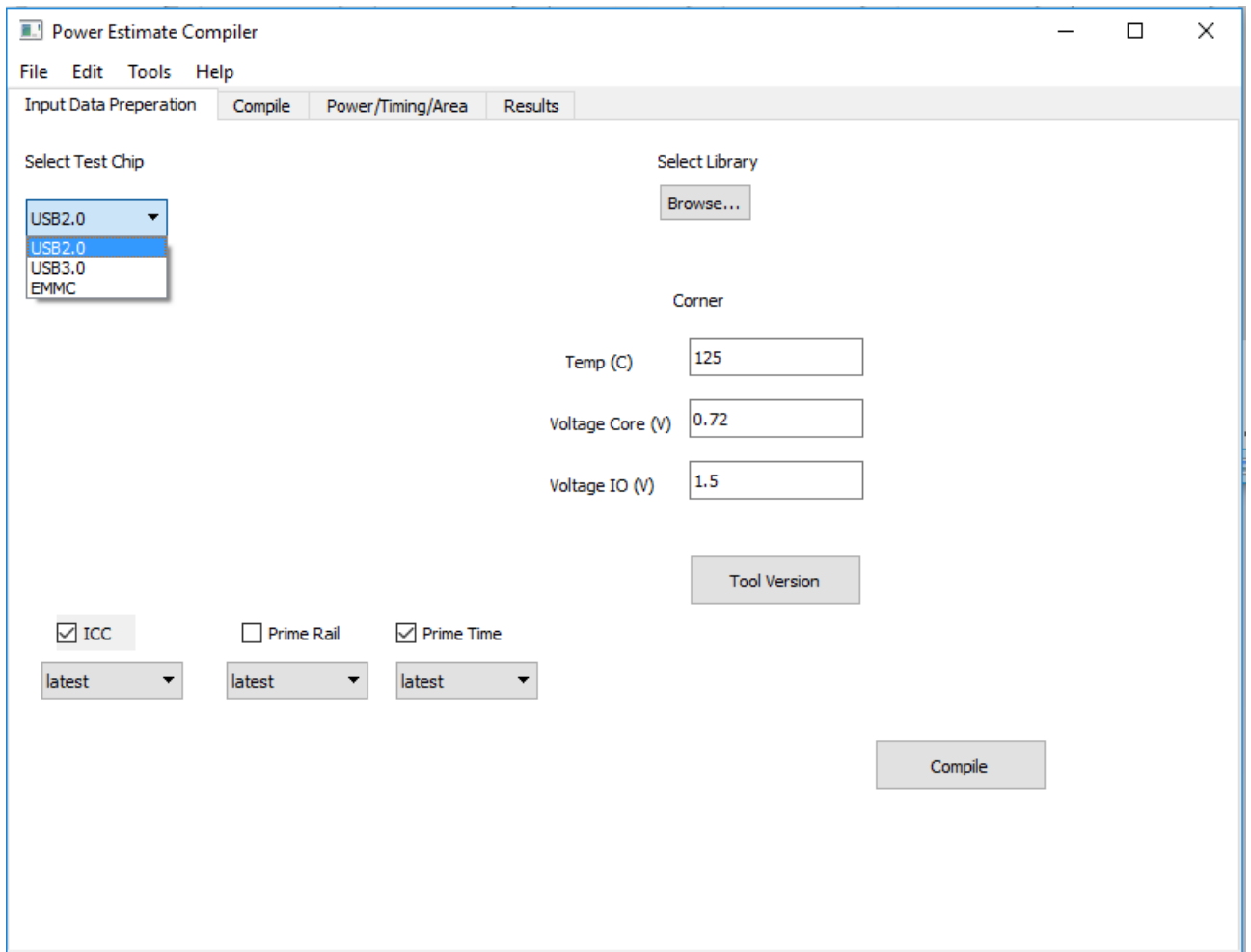
1. Input Data Preperation,
2. Compile,
3. Power/Timing/Area,
4. Results :

1-ին պատուհանում անհրաժեշտ մուտքային տվյալներն են պատրաստվում: Ընտրվում է համապատասխան սխեման, նախագծման համար անհրաժեշտ բջիջների գրադարանը և այլն: Երկրորդում՝ կատարվում է բուն նախագծման գործընթացը: Երրորդում՝ սպառվող հզորության, ծախսվող ժամանակի և մակերեսի մասին տեղեկատվությունն է, իսկ չորրորդում՝ արդյունքները:



Նկ.3.2. Power Estimate Compiler ծրագրային գործիքի հիմնական տեսքը և «Input Data Preperation» սպադուհանը

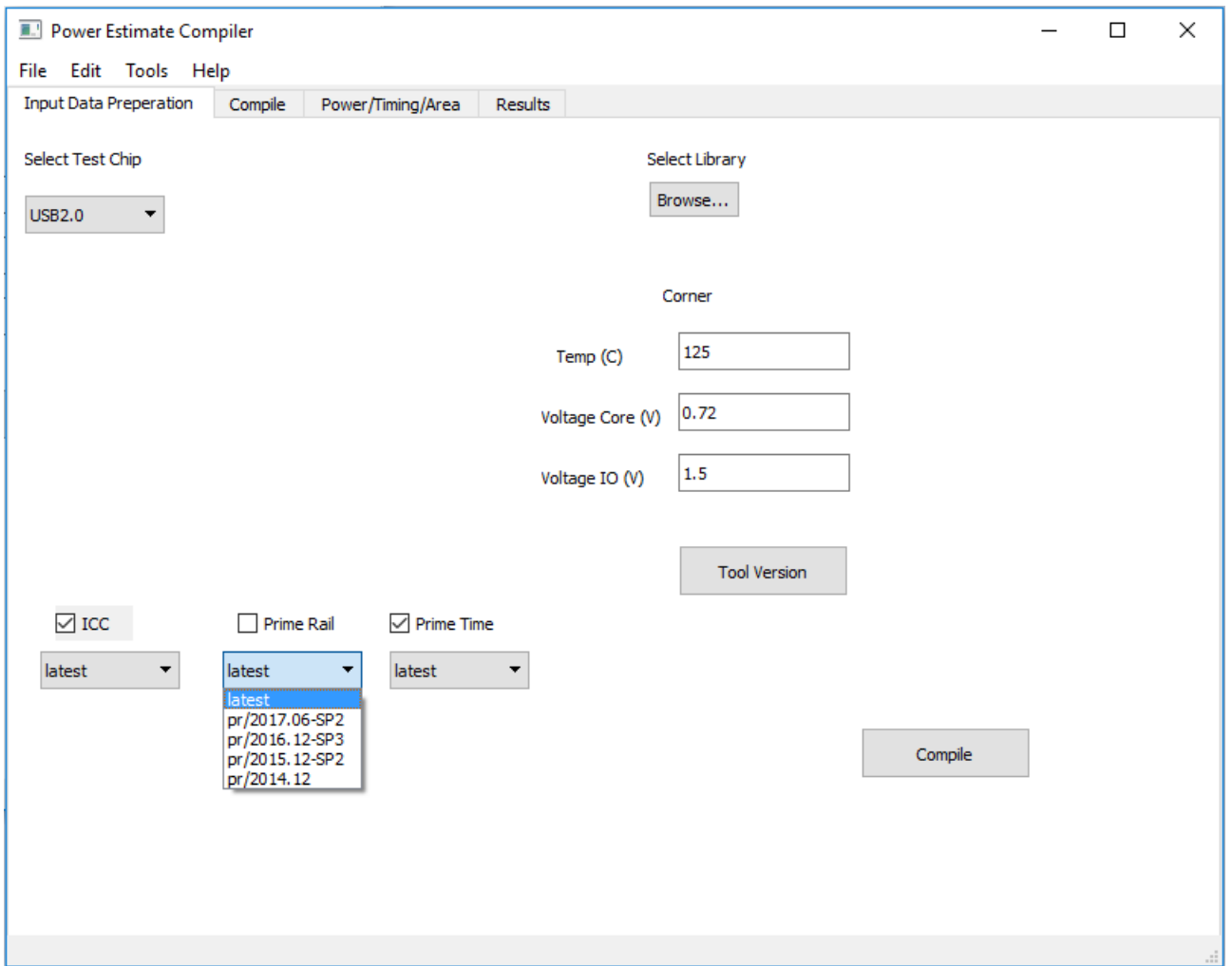
Առաջարկվող ծրագրային գործիքի «**Input Data Preparation**» բաժինը բաղկացած է չորս ենթաբաժիններից: Թեստ սխեմայի ընտրությունը կատարվում է «**Select Test Chip**» դաշտում, որտեղ կան «**USB2.0**», «**USB3.0**», «**EMMC**» տարբերակները (նկ. 3.3):



Նկ.3.3. Power Estimate Compiler ծրագրային գործիքի «Select the System» դաշտը

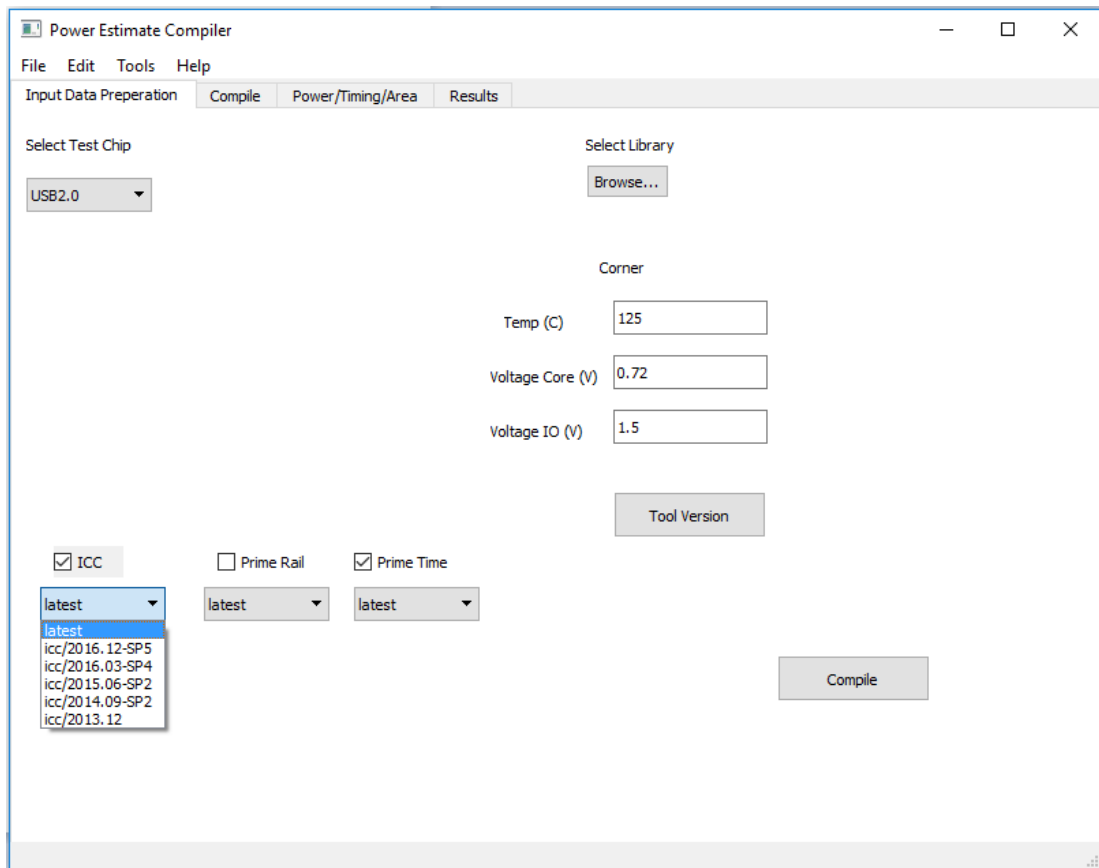
«**Input Data Preperation**» էջում կա նաև «**Corner**» դաշտը, որտեղ լրացվում են նախագծման դեպքերի ջերմաստիճանը («**Temp (C)**») և սնման լարման արժեքը («**Voltage core(C)**» և «**Voltage IO(C)**»):

«**Select Library**» դաշտի «**Browse...**» կոճակով ընտրվում են տեխնոլոգիական գործընթացի համապատասխան գրադարանները, իսկ «**Tool Version**» կոճակով՝ PrimeRail, PrimeTime կամ IC Compiler ծրագրային գործիքների թողարկման տարբերակները(նկ.3.4 ... 3.6):

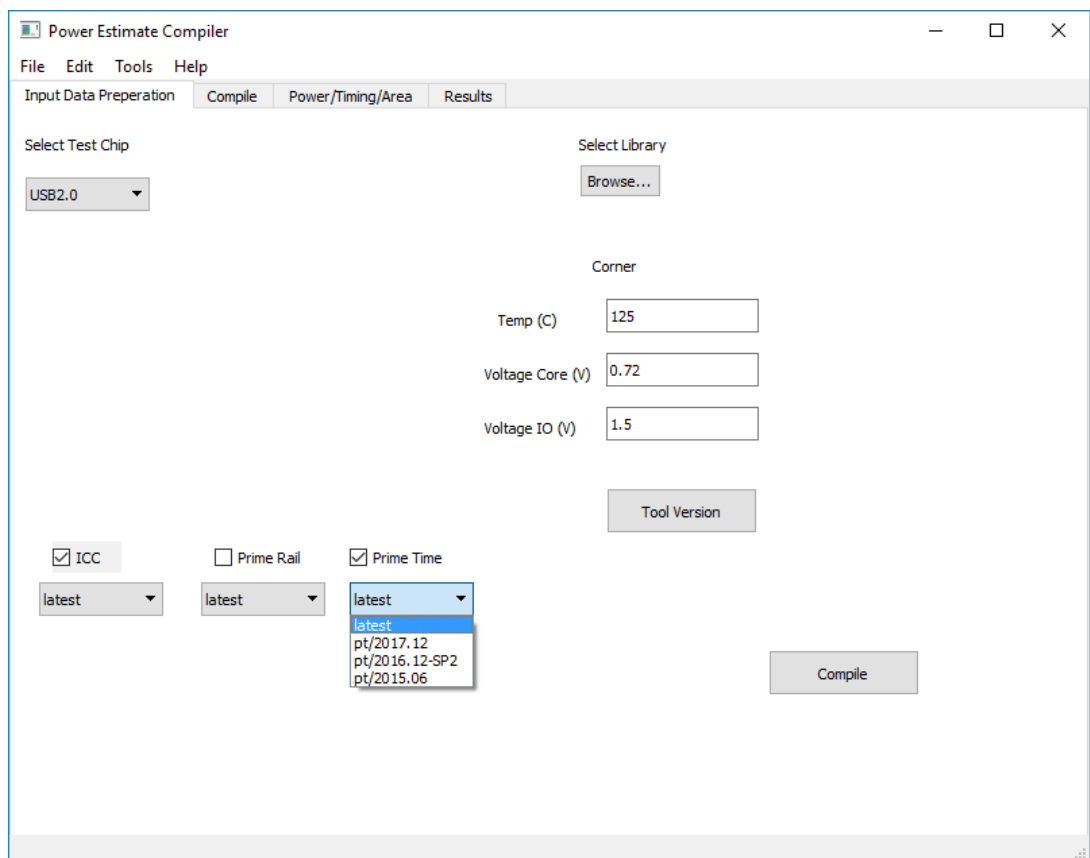


Նկ.3.4. Power Estimate Compiler ծրագրային գործիքի «Tool Version» բաժինը

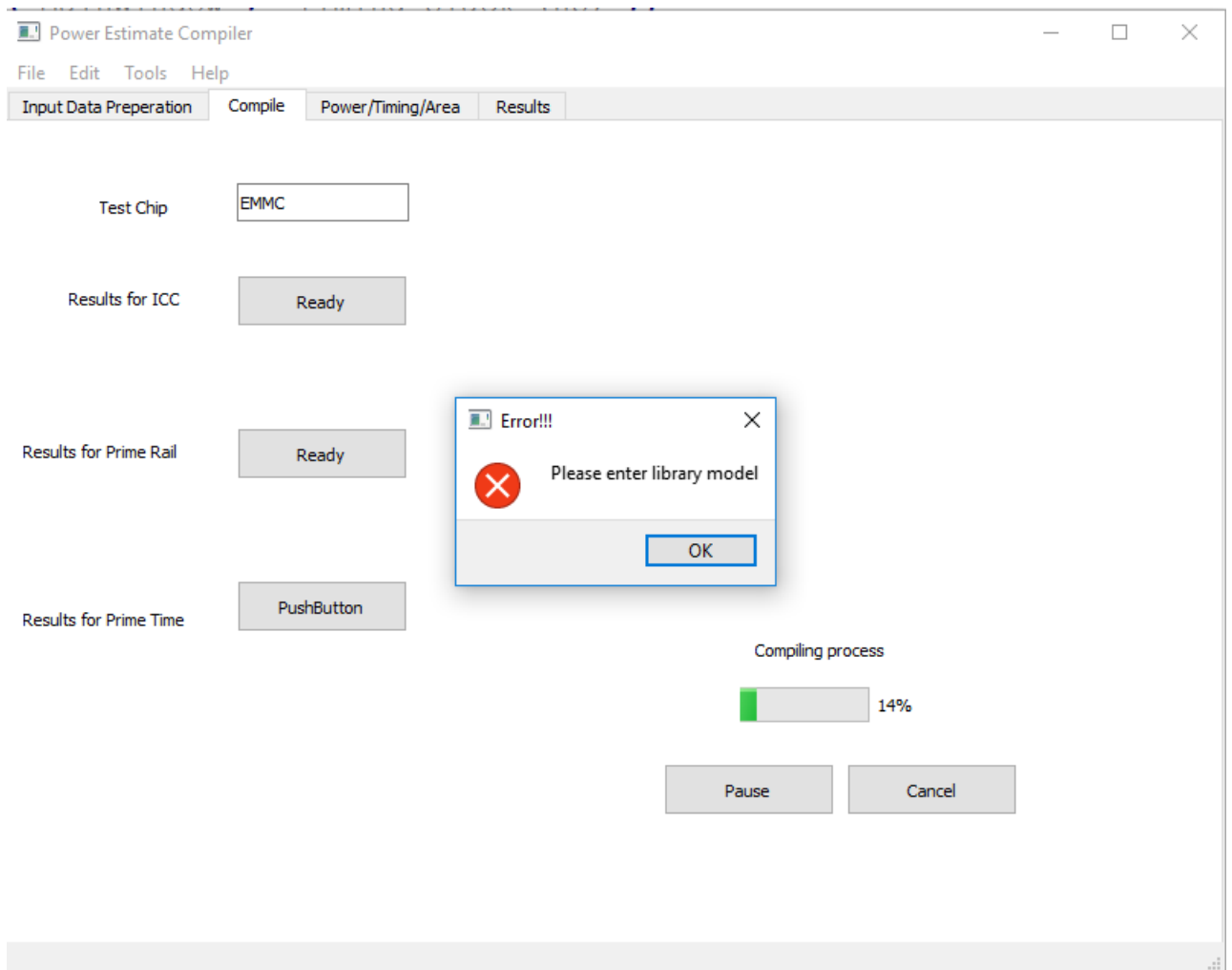
Որոշ դաշտերը չլրացնելու դեպքում նախագծումից առաջ ծրագիրը վերադարձնում է «զգուշացում» (Warning!) կամ «խափանում» (Error!) հաղորդագրություններ: Օրինակ՝ «**Select Library**» դաշտը չլրացնելու դեպքում Power Estimate Compiler ծրագրային միջոցը վերադարձնում է համապատասխան հաղորդագրությունը (նկ. 3.7):



Σχ.3.5. Power Estimate Compiler διαγραφωπής αηρηδήςη «Tool Version» ραδήςηρ



Σχ.3.6. Power Estimate Compiler διαγραφωπής αηρηδήςη «Tool Version» ραδήςηρ

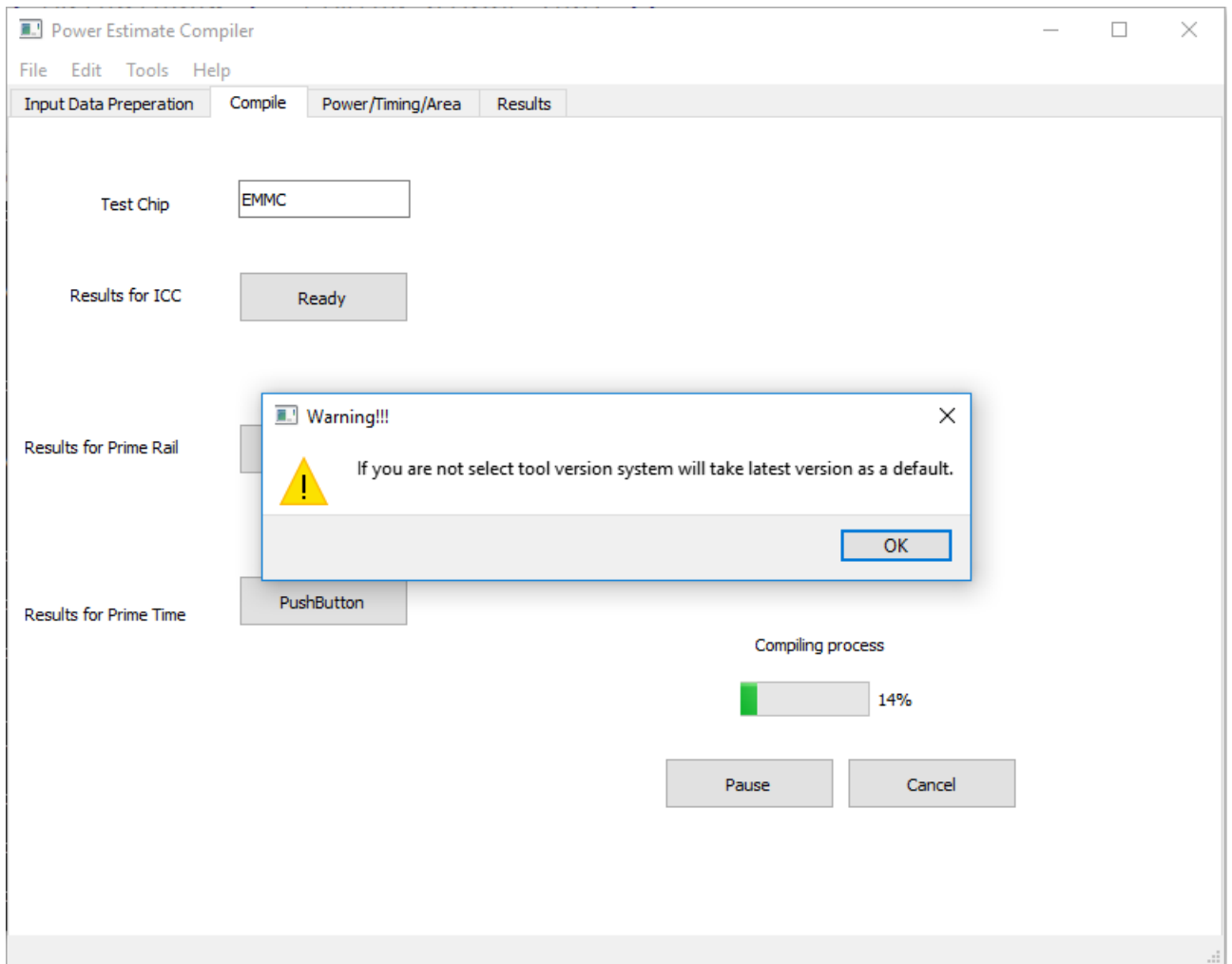


Նկ.3.7. Power Estimate Compiler ծրագրային գործիքի սխալի հաղորդագրությունը

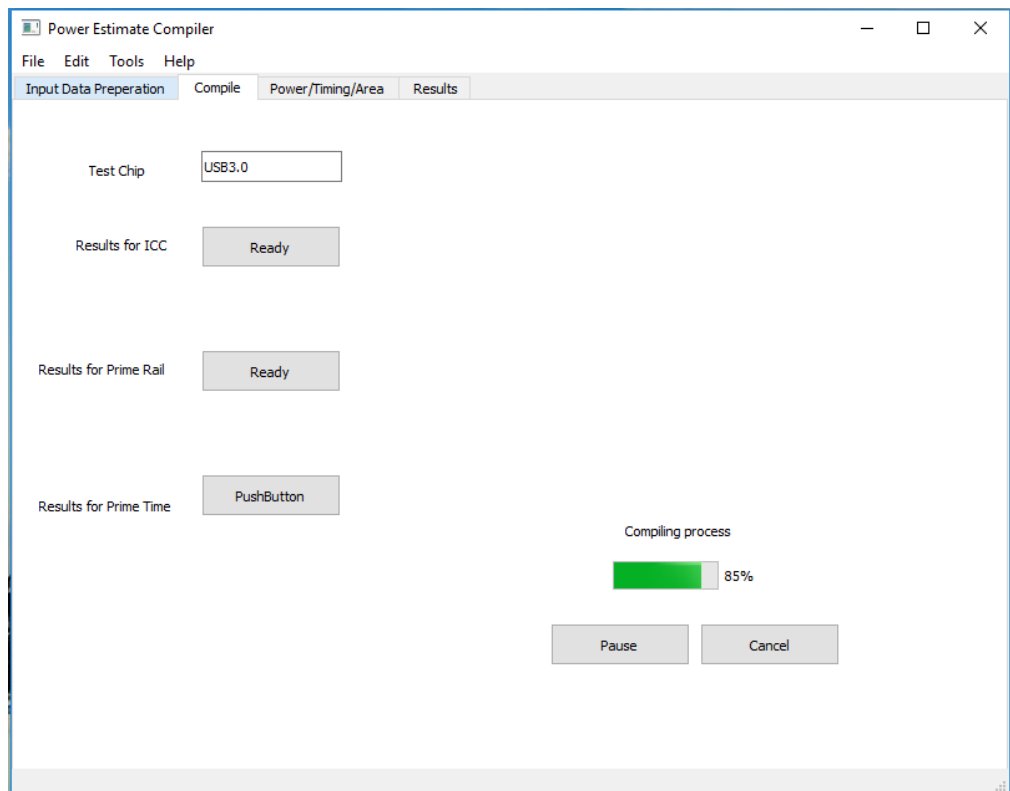
Կան նաև դաշտեր, որոնք ունեն լռությամբ սահմանվող արժեքներ, և դրանք չլրացնելու դեպքում ծրագիրը վերադարձնում է զգուշացնող հաղորդագրություն, այդպիսով տեղեկացնելով նախագծողին ընտրության մասին տվյալները: Օրինակ՝ «**Tool Version**» դաշտում նախագծման գործիքի թողարկման տարբերակը չընտրելու դեպքում ծրագիրը կվերադարձնի ստորև պատկերված նախազգուշացնող հաղորդագրությունը (նկ. 3.8):

Power Estimate Compiler ծրագրային գործիքի հաջորդ էջը «**Compile**»-ն է (նկ. 3.9, 3.10), որի «**Test Chip**» դաշտը հնարավորություն է տալիս ընտրել փորձարկման սխեման, իսկ «**Results for ICC**», «**Results for PrimeRail**» և «**Results for PrimeTime**» դաշտերը թույլ են տալիս օգտագործել ստացված ելքային անհրաժեշտ ֆայլերը՝

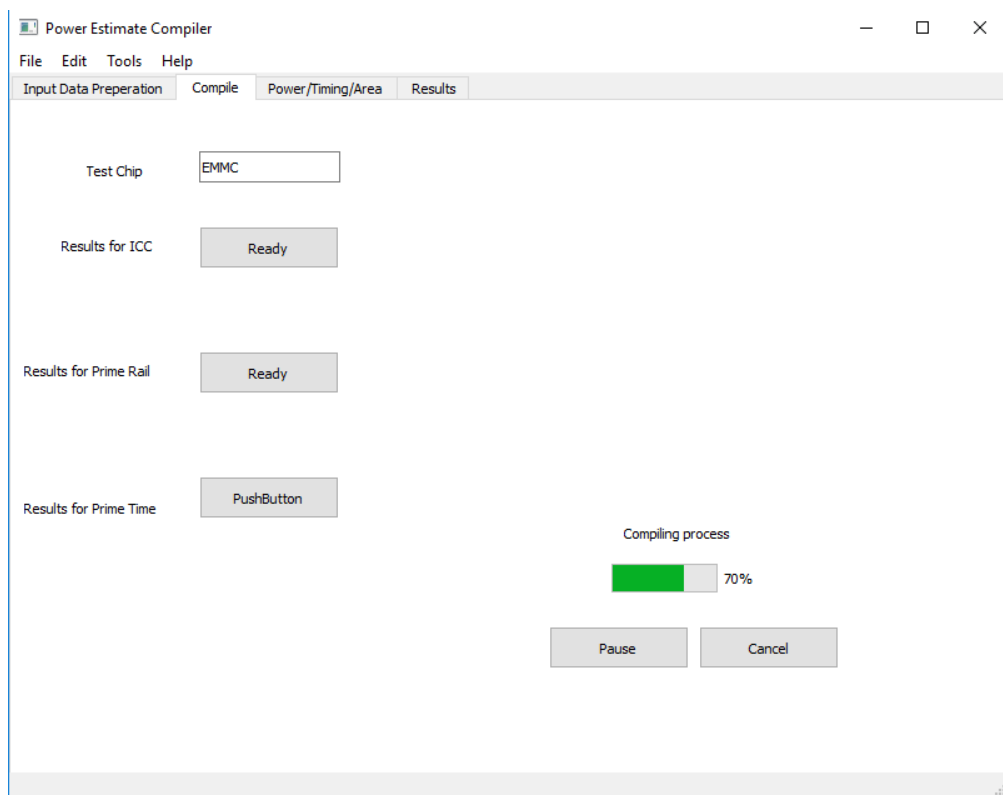
համապատասխանաբար «IC compiler», «PrimeTime» և «PrimeRail» գործիքների միջավայրերի համար:



Նկ.3.8. Power Estimate Compiler ծրագրային գործիքի նախազգուշացնող հաղորդագրությունը



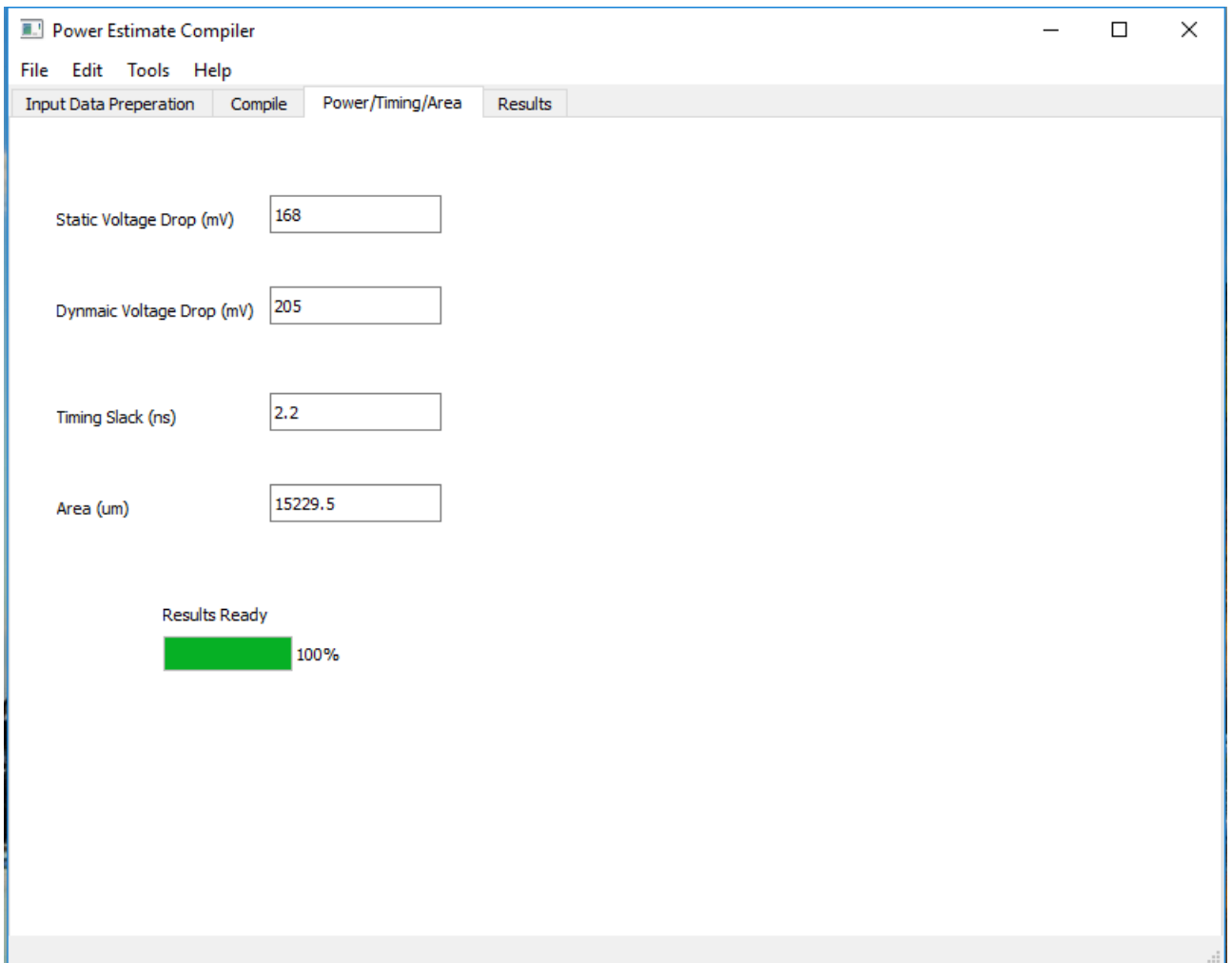
Σχ.3.9. Power Estimate Compiler δρωαγραμμήν αηηθήηη «Compile» έζηη USB3.0-ή ηαύηαη



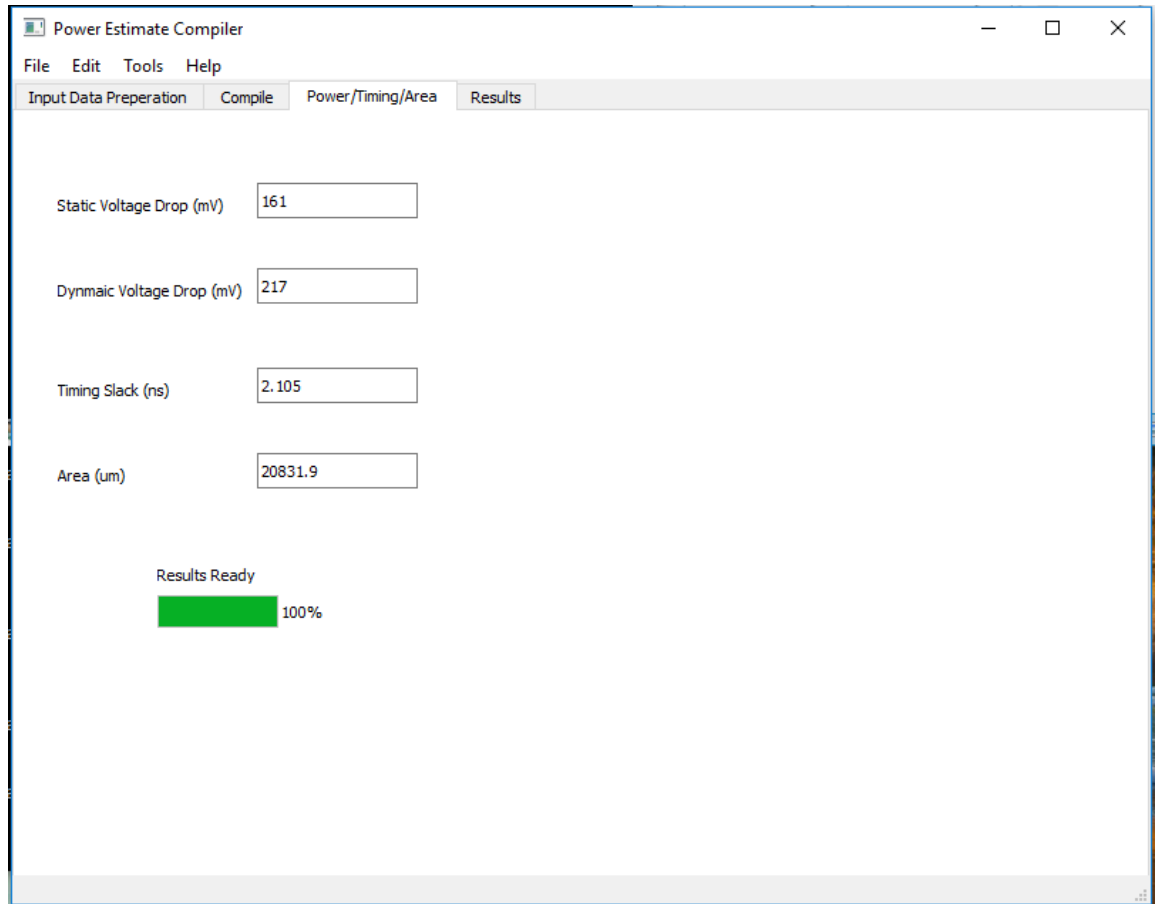
Σχ.3.10. Power Estimate Compiler δρωαγραμμήν αηηθήηη «Compile» έζηη EMMC -ή ηαύηαη

«**Compile**» էջում առկա է նաև «**Compiling porcess**» դաշտը, որը ցույց է տալիս նախագծման կարգավիճակը՝ արտահայտված տոկոսներով: «**Pause**» կամ «**Cancel**» կոճակները համապատասխանաբար ընդհատում կամ դադարեցնում են նախագծման գործընթացը:

Առաջարկվող ծրագրային ապահովման երրորդ էջը «**Power & Timing & Area**»-ն է (նկ. 3.11, 3.12): Այս բաժինը հնարավորություն է տալիս գնահատել նախագծի սնուցման ցանցերում առկա խնդիրները, վատագույն ժամանակային հապաղումը և մակերեսի չափը:



Նկ.3.11. Power Estimate Compiler ծրագրային գործիքի «Power & Timing & Area» էջը USB3.0 -ի համար



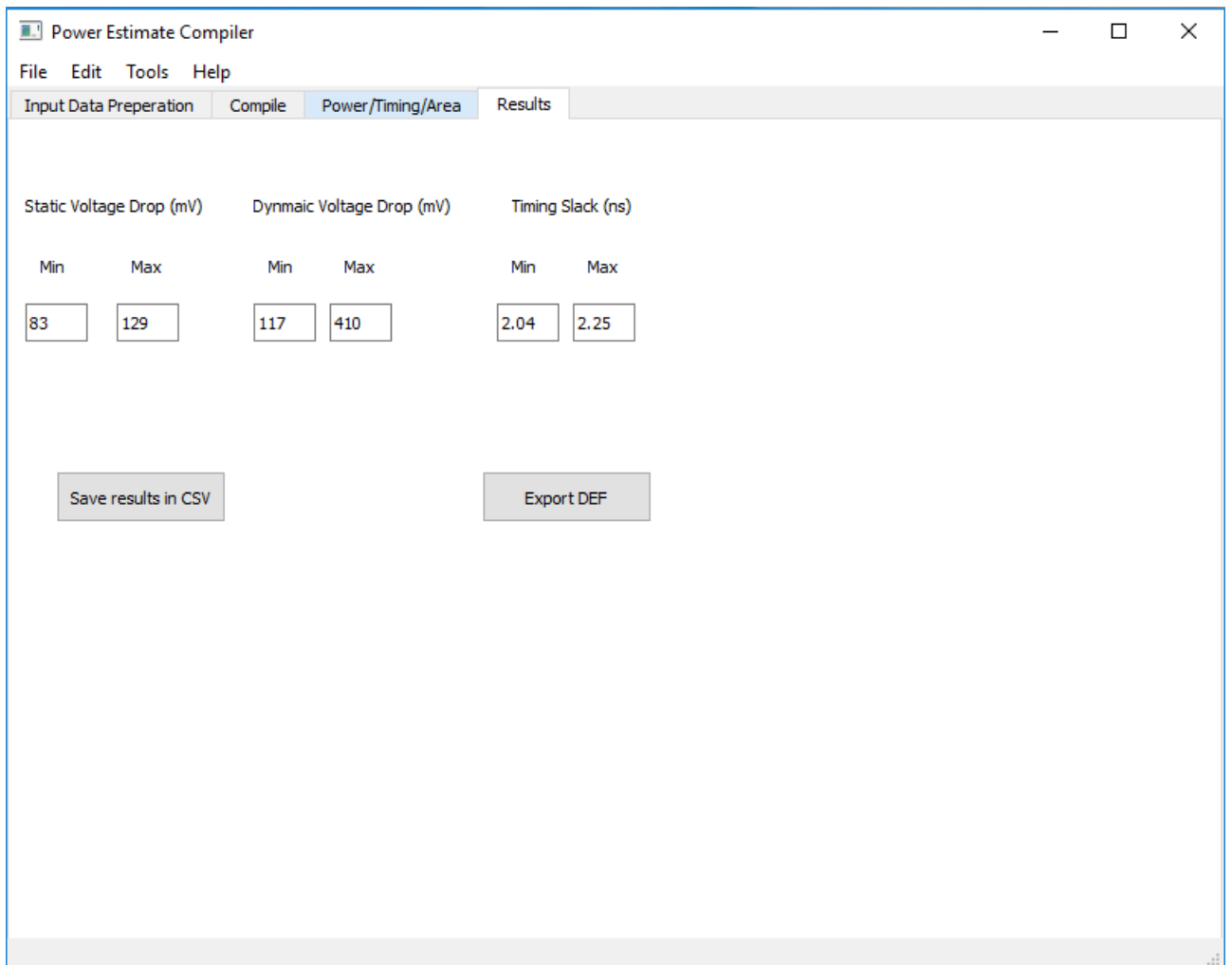
Նկ.3.12. Power Estimate Compiler ծրագրային գործիքի «Power & Timing & Area» էջը EMMC -ի համար

«Power & Timing & Area» էջը կատարում է լարման անկման, հապաղման և մակերեսի ծախսի գնահատում:

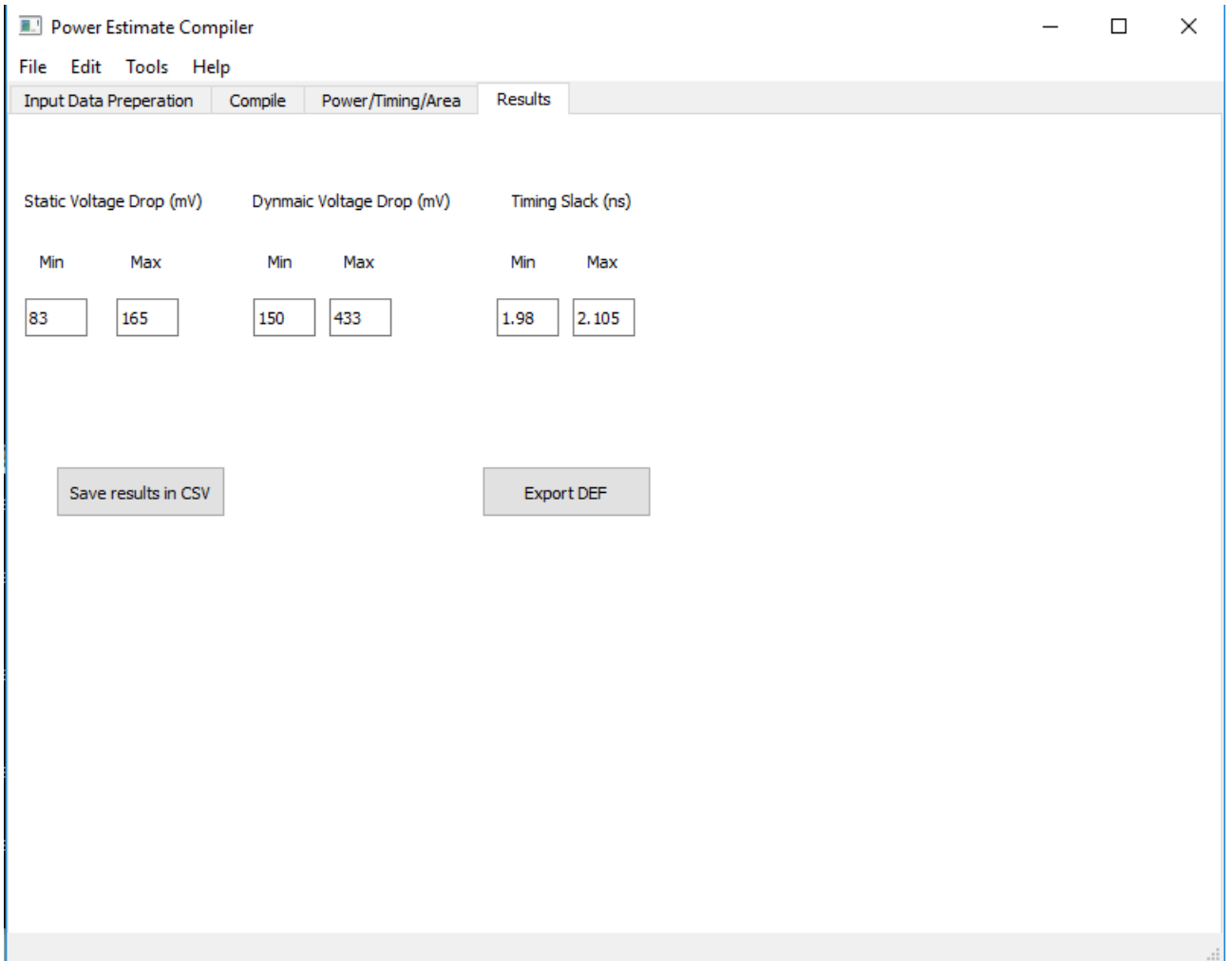
Power Estimate Compiler ծրագրային գործիքի վերջին էջը «Results»-ն է (Նկ. 3.13): Այն նախագծողին տրամադրում է նախագծման արդյունքները: «Static Voltage Drop» դաշտի «min» և «max» հատվածներում ներկայացվում են նախագծման ընթացքում ստացված ստատիկ լարման անկման մինիմում և մաքսիմում արժեքները: «Dynamic Voltage Drop» հատվածում ներկայացվում են մոդելավորումից ստացված դինամիկ լարման անկման արդյունքները, իսկ «Timing Slack» դաշտի «min» և «max» հատվածներում՝ նախագծման ընթացքում ստացված հապաղման մինիմում և մաքսիմում արժեքները: «Save results in CSV» դաշտում հնարավորություն է տրվում պահպանելու արդյունքները հարմար ֆորմատով:

Եթե արդյունքները բավարարում են տեխնիկական առաջադրանքի պահանջները, նախագծողը «**Export DEF**» կոճակով կարող է պահպանել նախագծի ընթացիկ նկարագրությունը:

Power Estimate Compiler ծրագրային գործիքի «**Results**» էջի տեսքը «**USB3.0**» և «**EMMC**» հանգույցների արդյունքները ներկայացված են նկ. 3.13, 3.14-ում: Այս պատուհանում ծրագիրը վերադարձնում է արդյունարար ամփոփ տեսքը, որի միջոցով հնարավոր է կատարել համեմատություն և պահպանել նախագիծը՝ հետագայում շարունակելու նպատակով:



Նկ.3.13. «USB3.0» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջը

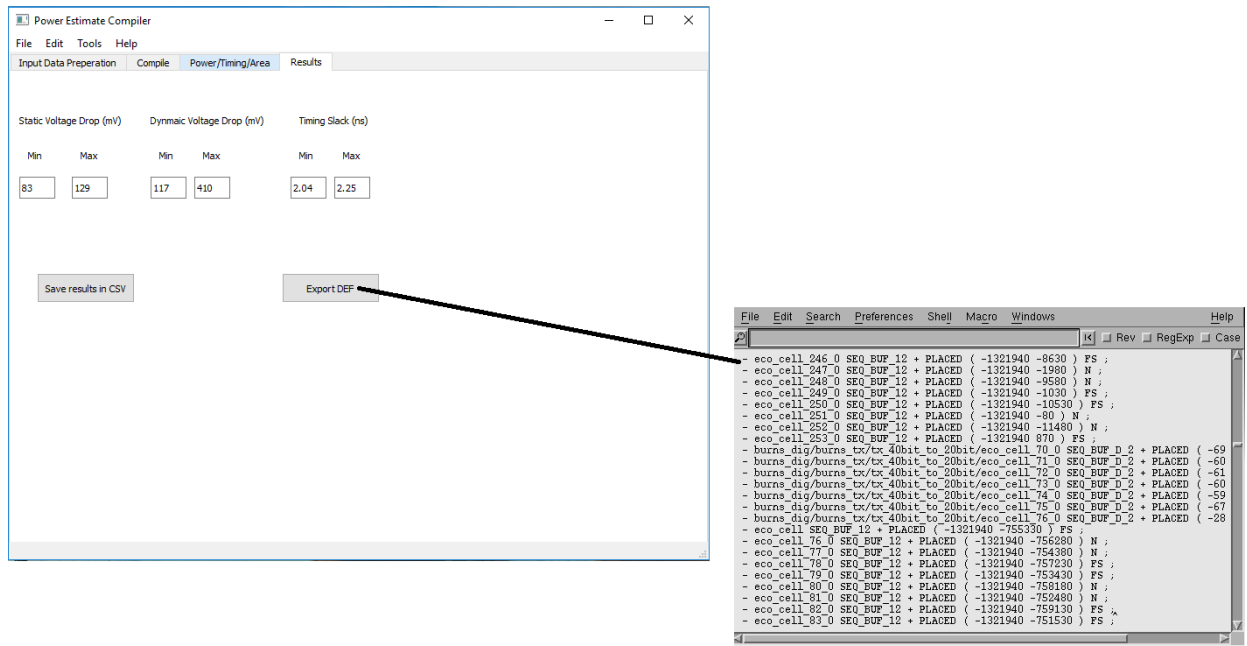


Նկ.3.14. «EMMC» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջը

3.2. Ինտեգրալ սխեմաների սնուցման ցանցերի ծրագրային միջոցով նախագծումը

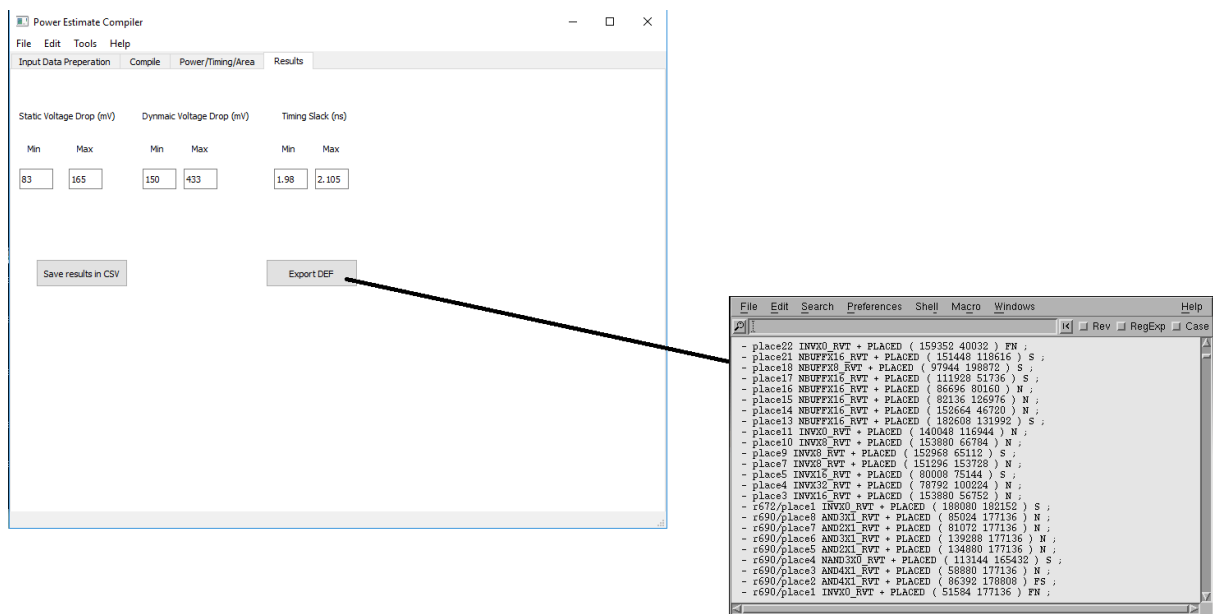
Ներկայացված Power Estimate Compiler ծրագրային գործիքը մշակված է ԻՍ-երի սնուցման ցանցերի նախագծման և դրանցում առկա խնդիրների հայտնաբերման, ժամանակային ու մակերեսի գնահատման վերլուծման համար[112-115]: Այն օգնում է նախագծողին՝ հեշտությամբ ընտրելու համապատասխան սխեման, տալու սխեմայի անհրաժեշտ պարամետրերը և կատարելու մոդելավորում: Power Estimate Compiler ծրագրային միջոցը նպաստում է նախագծողի աշխատանքի ավտոմատացմանը: Նախագծման ավարտին հնարավոր է ստանալ նախագծի տեքստային ֆորմատը, որը

հնարավոր է նաև տեղափոխել «Սինտիսիս» ընկերության այլ ծրագրային գործիքների միջավայր(նկ. 3.15, 3.16):



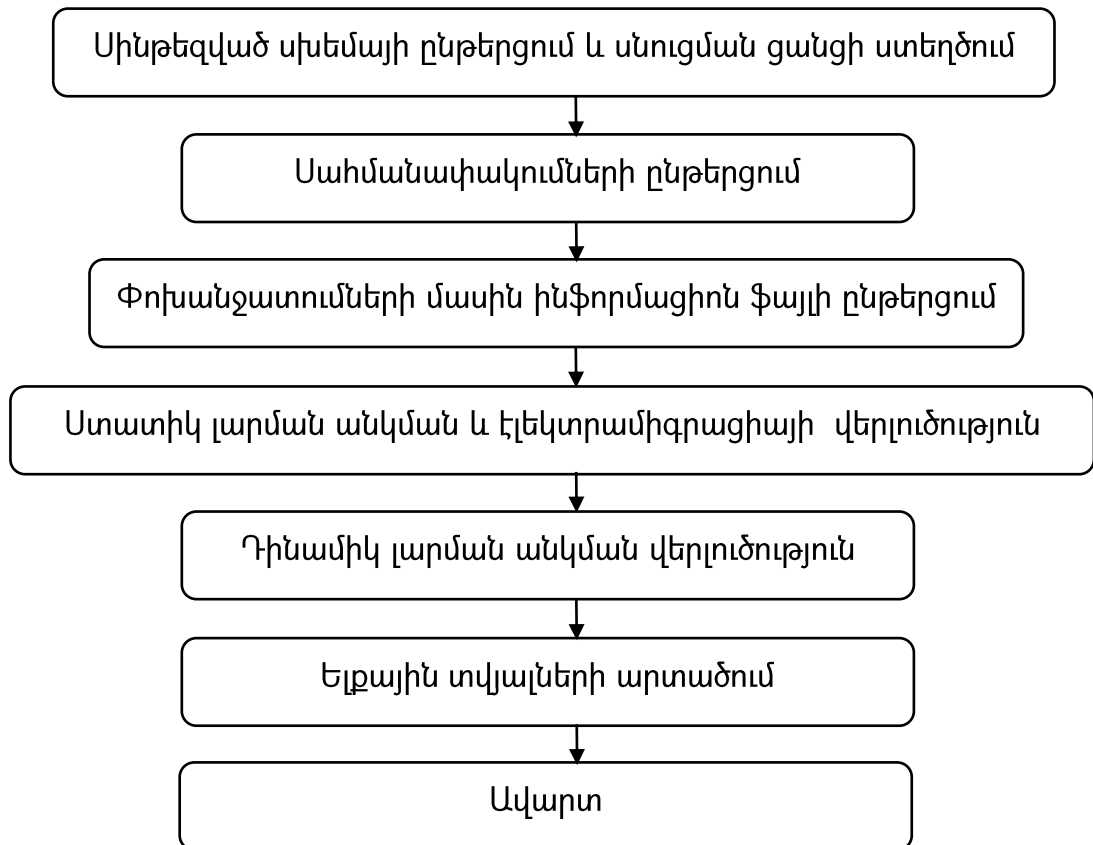
Նկ.3.15. «USB3.0» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջի օգտագործումը

«Results» էջի «Save results in CSV» կոճակով գեներացվում են սնուցման ցանցերում առկա խնդիրները համապատասխան ֆորմատով:



Նկ.3.16. «EMMC» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջի օգտագործումը

Power Estimate Compile ծրագրային միջոցի օգնությամբ տարբեր հանգույցների համար կատարված նախագծման ժամանակ օգտագործվել է ստորև բերված քայլերի հերթականությունը(նկ. 3.17), ինչպես նաև մշակման ընթացքում կանոնների նկարագրման համար օգտագործվել է TCL [116] սկրիպտավորման լեզուն:



Նկ.3.17. Power Estimate Compiler ծրագրային գործիքի քայլերի հերթականությունը

Սինթեզված սխեմայի ընթերցման և սնուցման ցանցերի ստեղծման մի հատված ներկայացված է ստորև.

```

create_mw_lib mdb -technology $pnr_techfile -case_sensitive -hier_separator {/}
-bus_naming_style {[%d]} -open
foreach reflib $pnr_std_mdb {
    add_reference_library $reflib }
  
```

```

foreach reflib $pnr_io_mdb {
    add_reference_library $reflib }
foreach macro $lib_macro_list {
    add_reference_library "../lib/mdb/${macro}.mdb" }
read_verilog ../syn/export/${design}_compile.v
read_pin_pad_physical_constraints "./con/padscon.tcl"
source "con/boundary.tcl"

create_floorplan -control_type boundary -start_first_row -left_io2core
$pnr_pad2core_s -bottom_io2core $pnr_pad2core_s -right_io2core $pnr_pad2core_s
-top_io2core $pnr_pad2core_s -keep_macro_place
set strap_p [expr $pnr_strap_pitch * $row_height]
create_power_straps \
    -do_not_route_over_macros \
    -keep_floating_wire_pieces\
    -direction vertical \
    -nets "$syn_cvss_net $syn_cvdd_net" \
    -layer $M6 \
    -width [expr $pnr_strap_w / 2 ] \
    -configure step_and_stop \
    -start_at [expr $ocore_x1 + $pnr_strap_w/2 ] \
    -stop [expr $ocore_x2 - $pnr_strap_w/2 ]\
    -pitch_within_group $strap_p \
    -step [expr 2 * $strap_p] \
    -ignore_parallel_targets \
    -start_low_ends coordinate \
    -start_low_ends_coordinate [expr $ocore_y1 - $pnr_stdcl_route_width/2]\
    -extend_low_ends off \
    -start_high_ends coordinate \

```

```

-start_high_ends_coordinate [expr $ocore_y2 + $pnr_stdcroute_width/2] \
-extend_high_ends off
set direction "horizontal"
for {set i $pnr_max_metal_layer} {$i >= 2} {incr i -1} {
set j [expr $i - 1]
create_preroute_vias \
-nets $pg_nets \
-from_layer [get_object_name [get_layers "metal$i" ]] \
-to_layer [get_object_name [get_layers "metal$j" ]] \
-from_object_strap \
-from_object_user \
-from_object_std_pin_connection \
-from_object_macro_io_pin_connection \
-from_object_ring \
-from_object_bus \
-to_object_strap \
-to_object_user \
-to_object_std_pin \
-to_object_std_pin_connection \
-to_object_macro_io_pin \
-to_object_macro_io_pin_connection \
-to_object_ring \
-to_object_bus \
-ignore_parallel_targets \
-within $ocore_bbox
}
set vpg_bkg_layers ""
for {set i [expr $pnr_vpg_route_layer + 1]} {$i <= $pnr_max_metal_layer} {incr i} {
set vpg_bkg_layers "$vpg_bkg_layers [eval set M${i}]" }

```

```

set stdc_bkg_layers ""
for {set i 1} { $i <= $pnr_max_metal_layer} {incr i} {
    set stdc_bkg_layers "$stdc_bkg_layers [eval set M${i}]" }
remove_sdc
source ../syn/con/constraints.tcl
source ../syn/con/gencon.tcl
extract_rc
read_saif ../syn/con/saif.tcl
source -v -echo scripts/power_estim_report.tcl

```

Առաջարկվող բոլոր մեթոդների և լուծումների մոդելավորումները կատարվել են Power Estimate Compiler ծրագրային գործիքի միջոցով: Առաջարկվող ծրագրային գործիքով կատարված նախագծման առավելագույն ժամանակը կազմել է ~45 ր: Նախագծման ժամկետը կրճատվել է մոտ 10 անգամ:

3.3. Power Estimate Compiler ծրագրային միջոցի արդյունավետության գնահատումը

Առաջարկվող ծրագրային միջոցի արդյունավետության գնահատման նպատակով կատարվել են ՀՀԴ3.0 և Ֆլեշ հիշասարքի նախագծումը և մոդելավորումը SAED 32/28 նմ տեխնոլոգիական գործընթացի համար:

Գնահատման համար ընտրվել են ՀՀԴ3.0 և Ֆլեշ հիշասարքի մշակման դեպքերը.

1. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է առանց 2.1-ում նկարագրված մեթոդների:
2. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է 2.1-ում նկարագրված սնուցման ցանցերի նախաձման նոր մեթոդով, իսկ սնուցման ցանցերում աղմուկների առկայության դեպքում կապազերծող ունակության բաշխման եղանակով:

3. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է սնուցման ցանցերի նախաձման նոր մեթոդի և կապազերծող ունակություններով սնուցման ցանցերում աղմուկների նվազարկման եղանակների օգտագործմամբ:
4. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է 2.1-ում նկարագրված սնուցման ցանցերի աղմուկների նվազարկման եղանակով՝ օգտագործելով կապազերծող ունակությունները:
5. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է օգտագործելով սնուցում ապահովող մուտք/ելքի սխեմաներով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկման նվազարկման մեթոդը:
6. Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցն իրագործված է 2.1-ում նկարագրված դինամիկ լարման անկման օգտագործմամբ:

Ստացված սխեմաների համար կատարվել է համեմատություն ըստ ստատիկ և դինամիկ լարման անկման:

Ինչպես երևում է սխեմաների տարբեր մոտեցումներով նախազձման համեմատության արդյունքներից (աղ. 3.1), մշակված մեթոդների կիրառումն ապահովում է նախազձված սխեմաների սնուցման ցանցերում առկա ստատիկ լարման անկման 17,7-38,8%-ով, իսկ դինամիկ լարման անկման 39,5-73,1%-ով փոքրացում՝ դրանց ժամանակային հապաղման մեջ ընդամենը 4,4-10%-ով և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի 4-14%-ով կորստի պարագայում:

Նախազձման ընդհանրացված արդյունքները բերված են աղյուսակ 3.1-ում՝

Աղյուսակ 3.1

Նախազձման արդյունքները

Սխեմա	Լարման անկում(մվ)		Հապաղում(նվ)	Մակերես(մկմ ²)	Լարման անկման շահում %	
	Ստատիկ	Դինամիկ			Ստատիկ	Դինամիկ
Մշակման դեպք 1 (որպես չափանիշ)						

USB3.0	260	410	2,04	14039,3	-	-
EMMC	242	430	1,98	19562,5	-	-
Մշակման դեպք 2						
USB3.0	168	117	2,21	15229,5	35,3	71,4
EMMC	161	150	2,105	20831,9	33,4	65,1
Մշակման դեպք 3						
USB3.0	182	225	2,13	15447,53	30	45,1
EMMC	184	223	2,026	22301,25	23,9	48,1
Մշակման դեպք 4						
USB3.0	159	120	2,25	15229,5	38,8	70,7
EMMC	153	138	2,17	20831,9	36,7	67,9
Մշակման դեպք 5						
USB3.0	159	236	2.16	14601,3	38,8	42,4
EMMC	155	260	2.054	20345	35,9	39,5
Մշակման դեպք 6						
USB3.0	204	110	2,19	14881,65	21,5	73,1
EMMC	199	140	2,104	20736,3	17,7	67,4

Այսպիսով, առաջարկված ինտեգրալ սխեմաների ներքին սնուցման ցանցերի միջոցների մշակման դեպքում ապահովվում է սնուցման ցանցերում ստատիկ լարման անկման 17,7-38, 8%-ով իսկ դինամիկ լարման անկման 39, 5-73,1%-ով փոքրացումը՝ հապաղումների, ինչպես նաև մակերեսի թույլատրելի կորստով:

Եզրակացություններ

1. Առաջարկված լուծումները և մեթոդները ներդրված են Power Estimate Compiler ծրագրային գործիքում: Ծրագրային միջոցը կիրառություն է գտել «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և օգտագործվում է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի մշակման ու դրանցում առկա աղմուկների նվազարկման միջոցների կիրառման նպատակով: Power Estimate Compiler ծրագրային

գործիքն ունի օգտագործողի համար հարմարավետ ինտերֆեյս և ներդրվել է նախագծման երթուղում:

2. Power Estimate Compiler ծրագրային միջոցի փորձարկման ընթացքում պարզ է դարձել, որ այն, համեմատած ծրագրային այլ գործիքների հետ, քայլերի կրճատման հաշվին նախագծման և մուտքային անհրաժեշտ տվյալների նախապատրաստման վրա ծախսվող ժամանակը նվազեցրել է մոտ 10 անգամ:
3. Առաջարկվող մեթոդների համատեղ կիրառման շնորհիվ, որոշիչ ճանապարհների հապաղումների առավելագույնը ~10%-ով և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի ~14%-ով կորստի պարագայում, ինտեգրալ սխեմաների ներքին սնուցման ցանցերը դարձրել են ավելի աղմկակայուն և համապիտանի՝ տեխնոլոգիական այլ գործընթացներում վերամշակելու համար:

ԵԶՐԱՀԱՆԳՈՒՄ

1. Ստեղծվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի կազմակերպման մեթոդ, որի դեպքում կառուցվածքի փոփոխության միջոցով միջինում 35%-ով ավելացել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի թույլատրելի կորստի պարագայում:
2. Առաջարկվել է սնման տիպի մուտք/ելք սխեմաների միջոցով սնուցման ցանցերում ստատիկ և դինամիկ լարման անկումների նվազարկման մեթոդ, որը, լարերի կարճացման և նախագծման երթուղու աննշան բարդացման հաշվին, ապահովում է ստատիկ լարման անկման նվազեցում 23%-ով:
3. Մշակվել է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի աղմկակայունության բարձրացման մեթոդ, որը կապազերծող ունակությունների օպտիմալ տեղաբաշխման շնորհիվ, նախագծման բարդացման և սխեմայի մակերեսի 4,2%-ով մեծացման հաշվին, փոքրացնում է լարման անկման արժեքը 20%-ով:
4. Ստեղծվել է կապազերծող ունակությունների կիրառմամբ ինտեգրալ սխեմաների սնուցման ցանցերի աղմուկների նվազարկման մեթոդ, որը, վերջիններիս ֆիքսված հեռավորությունների դասավորության և սնուցման ցանցերի կառուցվածքային փոփոխության շնորհիվ, սխեմայի մակերեսի 7%-ով ավելացման պարագայում, նվազեցնում է դինամիկ լարման անկման արժեքը 49%-ով:
5. Առաջարկվել է կապազերծող ունակությունների միջոցով ներքին սնուցման ցանցերում աղմուկների նվազարկման մեթոդ, որը, դատարկ սխեմաների փոխարեն կապազերծող ունակություններ ավելացնելու շնորհիվ, մոտավերապես 31%-ով բարձրացել է աղմկակայունությունը՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի աննշան մեծացման պարագայում:

6. Մշակվել է սնուցման ցանցերում լարման անկման նվազարկման մեթոդ, որը, մետաղական շերտերի ավելացման և կապագերծող ունակությունների հատակագծման փուլում տեղաբաշխման շնորհիվ, կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի 10%-ով մեծացման պարագայում, նվազեցնում է ստատիկ լարման անկման արժեքը մոտ 49%-ով, իսկ դինամիկը՝ 71,49%-ով:
7. Առաջարկված լուծումները և մեթոդները ներդրված են Power Estimate Compiler ծրագրային գործիքում: Ծրագրային միջոցը կիրառություն է գտել «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և օգտագործվում է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի մշակման ու դրանցում առկա աղմուկների նվազարկման միջոցների կիրառման նպատակով: Power Estimate Compiler-ը համեմատած ծրագրային այլ գործիքների հետ, քայլերի կրճատման հաշվին նախագծման և մուտքային անհրաժեշտ տվյալների նախապատրաստման վրա ծախսվող ժամանակը նվազեցվել է մոտ 10 անգամ:
8. Առաջարկվող մեթոդների համատեղ կիրառման շնորհիվ, որոշիչ ճանապարհների հապաղումների առավելագույնը ~10%-ով և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի ~14%-ով կորստի պարագայում, ինտեգրալ սխեմաների ներքին սնուցման ցանցերը դարձել են ավելի աղմկակայուն և համապիտանի՝ տեխնոլոգիական այլ գործընթացներում վերամշակելու համար:

ՕԳՏԱԳՈՐԾՎԱԾ ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. Lundstrom, Mark. Along for the ride: Reflections on the past, present, and future of semiconductor electronics // 71st Annual: IEEE Device Research Conference. – 2013. – P. 7-8.
2. Campbell S. Fabrication Engineering at the Micro and Nanoscale. -USA: Oxford University Press, 2013. –671p.
3. Hoefflinger B. Chips 2020: A Guide to the Future of Nanoelectronics. – Berlin: Springer, New York, 2012. –505p.
4. Fujita S. Nano-electronics challenge // Design, Automation and Test in Europe. – Nice, 2009. – P. 431-432.
5. Ayala J., Alonso A. VLSI-SoC: Forward-Looking Trends in IC and Systems Design // 18th u wh uIFIP WG 10.5/IEEE International Conference on Very Large Scale Integration. – New York: Springer, 2012. –365p.
6. Balasinski A. Semiconductors: Integrated Circuit Design for Manufacturability - CRC Press, 2017. –248p.
7. Claeys C. Trends and Challenges in Micro- and Nanoelectronics for the Next Decade // 19th International Conference "Mixed Design of Integrated Circuits and Systems" - Warsaw, 2012. - P. 37-42.
8. Хауэр Й., Пятенко А. Пути развития полупроводниковых технологий в Европе // Технологии в электронной промышленности. – 2011. – № 6. – С. 4-5.
9. The International Technology Roadmap for Semiconductors 2.0. - 2015. –69p.
10. Rupp K., Selberherr S. The Economic Limit to Moore's Law // IEEE transactions on semiconductor manufacturing. - February, 2011. - Vol. 24, No 1. - P. 1-4.
11. Henzler S. Power Management of Digital Circuits in Deep Sub-Micron CMOS Technologies. – Netherlands: Springer, 2009. – 204 p.
12. Popovich M., Mezhiba A. Power Distribution Networks with On-Chip Decoupling Capacitors. - New York: Springer, 2011. – 516p.
13. Moore G. E. Cramming more components onto integrated circuits // Electronics. – 1965. – Vol. 38, № 8. – P. 114 -117.

14. Melikyan V., Sahakyan A., Safaryan K., Dingchyan H. High Accuracy Equalization Method for Receiver Active Equalizer // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013), Kharkov National University of Radio-electronics, Rostov-on-Don, Russia. - 2013. – P. 250 – 254.
15. Zhu K. Q. Power Distribution Network Design for VLSI. – John Wiley & Sons, 2004. –207p.
16. Melikyan V., Sahakyan A., Safaryan K., Dingchyan H., Grigoryants V. Low-Voltage Compatible Linear Voltage Ramp Generator for Zero-Crossing-Based Integrators // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013), Kharkov National University of Radio-electronics, Rostov-on-Don, Russia. - 2013. – P. 246 – 250.
17. Rabaey J.M. Padram M. Power Aware Design Methodologies. – New York: Springer, 2002. – P. 522.
18. Baker Jakob R., Li Harry W., Boyce David E. CMOS: Circuit Design Layout and Simulation. 3rd edition. – Wiley -IEEE Press, 2010. –1208p.
19. Rudan M. Physics of Semiconductor Devices. - New York:Springer, 2014. –649p.
20. Weste N., Harris D. CMOS VLSI Design A Circuits and Systems Perspective. 4th Edition. - Pearson, 2010. –867p.
21. Novak I. Power Distribution Network Design Methodologies. – Intl. Engineering Consortiu, 2008. –544p.
22. Sohaib S., Majzoub S., Resve A. Energy optimization for many-core platforms: communication and PVT aware voltage-island formation and voltage selection algorithm // IEEE transactions on computer-aided design of integrated circuits and systems. - May, 2010. - Vol. 29, No 5. - P. 816-829.
23. Gönen T. Electric Power Distribution Engineering, Third Edition. – CRC Press , 2014. – 1023p.
24. Tajalli A., Leblebici Y. Power Distribution System Reliability: Practical Methods and Applications. Wiley -IEEE Press, 2009. –560p.
25. Tang K. T., Friedman E. G. Transient IR voltage drops in CMOS-based power distribution networks// Proceedings of the 43rd IEEE Midwest Symposium on Circuits and Systems (Cat.No.CH37144). -2000 -P. 1396 – 1399.

26. Melikyan V., Hakhverdyan T., Safaryan K. Khazhakyants T., Avetisyan A. On-chip decoupling capacitor for FINFET technology // Proceedings of the 11th International Conference of Semiconductor Micro and Nano Electronics. -2017 -P. 179-184.
27. Mezhiba A. V., Friedman E. G. Impedance characteristics of power distribution grids in nanoscale integrated circuits // IEEE Transactions on Very Large Scale Integration (VLSI) Systems., 2004. - P. 1148-1155.
28. Mezhiba A. V., Friedman E. G. A Combined Scaling trends of on-chip power distribution noise// IEEE Transactions on Very Large Scale Integration Systems. - 2004. - Vol. 12, No 4. - P. 386-394.
29. Wang A., Highsmith B., Chandrakasan A. Sub-threshold Design for Ultra Low-Power Systems. – New York: Springer, 2009. –224p.
30. Lavagno L., Igor L. Electronic Design Automation for IC Implementation, Circuit Design, and Process Technology. – CRC Press, 2017. –808p.
31. Melikyan V., Babayan E. Digital Design Flow based on Synopsys EDA Tools. Instructional guidelines for advanced laboratory works. – Yerevan, SEUA, 2012. – 77p.
32. Մելիքյան Վ.Շ., Յարյան Կ.Ս., Հաջիբեկյան Ա.Գ. Ինտեգրալ սխեմաների միջմիացումների եւ սնուցման դոզերի մոդելավորում. - Երևան: Ճարտարագետ, 2012. -180 էջ :
33. Zhou Q., Shi J., Liu B., Cai Y. Floorplanning considering IR drop in multiple supply voltages island designs // IEEE transactions on very large scale integration (VLSI) systems. - April, 2011. -Vol. 19, No 4. - P. 638-646.
34. Меликян В.Ш. Теория моделирования и оптимизации цифровых схем с учетом дестабилизирующих факторов. – Ереван: Изд-во ГИУА “Чартарагет”, 2011. – 348 с.
35. Identification of IR-drop hot-spots in defective power distribution network using TDF ATPG / Ma, J., Tehranipoor, M., Sinanoglu, O., & Almkhaizim, S. // IEEE. 5th International Design and Test Workshop (IDT). – 2010 – P. 122–127.
36. Melikyan V., Avetisyan A., Safaryan K., Babayan D., Hakhverdyan T. Write-Back Technique for Single-Ended 7T SRAM cell // Proceedings of IEEE 37th International Conference electronics and nanotechnology ELNANO. -2017, April 18-20 Kyiv, Ukraine, -P. 112-116.

37. Melikyan V.Sh., Safaryan K. H., Avetisyan A. V. CUT OFF CIRCUIT FOR DUAL RAIL SRAM PERIPHERY, WITH IMPROVED DYNAMIC POWER // Известия НАН РА и НПУА. Серия Техн. Наук. — 2017: -Т.70, N 4. — С. 459–466.
38. Rabaey J. Low Power Design Essentials. – Berlin: Springer, 2009. – 288 p.
39. Popovich M., Friedman G. E., Sotman M., Kolodny A. On-Chip Power Distribution Grids with Multiple Supply Voltages for High-Performance Integrated Circuits // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. - 2008. - P. 908-921.
40. Silvano C., Lajolo M., Palermo G. Low Power Networks-on-Chip. – Berlin: Springer, 2011. – 287 p.
41. Nithin S. K. Dynamic Voltage (IR) Drop Analysis and Design Closure: Issues and Challenges// 11th International Symposium on Quality Electronic Design (ISQED). -2010. -P. 611 – 617.
42. Paci G., Bertozzi D., Luca Benini L. Effectiveness of adaptive supply voltage and body bias as post-silicon variability compensation techniques for full-swing and low-swing on-chip communication channels // Design Automation and Test in Europe.- Nice, 2009. - P. 1404-1409.
43. Melikyan V., Babayan E. Low Power Design of Digital ICs based on SAED 90nm Educational Design Kit. Instructional guidelines for advanced laboratory works. – Yerevan, SEUA, 2012. – 77p.
44. Seiculescu C., Murali S., Benini L., Micheli G. Comparative analysis of NoCs for two-dimensional versus three-dimensional SoCs supporting multiple voltage and frequency islands // IEEE transactions on circuits and systems-II: express briefs. - May, 2010. - Vol. 57, No 5. - P. 364-368.
45. Норенков И.П. Автоматизированное проектирование. -М., 2000. –188 С.
46. Թեղյան Յ.Ա. Ավտոմատացված և ավազ ծման համակարգերի տեսությունը. - Երևան, Լոս Անջելես, Աթենք, 1995. - 433էջ .
47. Pant S. Design and Analysis of Power Distribution Networks In Vlsi Circuits. Ph.D. dissertation / The University of Michigan. -2008. -205p.

48. Liu Z. Multi-Voltage Nanoscale CMOS Circuit Techniques // University of Wisconsin – Madison, Madison, Wisconsin 2008. – 247p.
49. Zhiyuan R., Member Z., Bruce H. Hierarchical adaptive dynamic power management // IEEE transactions on computers. – April, 2005. - Vol. 54, No 4. - P. 409-420.
50. Mandhana O., Zaho J. Methodology for On-Package Decoupling Capacitor Selection with Considerations of Coupled Core and IO Power Delivery Network and Simultaneous Switching Noise Effects. // Proceeding of Electrical Performance of Electronic Packaging, Austin, TX, October. -2005. -P 175-178.
51. Srivastava N., Qi X., Banerjee K. Impact of On-chip Inductance on Power Distribution Network Design for Nanometer Scale Integrated Circuits// Sixth international symposium on quality electronic design (isqed'05). -2005. -P. 346-351.
52. Ding W.Y., Wei X.Ch. Inductance Extraction of Grid Power Distribution Network. // IEEE Transactions on Components, Packaging and Manufacturing Technology. -2017. -P. 1 – 7.
53. Wu T.Y. Power Supply Noise Management: Techniques for Estimation, Detection, and Reduction. Ph.D. dissertation / The University of Texas At Austin. -2010. – 148p.
54. Kose S. High Performance Power Delivery for Nanoscale Integrated Circuits. Ph.D. dissertation / University of Rochester, New York. -2012. -263p.
55. Kahng A., Li B., Peh L., Samadi K. Orion 2.0: A fast and accurate NoC power and area model for early-stage design space exploration // Design, Automation and Test in Europe.- Nice, 2009. - P. 423-428.
56. Engin E., Ndip I., Lang K, Aguirre J. Non-overlapping power/ground planes for localized power distribution network design// IEEE Electrical Design of Advanced Packaging and Systems (EDAPS).-2016. -P. 7-9
57. Qiang M., Evangeline F. Voltage Island-Driven Floor planning // IEEE Computer-Aided Design of Integrated Circuits and Systems. – Nov., 2007. - P. 644-649.
58. Royce L., Chris C. Post-Placement Voltage Island Generation // IEEE Computer-Aided Design of Integrated Circuits and Systems. – Feb., 2007. - P. 641-646.

59. Behnam A., Massoud P. Optimal Design of the Power-Delivery Network for Multiple Voltage-Island System-on-Chips // IEEE Computer-Aided Design of Integrated Circuits and Systems. – Jun., 2009. – P. 888-900.
60. Dipanjan S., Resve S. Application-driven floor plan-aware voltage island design // 45th Design Automation Conference. – Anaheim, 2008. - P. 155-160.
61. Synopsys, Inc., HSPICE Simulation and Analysis User Guide. -2005.- 1032p.
62. Synopsys, Inc., PrimeTime User Guide. -2015.-1028p.
63. Mezhiba A. Design and Analysis of On-Chip High Performance Power Distribution Networks. Ph.D. dissertation / University of Rochester, New York. -2004 -279p.
64. Shihab M. M. A High-Voltage On-Chip Power Distribution Network. Master thesis/ Auburn, Alabama. -2013 -78p.
65. Popovich M. High Performance Power Distribution Networks with On-Chip Decoupling Capacitors for Nanoscale Integrated Circuits. Ph.D. dissertation / University of Rochester, New York. -2007 -370p.
66. Stringfellow D. Decoupling Capacitance Estimation, Implementation, and Verification: A Practical Approach for Deep Submicron SoCs// SNUG San Jose 2007 -57p.
67. Synopsys, Inc., Power Compiler User Guide. -2016.-468p.
68. Safaryan K. The Power Distribution Method in VLSI // Հայաստանի Ազգային Պոլիտեխնիկական Համալսարանի Լրաբեր գիտական հոդվածների ժողովածու . - Երևան . - 2017.- Էջ 342 - 346
69. Lee K., Wang T. Post-Routing Redundant Via Insertion for Yield / Reliability Improvement // Proc. IEEE/ACM Asia and South Pacific Design Automation Conference.- 2006. - P. 303–308.
70. Arabi K. Power noise and its impact on production test and validation of SoC devices // 28th VLSI Test Symposium (VTS). -2010. -P. 285 – 285.
71. Avci M., Najm F. Verification of the Power and Ground Grids Under General and Hierarchical Constraints.// IEEE Transactions on Very Large Scale Integration (VLSI) Systems. -2016. –P 729-742.

72. Singh R. Simulation and Optimization of the Power Distribution Network in VLSI Circuits.// Signal Integrity Effects in Custom IC and ASIC Designs 2002 .pp 481-486
73. Engin E., Ndip I., Lang K, Aguirre J. Non-overlapping power/ground planes for localized power distribution network design// IEEE Electrical Design of Advanced Packaging and Systems (EDAPS).-2016. -P. 7-9
74. Todri A., Marek-Sadowska M., Maire F. A Study of Decoupling Capacitor Effectiveness in Power and Ground Grid Networks. // 10th International Symposium on Quality Electronic Design. -2009. -P. 653 – 658.
75. Safaryan K. Power Noise Optimization with decoupling capacitors. // 15th IEEE EAST-WEST DESIGN & TEST SYMPOSIUM (EWDTS-2017) Novi Sad, Serbia, Sept 29 - Oct 2, - 2017. -P 470-474.
76. Vaisband I.P., Jakushokas R., Popovich M., Mezhiba A.V., Köse, S., Friedman E.G. On-Chip Power Delivery and Management 4th Edition. Springer -2016 – 742p.
77. Köse S., Salman E. Shielding Methodologies in the Presence of Power/Ground Noise. //IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, VOL. 19, NO. 8, AUGUST -2011. -P. 1458 – 1468.
78. Kursun V. Multi-voltage CMOS Circuit Design -2006 Willey. -221p.
79. Li L., Ma Y., Xu N. Floorplan and Power/Ground network co-design using guided incremental floorplanning. // IEEE 8th International Conference on ASIC. -2009. -P.747 – 750.
80. Melikyan V., Safaryan K. Avetisyan A., Hakhverdyan T. On-Chip Decoupling Capacitor Optimization Technique. // Proceedings of IEEE 37th International Conference electronics and nanotechnology ELNANO-2017, April 18-20 Kyiv, Ukraine, -P. 116-119.
81. Pant S., Blaauw D. An Active Decoupling Capacitance Circuit for Inductive Noise Suppression in Power Supply Networks. // International Conference on Computer Design 2006. -P. 168-173.
82. Popovich M., Friedman E.G., Secareanu R. M. Efficient placement of distributed on-chip decoupling capacitors in nanoscale ICs. // IEEE/ACM International Conference on Computer-Aided Design. -2007. -P.811-816.

83. Popovich M., Friedman E.G., Secareanu R. M. Efficient placement of distributed on-chip decoupling capacitors in nanoscale ICs. // IEEE/ACM International Conference on Computer-Aided Design. -2007. -P.811-816.
84. Wong E., Minz J. R., Lim S.K. Decoupling-Capacitor Planning and Sizing for Noise and Leakage Reduction// IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. -2007. -P. 2023 – 2034.
85. Weste, Neil, and David Harris. CMOS VLSI design: a circuits and systems perspective. – Addison-Wesley Publishing Company, 2010. – 864p.
86. Vishweshwara R., Venkatraman R., Udayakumar H. An Approach to Measure the Performance Impact of Dynamic Voltage Fluctuations Using Static Timing Analysis. // 22nd International Conference on VLSI Design. -2009. -P. 519 – 524.
87. Kirolos S., Massoud Y., Ismail Y. Power-Supply-Variation-Aware Timing Analysis of Synchronous Systems. // IEEE International Symposium on Circuits and Systems. -2008. -P. 2418 – 2421.
88. Lin Ch.-T., Kung T.-W., Chen D.-Sh., Wang Y.-W., Cheng Ch.-H. Noise-Aware Floorplanning for Fast Power Supply Network Design. // IEEE International Symposium on Circuits and Systems. -2007. -P. 2028-2031.
89. Melikyan V., Safaryan K., Aslikyan F. P/G Pad Placement Optimization in USB Test Chips. //15th IEEE EAST-WEST DESIGN & TEST SYMPOSIUM (EWDTS-2017) Novi Sad, Serbia, Sept 29 - Oct 2, -2017. -P. 466-470.
90. Zhao M., Fu Y., Zolotov V., Sundareswaran S., Panda R. Optimal Placement of Power-Supply Pads and Pins. //IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems 2006. -P. 144-154.
91. Yan J.-T., Wu Ch.-W., Chen Y.-H. Wiring area optimization in floorplan-aware hierarchical power grids.// 2005 IEEE International Symposium on Circuits and Systems. -2005. -P. 1366 – 1369.
92. Wang K., Marek-Sadowska M. On-Chip Power-Supply Network Optimization Using Multigrid-Based Technique.// IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. -2005. -P. 407 – 417.

93. Ajami H., Banerjee K., Mehrotra A., Pedram M. Analysis of IR-drop scaling with implications for deep submicron P/G network designs.// Fourth International Symposium on Quality Electronic Design. -2003. -P. 35 – 40.
94. Ban Y., Choi Ch., Shin H., Lee J., Kang Y. Analysis of dynamic voltage drop with PVT variation in FinFET designs. // 2014 International SoC Design Conference (ISOCC). -2014. -P. 132 – 133.
95. Lin Sh., Chang N. Challenges in power-ground integrity. // IEEE/ACM International Conference on Computer Aided Design. ICCAD 2001. IEEE/ACM Digest of Technical Papers (Cat. No.01CH37281). -2001. -P. 651 – 654.
96. Safaryan K. Dynamic voltage drop analysis for universal serial bus test chip // Proceedings of the 11th International Conference of Semiconductor Micro and Nano Electronics. -2017 -P. 192 – 196.
97. USB 3.0 Multi-Lane Test Chip Specification. – Synopsys, -2011. -29p.
98. Synopsys, Inc., Design Compiler User Guide. – 2017. – 762 p.
99. Jianchao Lu and Taskin B. From RTL to GDSII: An ASIC design course development using Synopsys® University Program // Microelectronic Systems Education (MSE): 2011 IEEE International Conference. – 2011. – P. 72-76.
100. Singh R. Simulation and Optimization of the Power Distribution Network in VLSI Circuits.// Signal Integrity Effects in Custom IC and ASIC Designs. -2002. -P. 481-486.
101. Su H., Sapatnekar S. S., Nassif S. R. Optimal decoupling capacitor sizing and placement for standard-cell layout designs// IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. -2003 -P. 428 – 436.
102. Bhatnagar H. Advanced ASIC Chip Synthesis: Using Synopsys Design Compiler, Physical Compiler and PrimeTime. - Springer, 2001. –360p.
103. Parker S. Shell Scripting: Expert Recipes for Linux, Bash and more. – John Wiley & Sons, Inc., 2011. – 540 p.
104. Bonanno A. Synthesis and Place and Route Optimization Techniques for Arithmetic Based Operators.-2005, -p. 120
105. Lee P. Introduction to Place and Route Design in VLSIs. – 2007, -p. 217

106. Kahng A. B., Lienig J., Markov I.L., Hu J. VLSI Physical Design: From Graph Partitioning to Timing Closure. Springer.-2014, -p. 310
107. eMMC IO Interface Specification. – Synopsys, -2016. –p. 33
108. Кристиансен Т., Торкингтон Н. Perl: Сбоник рецептов для профессионалов. 2-е издание. - М.: ПИТЕР, 2004. – 928с.
109. Harrison, Mark, and Michael McLennan. Effective Tcl/Tk programming: writing better programs with Tcl and Tk. – Addison Wesley Longman Publishing Co., Inc., 1998. – 405p.
110. Development and Application of CAE Automatic System Based-On Tcl/Tk / Jiang, Da Yong, et al // Advanced Materials Research. –2013. – 748. –P. 370-375.
111. Synopsys, Inc., IC Compiler Design Planning User Guide. -2016.-471p.
112. Synopsys, Inc., PrimeRail User Guide. -2015.-288p.
113. Stephan P. C++ Primer Plus. - Boston: Addison-Wesley Professional, 2011. –1200p.
114. Ezust A., Paul E. Introduction to Design Patterns in C++ with Qt. - New Jersey: Prentice Hall, 2011. –768p.
115. Gregorie M., Solter N. Professional C++. - New Jersey: Wrox, 2011. –1104p.
116. Blanchette J., Summerfiled M. C++ GUI Programming with Qt 4. - New Jersey: Prentice Hall, 2008. –752p.
117. Flynt, Clif. Tcl/Tk: A Developer's Guide. – Elsevier, 2012. – 792p.

ՀԱՎԵԼՎԱԾ 1. ՆԵՐԴՐՄԱՆ ԱԿՏԵՐ

SYNOPSIS®

№ 231/18

"13" 03 2018



Հաստատում եմ՝
«ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ
Գլխավոր տնօրեն՝
Հ. Մուսայեյան

Կարո Հրաչիկի Սաֆարյանի «Ինտեգրալ սխեմաների ներքին սնուցման ցանցերի մշակումը» թեմայով թեկնածուական ատենախոսության արդյունքների

ՆԵՐԴՐՄԱՆ ԱԿՏ

ՀԱՊՀ «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ 3-րդ կուրսի ասպիրանտ Կ. Հ. Սաֆարյանի կողմից մշակված ինտեգրալ սխեմաների ներքին սնուցման ցանցերի նախագծման Power Estimate Compiler ծրագրային միջոցը ներդրված է «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում: Այն նախատեսված է ինտեգրալ սխեմաների ներքին սնուցման ցանցերի նախագծման, սնուցման ցանցերում առկա խնդիրների հայտնաբերման և գնահատման համար: Մշակված Power Estimate Compiler ծրագրային միջոցի կիրառումը զգալիորեն պարզեցրել է նման համակարգերի մշակման և նախագծման գործընթացը: Ծրագրային միջոցը ինտեգրալ սխեմաներում սնուցման ցանցերի նախագծման գործընթացի կարևոր մաս է և բավարարում է ժամանակակից էլեկտրոնային նախագծման բնագավառում կիրառվող ծրագրային գործիքային միջոցին ներկայացվող բոլոր պահանջներին:

Անալոգային և խառը ազդանշանային սխեմաների

նախագծման դեպարտամենտի տնօրեն՝

Ա. Աղաջանյան

«ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ
0026, ԳԳ, ԵՐԵՎԱՆ, ԱՐՇԱԿՈՒՆՅԱՏ 41
Դեմ.՝ (+374 10) 49 21 00, ՖԱՔՍ՝ (+374 10) 49 26 96
ԴԿԳԴ 02236362

"SYNOPSIS ARMENIA" CJSC
41 ARSHAKUNYATS AVE., YEREVAN, ARMENIA, 0026
TEL.: (+374 10) 49 21 00, FAX: (+374 10) 49 26 96
TAX PAYER'S ID 02236362

SYNOPSIS®

ՀԱՎԵԼՎԱԾ 2. «POWER ESTIMATE COMPILER» ԾՐԱԳՐԱՅԻՆ ՄԻՋՈՑԻ C++ ԿՈՂԻ ՈՐՈՇ ՀԱՏՎԱԾԸ

```
#include "mainwindow.h"
#include "ui_mainwindow.h"
#include <QTextStream>
#include <Qt>
#include <iostream>

# -*- coding: utf-8 -*-

# Form implementation generated from reading ui file 'input.ui'
#
from PyQt5 import QtCore, QtGui, QtWidgets
from PyQt5.QtWidgets import QApplication, QWidget, QPushButton,
QMessageBox

class Ui_MainWindow(object):
    def setupUi(self, MainWindow):
        MainWindow.setObjectName("MainWindow")
        MainWindow.resize(800, 600)
        MainWindow.setUnifiedTitleAndToolBarOnMac(False)
        self.centralwidget = QtWidgets.QWidget(MainWindow)
        self.centralwidget.setObjectName("centralwidget")
        self.tabWidget = QtWidgets.QTabWidget(self.centralwidget)
        self.tabWidget.setGeometry(QtCore.QRect(0, 0, 801, 581))
        self.tabWidget.setMouseTracking(False)
        self.tabWidget.setFocusPolicy(QtCore.Qt.ClickFocus)
        self.tabWidget.setAcceptDrops(True)
        self.tabWidget.setObjectName("tabWidget")
        self.tab = QtWidgets.QWidget()
        self.tab.setObjectName("tab")
        self.label = QtWidgets.QLabel(self.tab)
        self.label.setGeometry(QtCore.QRect(10, 10, 91, 31))
        self.label.setObjectName("label")
```



```

self.comboBox = QtWidgets.QComboBox(self.tab)
self.comboBox.setGeometry(QtCore.QRect(10, 50, 92, 25))
self.comboBox.setObjectName("comboBox")
self.comboBox.addItem("")
self.comboBox.addItem("")
self.comboBox.addItem("")
self.label_2 = QtWidgets.QLabel(self.tab)
self.label_2.setGeometry(QtCore.QRect(420, 10, 71, 31))
self.label_2.setObjectName("label_2")
self.label_3 = QtWidgets.QLabel(self.tab)
self.label_3.setGeometry(QtCore.QRect(430, 100, 41, 31))
self.label_3.setObjectName("label_3")
self.label_4 = QtWidgets.QLabel(self.tab)
self.label_4.setGeometry(QtCore.QRect(360, 140, 51, 31))
self.label_4.setObjectName("label_4")
self.label_5 = QtWidgets.QLabel(self.tab)
self.label_5.setGeometry(QtCore.QRect(350, 180, 81, 31))
self.label_5.setObjectName("label_5")
self.toolButton = QtWidgets.QToolButton(self.tab)
self.toolButton.setGeometry(QtCore.QRect(420, 40, 61, 25))
self.toolButton.setObjectName("toolButton")
self.lineEdit = QtWidgets.QLineEdit(self.tab)
self.lineEdit.setGeometry(QtCore.QRect(440, 140, 113, 25))
self.lineEdit.setObjectName("lineEdit")
self.label_6 = QtWidgets.QLabel(self.tab)
self.label_6.setGeometry(QtCore.QRect(350, 220, 81, 31))
self.label_6.setObjectName("label_6")
self.lineEdit_2 = QtWidgets.QLineEdit(self.tab)
self.lineEdit_2.setGeometry(QtCore.QRect(440, 180, 113,
25))
self.lineEdit_2.setObjectName("lineEdit_2")
self.lineEdit_3 = QtWidgets.QLineEdit(self.tab)
self.lineEdit_3.setGeometry(QtCore.QRect(440, 220, 113,
25))
self.lineEdit_3.setObjectName("lineEdit_3")

```

```

self.pushButton = QtWidgets.QPushButton(self.tab)
self.pushButton.setGeometry(QtCore.QRect(440, 280, 112,
34))

self.pushButton.setObjectName("pushButton")
self.comboBox_2 = QtWidgets.QComboBox(self.tab)
self.comboBox_2.setGeometry(QtCore.QRect(20, 350, 92, 25))
self.comboBox_2.setObjectName("comboBox_2")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_2.addItem("")
self.comboBox_3 = QtWidgets.QComboBox(self.tab)
self.comboBox_3.setGeometry(QtCore.QRect(140, 350, 92,
25))

self.comboBox_3.setObjectName("comboBox_3")
self.comboBox_3.addItem("")
self.comboBox_3.addItem("")
self.comboBox_3.addItem("")
self.comboBox_3.addItem("")
self.comboBox_3.addItem("")
self.comboBox_4 = QtWidgets.QComboBox(self.tab)
self.comboBox_4.setGeometry(QtCore.QRect(250, 350, 92,
25))

self.comboBox_4.setObjectName("comboBox_4")
self.comboBox_4.addItem("")
self.comboBox_4.addItem("")
self.comboBox_4.addItem("")
self.comboBox_4.addItem("")
self.checkBox = QtWidgets.QCheckBox(self.tab)
self.checkBox.setGeometry(QtCore.QRect(30, 320, 51, 23))
self.checkBox.setAcceptDrops(False)
self.checkBox.setAutoFillBackground(True)
self.checkBox.setChecked(True)

```

```

self.checkBox.setObjectName("checkBox")
self.checkBox_2 = QtWidgets.QCheckBox(self.tab)
self.checkBox_2.setGeometry(QtCore.QRect(150, 320, 81,
23))
self.checkBox_2.setChecked(False)
self.checkBox_2.setObjectName("checkBox_2")
self.checkBox_3 = QtWidgets.QCheckBox(self.tab)
self.checkBox_3.setGeometry(QtCore.QRect(250, 320, 81,
23))
self.checkBox_3.setChecked(True)
self.checkBox_3.setObjectName("checkBox_3")
self.pushButton_2 = QtWidgets.QPushButton(self.tab)
self.pushButton_2.setGeometry(QtCore.QRect(560, 400, 112,
34))
self.pushButton_2.setObjectName("pushButton_2")
self.tabWidget.addTab(self.tab, "")
self.tab_2 = QtWidgets.QWidget()
self.tab_2.setObjectName("tab_2")
self.label_7 = QtWidgets.QLabel(self.tab_2)
self.label_7.setGeometry(QtCore.QRect(60, 40, 61, 31))
self.label_7.setObjectName("label_7")
self.lineEdit_4 = QtWidgets.QLineEdit(self.tab_2)
self.lineEdit_4.setGeometry(QtCore.QRect(150, 40, 113,
25))
self.lineEdit_4.setObjectName("lineEdit_4")
self.label_8 = QtWidgets.QLabel(self.tab_2)
self.label_8.setGeometry(QtCore.QRect(40, 100, 91, 31))
self.label_8.setObjectName("label_8")
self.label_9 = QtWidgets.QLabel(self.tab_2)
self.label_9.setGeometry(QtCore.QRect(10, 200, 121, 31))
self.label_9.setObjectName("label_9")
self.pushButton_3 = QtWidgets.QPushButton(self.tab_2)
self.pushButton_3.setGeometry(QtCore.QRect(150, 100, 112,
34))
self.pushButton_3.setObjectName("pushButton_3")

```

```

self.pushButton_4 = QtWidgets.QPushButton(self.tab_2)
self.pushButton_4.setGeometry(QtCore.QRect(150, 200, 112,
34))

self.pushButton_4.setObjectName("pushButton_4")
self.label_10 = QtWidgets.QLabel(self.tab_2)
self.label_10.setGeometry(QtCore.QRect(10, 310, 121, 31))
self.label_10.setObjectName("label_10")
self.pushButton_5 = QtWidgets.QPushButton(self.tab_2)
self.pushButton_5.setGeometry(QtCore.QRect(150, 300, 112,
34))

self.pushButton_5.setFocusPolicy(QtCore.Qt.ClickFocus)
self.pushButton_5.setObjectName("pushButton_5")
self.label_16 = QtWidgets.QLabel(self.tab_2)
self.label_16.setGeometry(QtCore.QRect(490, 330, 91, 31))
self.label_16.setObjectName("label_16")
self.progressBar_3 = QtWidgets.QProgressBar(self.tab_2)
self.progressBar_3.setGeometry(QtCore.QRect(480, 370, 120,
23))

self.progressBar_3.setProperty("value", 14)
self.progressBar_3.setObjectName("progressBar_3")
self.pushButton_6 = QtWidgets.QPushButton(self.tab_2)
self.pushButton_6.setGeometry(QtCore.QRect(430, 420, 112,
34))

self.pushButton_6.setObjectName("pushButton_6")
self.pushButton_7 = QtWidgets.QPushButton(self.tab_2)
self.pushButton_7.setGeometry(QtCore.QRect(550, 420, 112,
34))

self.pushButton_7.setObjectName("pushButton_7")
self.tabWidget.addTab(self.tab_2, "")
self.tab_3 = QtWidgets.QWidget()
self.tab_3.setObjectName("tab_3")
self.label_11 = QtWidgets.QLabel(self.tab_3)
self.label_11.setGeometry(QtCore.QRect(30, 50, 131, 31))
self.label_11.setObjectName("label_11")
self.label_12 = QtWidgets.QLabel(self.tab_3)

```

```

self.label_12.setGeometry(QtCore.QRect(30, 110, 131, 31))
self.label_12.setObjectName("label_12")
self.label_13 = QtWidgets.QLabel(self.tab_3)
self.label_13.setGeometry(QtCore.QRect(30, 180, 111, 31))
self.label_13.setObjectName("label_13")
self.label_14 = QtWidgets.QLabel(self.tab_3)
self.label_14.setGeometry(QtCore.QRect(30, 240, 111, 31))
self.label_14.setObjectName("label_14")
self.lineEdit_5 = QtWidgets.QLineEdit(self.tab_3)
self.lineEdit_5.setGeometry(QtCore.QRect(170, 50, 113,
25))
self.lineEdit_5.setObjectName("lineEdit_5")
self.lineEdit_6 = QtWidgets.QLineEdit(self.tab_3)
self.lineEdit_6.setGeometry(QtCore.QRect(170, 110, 113,
25))
self.lineEdit_6.setObjectName("lineEdit_6")
self.lineEdit_7 = QtWidgets.QLineEdit(self.tab_3)
self.lineEdit_7.setGeometry(QtCore.QRect(170, 180, 113,
25))
self.lineEdit_7.setObjectName("lineEdit_7")
self.lineEdit_8 = QtWidgets.QLineEdit(self.tab_3)
self.lineEdit_8.setGeometry(QtCore.QRect(170, 240, 113,
25))
self.lineEdit_8.setObjectName("lineEdit_8")
self.progressBar_2 = QtWidgets.QProgressBar(self.tab_3)
self.progressBar_2.setGeometry(QtCore.QRect(100, 340, 120,
23))
self.progressBar_2.setProperty("value", 100)
self.progressBar_2.setObjectName("progressBar_2")
self.label_15 = QtWidgets.QLabel(self.tab_3)
self.label_15.setGeometry(QtCore.QRect(100, 310, 91, 31))
self.label_15.setObjectName("label_15")
self.tabWidget.addTab(self.tab_3, "")
self.tab_4 = QtWidgets.QWidget()
self.tab_4.setObjectName("tab_4")

```

```

self.label_17 = QtWidgets.QLabel(self.tab_4)
self.label_17.setGeometry(QtCore.QRect(10, 40, 131, 31))
self.label_17.setObjectName("label_17")
self.label_18 = QtWidgets.QLabel(self.tab_4)
self.label_18.setGeometry(QtCore.QRect(160, 40, 151, 31))
self.label_18.setObjectName("label_18")
self.label_19 = QtWidgets.QLabel(self.tab_4)
self.label_19.setGeometry(QtCore.QRect(330, 40, 111, 31))
self.label_19.setObjectName("label_19")
self.label_20 = QtWidgets.QLabel(self.tab_4)
self.label_20.setGeometry(QtCore.QRect(20, 80, 21, 31))
self.label_20.setObjectName("label_20")
self.label_21 = QtWidgets.QLabel(self.tab_4)
self.label_21.setGeometry(QtCore.QRect(80, 80, 21, 31))
self.label_21.setObjectName("label_21")
self.label_22 = QtWidgets.QLabel(self.tab_4)
self.label_22.setGeometry(QtCore.QRect(170, 80, 21, 31))
self.label_22.setObjectName("label_22")
self.label_23 = QtWidgets.QLabel(self.tab_4)
self.label_23.setGeometry(QtCore.QRect(220, 80, 21, 31))
self.label_23.setObjectName("label_23")
self.label_24 = QtWidgets.QLabel(self.tab_4)
self.label_24.setGeometry(QtCore.QRect(330, 80, 21, 31))
self.label_24.setObjectName("label_24")
self.label_25 = QtWidgets.QLabel(self.tab_4)
self.label_25.setGeometry(QtCore.QRect(380, 80, 21, 31))
self.label_25.setObjectName("label_25")
self.pushButton_8 = QtWidgets.QPushButton(self.tab_4)
self.pushButton_8.setGeometry(QtCore.QRect(30, 230, 112,
34))
self.pushButton_8.setObjectName("pushButton_8")
self.pushButton_9 = QtWidgets.QPushButton(self.tab_4)
self.pushButton_9.setGeometry(QtCore.QRect(310, 230, 112,
34))
self.pushButton_9.setObjectName("pushButton_9")

```

```

self.lineEdit_9 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_9.setGeometry(QtCore.QRect(10, 120, 41, 25))
self.lineEdit_9.setObjectName("lineEdit_9")
self.lineEdit_10 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_10.setGeometry(QtCore.QRect(70, 120, 41,
25))
self.lineEdit_10.setObjectName("lineEdit_10")
self.lineEdit_11 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_11.setGeometry(QtCore.QRect(210, 120, 41,
25))
self.lineEdit_11.setObjectName("lineEdit_11")
self.lineEdit_12 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_12.setGeometry(QtCore.QRect(160, 120, 41,
25))
self.lineEdit_12.setObjectName("lineEdit_12")
self.lineEdit_13 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_13.setGeometry(QtCore.QRect(370, 120, 41,
25))
self.lineEdit_13.setObjectName("lineEdit_13")
self.lineEdit_14 = QtWidgets.QLineEdit(self.tab_4)
self.lineEdit_14.setGeometry(QtCore.QRect(320, 120, 41,
25))
self.lineEdit_14.setObjectName("lineEdit_14")
self.tabWidget.addTab(self.tab_4, "")
MainWindow.setCentralWidget(self.centralwidget)
self.menubar = QtWidgets.QMenuBar(MainWindow)
self.menubar.setGeometry(QtCore.QRect(0, 0, 800, 21))
self.menubar.setObjectName("menubar")
self.menuFile = QtWidgets.QMenu(self.menubar)
self.menuFile.setObjectName("menuFile")
self.menu = QtWidgets.QMenu(self.menubar)
self.menu.setObjectName("menu")
self.menuHelp = QtWidgets.QMenu(self.menubar)
self.menuHelp.setObjectName("menuHelp")
self.menuTools = QtWidgets.QMenu(self.menubar)

```

```

self.menuTools.setObjectName("menuTools")
MainWindow.setMenuBar(self.menubar)
self.statusbar = QtWidgets.QStatusBar(MainWindow)
self.statusbar.setObjectName("statusbar")
MainWindow.setStatusBar(self.statusbar)
self.actionOpen = QtWidgets.QAction(MainWindow)
self.actionOpen.setObjectName("actionOpen")
self.actionSetup = QtWidgets.QAction(MainWindow)
self.actionSetup.setObjectName("actionSetup")
self.menuFile.addAction(self.actionOpen)
self.menuFile.addAction(self.actionSetup)
self.menu.addSeparator()
self.menubar.addAction(self.menuFile.menuAction())
self.menubar.addAction(self.menu.menuAction())
self.menubar.addAction(self.menuTools.menuAction())
self.menubar.addAction(self.menuHelp.menuAction())

self.retranslateUi(MainWindow)
self.tabWidget.setCurrentIndex(1)
QtCore.QMetaObject.connectSlotsByName(MainWindow)

def retranslateUi(self, MainWindow):
    _translate = QtCore.QCoreApplication.translate
    MainWindow.setWindowTitle(_translate("MainWindow", "Power
Estimate Compiler"))
    self.label.setText(_translate("MainWindow", "Select Test
Chip"))
    self.comboBox.setItemText(0, _translate("MainWindow",
"USB2.0"))
    self.comboBox.setItemText(1, _translate("MainWindow",
"USB3.0"))
    self.comboBox.setItemText(2, _translate("MainWindow",
"EMMC"))
    self.label_2.setText(_translate("MainWindow", "Select
Library"))

```



```

        self.label_3.setText(_translate("MainWindow", "Corner"))
        self.label_4.setText(_translate("MainWindow", "Temp (C)"))
        self.label_5.setText(_translate("MainWindow", "Voltage
Core (V)"))
        self.toolButton.setText(_translate("MainWindow",
"Browse..."))
        self.lineEdit.setText(_translate("MainWindow", "125"))
        self.label_6.setText(_translate("MainWindow", "Voltage IO
(V)"))
        self.lineEdit_2.setText(_translate("MainWindow", "0.72"))
        self.lineEdit_3.setText(_translate("MainWindow", "1.5"))
        self.pushButton.setText(_translate("MainWindow", "Tool
Version"))
        self.comboBox_2.setItemText(0, _translate("MainWindow",
"latest"))
        self.comboBox_2.setItemText(1, _translate("MainWindow",
"icc/2016.12-SP5"))
        self.comboBox_2.setItemText(2, _translate("MainWindow",
"icc/2016.03-SP4"))
        self.comboBox_3.setItemText(0, _translate("MainWindow",
"latest"))
        self.comboBox_3.setItemText(1, _translate("MainWindow",
"pr/2017.06-SP2"))
        self.comboBox_3.setItemText(2, _translate("MainWindow",
"pr/2016.12-SP3"))
        self.comboBox_3.setItemText(3, _translate("MainWindow",
"pr/2015.12-SP2"))
        self.comboBox_4.setItemText(0, _translate("MainWindow",
"latest"))
        self.comboBox_4.setItemText(1, _translate("MainWindow",
"pt/2017.12"))
        self.comboBox_4.setItemText(2, _translate("MainWindow",
"pt/2016.12-SP2"))
        self.checkBox.setText(_translate("MainWindow", "ICC"))

```

```

        self.checkBox_2.setText(_translate("MainWindow", "Prime
Rail"))
        self.checkBox_3.setText(_translate("MainWindow", "Prime
Time"))
        self.pushButton_2.setText(_translate("MainWindow",
"Compile"))

self.tabWidget.setTabText(self.tabWidget.indexOf(self.tab),
_translate("MainWindow", "Input Data Preperation"))
        self.label_7.setText(_translate("MainWindow", "Test
Chip"))
        self.lineEdit_4.setText(_translate("MainWindow", "EMMC"))
        self.label_8.setText(_translate("MainWindow", "Results for
ICC"))
        self.label_9.setText(_translate("MainWindow", "Results for
Prime Rail"))
        self.pushButton_3.setText(_translate("MainWindow",
"Ready"))
        self.pushButton_4.setText(_translate("MainWindow",
"Ready"))
        self.label_10.setText(_translate("MainWindow", "Results
for Prime Time"))
        self.pushButton_5.setText(_translate("MainWindow",
"PushButton"))
        self.label_16.setText(_translate("MainWindow", "Compiling
process"))
        self.pushButton_6.setText(_translate("MainWindow",
"Pause"))
        self.pushButton_7.setText(_translate("MainWindow",
"Cancel"))

self.tabWidget.setTabText(self.tabWidget.indexOf(self.tab_2),
_translate("MainWindow", "Compile"))
        self.label_11.setText(_translate("MainWindow", "Static
Voltage Drop (mV)"))

```

```

        self.label_12.setText(_translate("MainWindow", "Dynmaic
Voltage Drop (mV)"))
        self.label_13.setText(_translate("MainWindow", "Timing
Slack (ns)"))
        self.label_14.setText(_translate("MainWindow", "Area
(um)"))
        self.lineEdit_5.setText(_translate("MainWindow", "161"))
        self.lineEdit_6.setText(_translate("MainWindow", "217"))
        self.lineEdit_7.setText(_translate("MainWindow", "2.105"))
        self.lineEdit_8.setText(_translate("MainWindow",
"20831.9"))
        self.label_15.setText(_translate("MainWindow", "Results
Ready"))

self.tabWidget.setTabText(self.tabWidget.indexOf(self.tab_3),
_translate("MainWindow", "Power/Timing/Area"))
        self.label_17.setText(_translate("MainWindow", "Static
Voltage Drop (mV)"))
        self.label_18.setText(_translate("MainWindow", "Dynmaic
Voltage Drop (mV)"))
        self.label_19.setText(_translate("MainWindow", "Timing
Slack (ns)"))
        self.label_20.setText(_translate("MainWindow", "Min"))
        self.label_21.setText(_translate("MainWindow", "Max"))
        self.label_22.setText(_translate("MainWindow", "Min"))
        self.label_23.setText(_translate("MainWindow", "Max"))
        self.label_24.setText(_translate("MainWindow", "Min"))
        self.label_25.setText(_translate("MainWindow", "Max"))
        self.pushButton_8.setText(_translate("MainWindow", "Save
results in CSV"))
        self.pushButton_9.setText(_translate("MainWindow", "Export
DEF"))
        self.lineEdit_9.setText(_translate("MainWindow", "83"))
        self.lineEdit_10.setText(_translate("MainWindow", "165"))
        self.lineEdit_11.setText(_translate("MainWindow", "433"))

```

```

        self.lineEdit_12.setText(_translate("MainWindow", "150"))
        self.lineEdit_13.setText(_translate("MainWindow",
"2.105"))
        self.lineEdit_14.setText(_translate("MainWindow", "1.98"))

self.tabWidget.setTabText(self.tabWidget.indexOf(self.tab_4),
_translate("MainWindow", "Results"))
        self.menuFile.setTitle(_translate("MainWindow", "File"))
        self.menu.setTitle(_translate("MainWindow", "Edit"))
        self.menuHelp.setTitle(_translate("MainWindow", "Help"))
        self.menuTools.setTitle(_translate("MainWindow", "Tools"))
        self.actionOpen.setText(_translate("MainWindow", "Open"))
        self.actionSetup.setText(_translate("MainWindow",
"Setup"))

if __name__ == "__main__":
    import sys
    app = QtWidgets.QApplication(sys.argv)
    MainWindow = QtWidgets.QMainWindow()
    ui = Ui_MainWindow()
    ui.setupUi(MainWindow)
    MainWindow.show()

    QMessageBox.warning(None, 'Warning!!!', "If you are not select
tool version system will take latest version as a default.",
    QMessageBox.Ok, QMessageBox.Ok)

    #QtGui.QMessageBox.information(None,
QtGui.qApp.tr("Error!!!"),QtGui.qApp.tr("Please enter library
model\n"),QtGui.QMessageBox.Ok)

    sys.exit(app.exec_())

```

ՀԱՎԵԼՎԱԾ 3. ՄՇԱԿՎԱԾ ՀՀԴ-Ի ՆԱԽԱԳԾԻ ՈՐՈՇ ՀԱՏՎԱԾԸ

Verilog նկարագրությունը

```
module burns (DATA , VPN , GDN , LINESTATE0 , RX0DATA , RATE ,
    OPMODE0 , TX0DATA , TST , TX0MARGIN , BYPASSDMDATA0 ,
    AUTORSMENB0 ,
    ADPPRBENB0 , ADPDISCHRG0 , ADPCHRG0 , ACAENB0 , XCVRSEL0 ,
    DPPULLDOWN0 , DMPULLDOWN0 , DCDENB0 , COMMONONN , CHRGSEL0 ,
    BYPASSDPEN0 , BYPASSDPDATA0 , BYPASSDMEN0 , IDPULLUP0 , GDIO ,
    FSXCVROWNER0 , FSSE0EXT0 , FSDATAEXT0 , EXTREFCLK , DVDD ,
    DRVVBUS0 ,
    REFPADCLKM , PHYRESET , MPLLEN , LANE0LOOPBKEN , JTAGTRSTN ,
    JTAGTMS , JTAGTDI , JTAGTCK , RX0P , RX0M , RX0INVERT ,
    RX0EQEN ,
    RX0DATAEN , RETENABLEN , REFSSPEN , REFPADCLKP , TERMSEL0 ,
    TCRESET ,
    SUSPENDM0 , SSCEN , SLEEPM0 , RX0TERMEN , RX0RESET , RX0PLLEN
    ,
    TX0DETECTRXREQ , TX0DATAEN , TX0CMEN , TX0CLK , TX0BEACONEN ,
    TX0AMPLITUDE , TESTPOWERDOWNSSP , TESTPOWERDOWNHSP ,
    VDATDETENB0 ,
    VBUSVLDEXT0 , TXVALID0 , TXENABLEN0 , TX0VBOOSTEN , TX0RESET ,
    TX0PREEMPH , TX0EN , ADPSNS0 , ADPPRB0 , VSSA0 , VREF , VPHIO
    ,
    VDDH0 , VDD330 , VDATTRCENB0 , FSVPLUS0 , FSVMINUS0 , FSLSRCV0
    ,
    CLK48MOHCI , CLK12MOHCI , CHGDET0 , BVALID0 , AVALID0 , RIDA0
    ,
    REFOUTPUTCLK , PHYCLOCK0 , OTGSESSVLD0 , MPLLSTATE , JTAGTDO ,
    IDDIG0 , HOSTDISCONNECT0 , RX0VALID , RX0PLLSTATE , RX0LOS ,
    RX0CLK ,
    RIDGND0 , RIDFLOAT0 , RIDC0 , RIDB0 , TX0DETECTRXRESULT ,
    TX0DETECTRXACK , TX0CMSTATE , TX0CLKOUT , SESSEND0 , RXVALID0
    ,
    RXERROR0 , RXACTIVE0 , DP0 , DM0 , ANALOGTEST , VBUSVALID0 ,
```

```

        TXREADY0 , TX0STATE , TX0P , TX0M , VPTX0 , VPHTC , VPH , VP ,
        VBUS0 , RESREF , ID0 , GD );
inout  [7:0] DATA ;
inout  VPN ;
inout  GDN ;
output [1:0] LINESTATE0 ;
output [39:0] RX0DATA ;
input  [1:0] RATE ;
input  [1:0] OPMODE0 ;
input  [39:0] TX0DATA ;
inout  [1:0] TST ;
input  [1:0] TXOMARGIN ;
input  BYPASSDMDATA0 ;
input  AUTORSMENB0 ;
input  ADPPRBENB0 ;
input  ADPDISCHRG0 ;
input  ADPCHRG0 ;
input  ACAENB0 ;
input  [1:0] XCVRSELO ;
input  DPPULLDOWN0 ;
input  DMPULLDOWN0 ;
input  DCDENB0 ;
input  COMMONONN ;
input  CHRGSELO ;
input  BYPASSDPEN0 ;
input  BYPASSDPDATA0 ;
input  BYPASSDMEN0 ;
input  IDPULLUPO ;
input  GDIO ;
input  FSXCVROWNER0 ;
input  FSSE0EXT0 ;
input  FS0DATAEXT0 ;
input  EXTREFCLK ;
input  DVDD ;
input  DRVVBUS0 ;

```

```
input REFPADCLKM ;
input PHYRESET ;
input MPLLEN ;
input LANE0LOOPBKEN ;
input JTAGTRSTN ;
input JTAGTMS ;
input JTAGTDI ;
input JTAGTCK ;
input RX0P ;
input RX0M ;
input RX0INVERT ;
input RX0EQEN ;
input RX0DATAEN ;
input RETENABLEN ;
input REFSSPEN ;
input REFPADCLKP ;
input TERMSEL0 ;
input TCRESET ;
input SUSPENDM0 ;
input SSCEN ;
input SLEEPM0 ;
input RX0TERMEN ;
input RX0RESET ;
input RX0PLEN ;
input TX0DETECTRXREQ ;
input TX0DATAEN ;
input TX0CMEN ;
input TX0CLK ;
input TX0BEACONEN ;
input TX0AMPLITUDE ;
input TESTPOWERDOWNSSP ;
input TESTPOWERDOWNHSP ;
input VDATDETENB0 ;
input VBUSVLDEXT0 ;
input TXVALID0 ;
```

```
input  TXENABLEN0 ;
input  TX0VBOOSTEN ;
input  TX0RESET ;
input  TX0PREEMPH ;
input  TX0EN ;
output ADPSNS0 ;
output ADPPRB0 ;
input  VSSA0 ;
input  VREF ;
input  VPHIO ;
input  VDDH0 ;
input  VDD330 ;
input  VDATTRCENB0 ;
output FSVPLUS0 ;
output FSVMINUS0 ;
output FSLSRCV0 ;
output CLK48MOHCI ;
output CLK12MOHCI ;
output CHGDET0 ;
output BVALID0 ;
output AVALID0 ;
output RIDA0 ;
output REFOUTPUTCLK ;
output PHYCLOCK0 ;
output OTGSESSVLD0 ;
output MPLLSTATE ;
output JTAGTDO ;
output IDDIG0 ;
output HOSTDISCONNECT0 ;
output RX0VALID ;
output RX0PLLSTATE ;
output RX0LOS ;
output RX0CLK ;
output RIDGND0 ;
output RIDFLOAT0 ;
```



```

output RIDC0 ;
output RIDB0 ;
output TX0DETECTRXRESULT ;
output TX0DETECTRXACK ;
output TX0CMSTATE ;
output TX0CLKOUT ;
output SESSEND0 ;
output RXVALID0 ;
output RXERROR0 ;
output RXACTIVE0 ;
inout DP0 ;
inout DM0 ;
inout ANALOGTEST ;
output VBUSVALID0 ;
output TXREADY0 ;
output TX0STATE ;
output TX0P ;
output TX0M ;
inout VPTX0 ;
inout VPHTC ;
inout VPH ;
inout VP ;
inout VBUS0 ;
inout RESREF ;
inout ID0 ;
inout GD ;

wire net37054 ;
assign net37054 = 1'b0;
wire net37055 ;
assign net37055 = 1'b0;
wire net37056 ;
assign net37056 = 1'b0;
wire net37057 ;
assign net37057 = 1'b0;

```

```

wire [27:0] ZCTRL ;
wire [1:0] TST_PAD ;
wire [39:0] PHY_SCANOUT ;
wire net37058 ;
assign net37058 = 1'b0;
wire net37059 ;
assign net37059 = 1'b0;
wire net37060 ;
assign net37060 = 1'b0;
wire [39:0] PHY_SCANIN ;
wire net37061 ;
assign net37061 = 1'b0;
wire net37062 ;
assign net37062 = 1'b0;
wire net37063 ;
assign net37063 = 1'b0;
wire net37064 ;
assign net37064 = 1'b0;
wire net37065 ;
assign net37065 = 1'b0;
wire net37066 ;
assign net37066 = 1'b0;
wire [2:0] PHY_TXVBOOSTLVL ;
wire [5:0] PHY_FSEL ;
wire [2:0] PHY_LOSBIAS ;
wire [8:0] PHY_SSCREFCLKSEL ;
wire [2:0] PHY_SSCRANGE ;
wire [6:0] PHY_MPLLMULTIPLIER ;
wire [6:0] PHY_TX0PREEMPH ;
wire [1:0] PHY_TX0RATE ;
wire [6:0] PHY_TX0AMPLITUDE ;
wire [19:0] PHY_TX0DATA ;
wire [19:0] PHY_RX0DATA ;
wire [1:0] PHY_RX0LOSFILTER ;
wire [2:0] PHY_RX0EQ ;

```

```

wire [1:0] PHY_RXORATE ;
wire [4:0] PHY_LOSLEVEL ;
wire [15:0] PHY_CRDATAIN ;
wire [1:0] PHY_DTABOUT ;
wire [4:0] PHY_ACJTLEVEL ;
wire [15:0] PHY_CRDATAOUT ;
wire [1:0] PHY_VDATREFTUNE0 ;
wire [1:0] PHY_REFCLKSEL ;
wire [4:0] PHY_TX0TERMOFFSET ;
wire [3:0] PHY_TXVREFTUNE0 ;
wire [1:0] PHY_TXRISETUNE0 ;
wire [1:0] PHY_TXRESTUNE0 ;
wire [1:0] PHY_TXPREEMPAMPTUNE0 ;
wire [1:0] PHY_TXHSXVTUNE0 ;
wire [3:0] PHY_TXFSLSTUNE0 ;
wire [2:0] PHY_OTGTUNE0 ;
wire [2:0] PHY_COMPDISTUNE0 ;
wire [2:0] PHY_SQRXTUNE0 ;
wire [7:0] PHY_DATAINH0 ;
wire net37067 ;
assign net37067 = 1'b0;
wire net37068 ;
assign net37068 = 1'b0;
wire net37069 ;
assign net37069 = 1'b0;
wire net37070 ;
assign net37070 = 1'b0;
wire net37071 ;
assign net37071 = 1'b0;
wire net37072 ;
assign net37072 = 1'b0;
wire net37073 ;
assign net37073 = 1'b0;
wire net37074 ;
assign net37074 = 1'b0;

```

```

wire net37075 ;
assign net37075 = 1'b0;
wire net37076 ;
assign net37076 = 1'b0;
wire net37077 ;
assign net37077 = 1'b0;
wire net37078 ;
assign net37078 = 1'b0;
wire [39:0] RX0DATA_OUTPAD ;
wire net37079 ;
assign net37079 = 1'b0;
wire net37080 ;
assign net37080 = 1'b0;
wire net37081 ;
assign net37081 = 1'b0;
wire net37082 ;
assign net37082 = 1'b0;
wire [39:0] TX0DATA_INPAD ;
wire [1:0] RATE_INPAD ;
wire [1:0] TX0MARGIN_INPAD ;

wire [7:0] PHY_DATAOUT0 ;
wire [1:0] LINESTATE0_OUTPAD ;
wire [71:0] ring_top_ZIOH ;
wire [1:0] XCVRSEL0_INPAD ;
wire [1:0] OPMODE0_INPAD ;
wire [7:0] DATA_INPAD ;

burns_dig burns_dig (.PHY_SSPVREGBYPASS ( PHY_VREGBYPASSSSP ) ,
    .PHY_ATBSP ( PHY_ATBSP ) , .PHY_ATBSM ( PHY_ATBSM ) ,
    .PHY_ATBFP ( PHY_ATBFP ) , .PHY_ATBFM ( PHY_ATBFM ) ,
    .PHY_BSSHIFTDR ( n730 ) , .PHY_BSUPDATEDR ( PHY_BSUPDATEDR ) ,
    .PHY_SCANRST ( PHY_SCANRST ) , .PHY_SCANCLK ( PHY_SCANCLK ) ,
    .PHY_SCANMODE ( n212 ) , .PHY_SCANSHIFT ( n214 ) ,

```

```

        .PHY_TX0CLKOUTEN ( PHY_TX0CLKOUTEN ) , .PHY_BSCLK ( PHY_BSCLK
) ,
        .PHY_BSEXTEST ( PHY_BSEXTEST ) , .PHY_BSEXTESTAC (
PHY_BSEXTESTAC ) ,
        .PHY_BSHIGHZ ( PHY_BSHIGHZ ) , .PHY_BSINIT ( PHY_BSINIT ) ,
        .PHY_BSINVERT ( PHY_BSINVERT ) , .PHY_BSPRELOAD (
PHY_BSPRELOAD ) ,
        .PHY_REFUSEPAD ( PHY_REFUSEPAD ) , .PHY_BSCAPTUREDR (
PHY_BSCAPTUREDR ) ,
        .PHY_BSCLAMP ( PHY_BSCLAMP ) , .PHY_MPLLHALFRATE (
PHY_MPLLHALFRATE ) ,
        .PHY_MPLLWORDCLKEN ( PHY_MPLLWORDCLKEN ) ,
        .PHY_MPLLDWORDCLKEN ( PHY_MPLLDWORDCLKEN ) ,
        .PHY_MPLLQWORDCLKEN ( PHY_MPLLQWORDCLKEN ) ,
        .PHY_MPLLREFSSCCLKEN ( PHY_MPLLREFSSCCLKEN ) ,
        .PHY_REFCLKDIV2 ( PHY_REFCLKDIV2 ) , .PHY_REFSSPEN (
PHY_REFSSPEN ) ,
        .PHY_TX0EN ( PHY_TX0EN ) , .PHY_TX0INVERT ( PHY_TX0INVERT ) ,
        .PHY_TX0RESET ( PHY_TX0RESET ) , .PHY_RX0EQEN ( PHY_RX0EQEN )
,
        .PHY_RX0BITSHIFT ( PHY_RX0BITSHIFT ) , .PHY_TX0VBOOSTEN (
PHY_TX0VBOOSTEN ) ,
        .PHY_TX0BEACONEN ( PHY_TX0BEACONEN ) , .PHY_TX0CLK (
PHY_TX0CLK ) ,
        .PHY_TX0CMEN ( PHY_TX0CMEN ) , .PHY_TX0DATAEN ( PHY_TX0DATAEN
) ,
        .PHY_TX0DETECTRXREQ ( PHY_TX0DETECTRXREQ ) ,
        .PHY_RX0ALIGNEN ( PHY_RX0ALIGNEN ) , .PHY_RX0DATAEN (
PHY_RX0DATAEN ) ,
        .PHY_RX0INVERT ( PHY_RX0INVERT ) , .PHY_RX0LOSEN (
PHY_RX0LOSEN ) ,
        .PHY_RX0PLEN ( PHY_RX0PLEN ) , .PHY_RX0RESET ( PHY_RX0RESET
) ,
        .PHY_RX0TERMEN ( PHY_RX0TERMEN ) , .PHY_HSXCVREXTCTL0 (
PHY_HSXCVREXTCTL0 ) ,

```

```

.PHY_CRWRITE ( PHY_CRWRITE ) , .PHY_CRREAD ( PHY_CRREAD ) ,
.PHY_CRCAPADDR ( PHY_CRCAPADDR ) , .PHY_CRCAPDATA (
PHY_CRCAPDATA ) ,
.PHY_LANE0_IF_WIDTH ( PHY_LANE0_IF_WIDTH ) , .PHY_RTUNEREQ (
PHY_RTUNEREQ ) ,
.PHY_LANE0LOOPBKEN ( PHY_LANE0LOOPBKEN ) ,
.PHY_OTGDISABLE0 ( PHY_OTGDISABLE0 ) , .PHY_PHYRESET (
PHY_PHYRESET ) ,
.PHY_REFALTCLKP ( PHY_REFALTCLKP ) , .PHY_REFALTCLKM (
PHY_REFALTCLKM ) ,
.PHY_VREGBYPASSHSP ( PHY_VREGBYPASSHSP ) ,
.PHY_VBUSVLDEXTSELO ( PHY_VBUSVLDEXTSELO ) , .PHY_BYPASSSELO (
n696 ) ,
.PHY_LOOPBACKENB0 ( PHY_LOOPBACKENB0 ) , .PHY_TESTBYPASS (
PHY_TESTBYPASS ) ,
.PHY_PORTRESET0 ( PHY_PORTRESET0 ) , .PHY_ATERESET (
PHY_ATERESET ) ,
.PHY_TXPREEMPPULSETUNE0 ( PHY_TXPREEMPPULSETUNE0 ) ,
.PHY_WORDINTERFACE0 ( PHY_WORDINTERFACE0 ) ,
.PHY_TXVALIDH0 ( PHY_TXVALIDH0 ) ,
.PHY_TXBITSTUFFENH0 ( PHY_TXBITSTUFFENH0 ) ,
.PHY_TXBITSTUFFEN0 ( PHY_TXBITSTUFFEN0 ) , .RX0LOS_OUTPAD (
n724 ) ,
.REFOUTPUTCLK_OUTPAD ( REFOUTPUTCLK_OUTPAD ) ,
.MPLLSTATE_OUTPAD ( MPLLSTATE_OUTPAD ) , .jtag_tc_tdo ( n733 )
,
.JTAGTDO_OUTPAD ( JTAGTDO_OUTPAD ) ,
.PHY_TESTPOWERDOWNSSP ( PHY_TESTPOWERDOWNSSP ) ,
.PHY_TESTPOWERDOWNHSP ( PHY_TESTPOWERDOWNHSP ) ,
.PHY_TESTBURNIN ( n707 ) ,
.TX0CLKOUT_OUTPAD ( TX0CLKOUT_OUTPAD ) ,
.TX0STATE_OUTPAD ( TX0STATE_OUTPAD ) ,
.TX0CMSTATE_OUTPAD ( TX0CMSTATE_OUTPAD ) ,
.TX0DETECTRXACK_OUTPAD ( TX0DETECTRXACK_OUTPAD ) ,
.TX0DETECTRXRESULT_OUTPAD ( TX0DETECTRXRESULT_OUTPAD ) ,

```

```

        .RX0CLK_OUTPAD ( RX0CLK_OUTPAD ) , .RX0VALID_OUTPAD (
RX0VALID_OUTPAD ) ,
        .RX0PLLSTATE_OUTPAD ( n726 ) , .PHY_MPLLWORDCLK (
PHY_MPLLWORDCLK ) ,
        .PHY_MPLLDWORDCLK ( PHY_MPLLDWORDCLK ) ,
        .PHY_MPLLQWORDCLK ( PHY_MPLLQWORDCLK ) , .PHY_MPLLSTATE (
PHY_MPLLSTATE ) ,
        .PHY_BSOUT ( PHY_BSOUT ) , .PHY_SCANNLNSO ( PHY_SCANNLNSO ) ,
        .PHY_SCANSO ( net37054 ) , .VPHTC ( net37055 ) , .PHY_RX1CLK
( GDN ) ,
        .PHY_RX1LOS ( GDN ) , .PHY_RX1PLLSTATE ( GDN ) , .PHY_RX1VALID
( GDN ) ,
        .PHY_TX1CMSTATE ( GDN ) , .PHY_TX1DETECTRXACK ( GDN ) ,
        .PHY_TX1DETECTRXRESULT ( GDN ) , .PHY_TX1STATE ( GDN ) ,
        .PHY_RX0CLK ( net37056 ) , .PHY_RX0LOS ( PHY_RX0LOS ) ,
        .PHY_RX0PLLSTATE ( PHY_RX0PLLSTATE ) , .PHY_RX0VALID (
PHY_RX0VALID ) ,
        .PHY_TX0CMSTATE ( PHY_TX0CMSTATE ) ,
        .PHY_TX0DETECTRXACK ( PHY_TX0DETECTRXACK ) ,
        .PHY_TX0DETECTRXRESULT ( PHY_TX0DETECTRXRESULT ) ,
        .PHY_TX0STATE ( PHY_TX0STATE ) , .JTAGTCK_INPAD ( n11545 ) ,
        .JTAGTMS_INPAD ( n2667 ) , .JTAGTDI_INPAD ( n2661 ) ,
        .jtag_phy_tdo ( jtag_phy_tdo ) ,
        .TESTPOWERDOWNSSP_INPAD ( TESTPOWERDOWNSSP_INPAD ) ,
        .TESTPOWERDOWNHSP_INPAD ( TESTPOWERDOWNHSP_INPAD ) ,
        .TXVALID0_INPAD ( net37057 ) , .PHY_CRACK ( PHY_CRACK ) ,
        .RX0PLLEN_INPAD ( RX0PLLEN_INPAD ) , .RX0TERMEN_INPAD (
RX0TERMEN_INPAD ) ,
        .RX0EQEN_INPAD ( RX0EQEN_INPAD ) ,
        .PHY_REFOUTPUTCLK ( CTS_phy_ssp_x1_ref_ana_clk_CTO_delay23 ) ,
        .PHYRESET_INPAD ( PHYRESET_INPAD ) , .TCRESET_INPAD (
TCRESET_INPAD ) ,
        .REFSSPEN_INPAD ( REFSSPEN_INPAD ) , .JTAGTRSTN_INPAD ( n147 )
,

```

```

        .TX0DATAEN_INPAD ( TX0DATAEN_INPAD ) , .TX0CMEN_INPAD (
TX0CMEN_INPAD ) ,
        .TX0BEACONEN_INPAD ( TX0BEACONEN_INPAD ) ,
        .TX0VBOOSTEN_INPAD ( TX0VBOOSTEN_INPAD ) ,
        .TX0DETECTRXREQ_INPAD ( TX0DETECTRXREQ_INPAD ) ,
        .RX0INVERT_INPAD ( RX0INVERT_INPAD ) , .RX0RESET_INPAD (
RX0RESET_INPAD ) ,
        .RX0DATAEN_INPAD ( RX0DATAEN_INPAD ) ,
        .LANE0LOOPBKEN_INPAD ( LANE0LOOPBKEN_INPAD ) ,
        .TX0PREEMPH_INPAD ( TX0PREEMPH_INPAD ) ,
        .TX0AMPLITUDE_INPAD ( TX0AMPLITUDE_INPAD ) , .TX0CLK_INPAD (
TX0CLK_INPAD ) ,
        .PHY_TX0CLKOUT ( PHY_TX0CLKOUT_G1B32I1_1 ) , .PHY_TX1CLKOUT (
GDN ) ,
        .TX0RESET_INPAD ( TX0RESET_INPAD ) , .TX0EN_INPAD (
TX0EN_INPAD ) ,
        .ZCTRL ( ZCTRL ) ,
        .RINGTOP_DS ( {SYNOPTSYS_UNCONNECTED_64 ,
SYNOPTSYS_UNCONNECTED_65 ,
        SYNOPTSYS_UNCONNECTED_66 , SYNOPTSYS_UNCONNECTED_67 } ) ,
        .RINGTOP_SR ( {RINGTOP_SR_1_ , n633 } ) ,
        .PHY_PLLPTUNE ( {SYNOPTSYS_UNCONNECTED_60 ,
SYNOPTSYS_UNCONNECTED_61 ,
        SYNOPTSYS_UNCONNECTED_62 , SYNOPTSYS_UNCONNECTED_63 } ) ,
        .TST_PAD ( TST_PAD ) ,
        .PHY_SCANOUT ( {PHY_SCANOUT[39] , PHY_SCANOUT[38] ,
PHY_SCANOUT[37] ,
        PHY_SCANOUT[36] , PHY_SCANOUT[35] , PHY_SCANOUT[34] ,
PHY_SCANOUT[33] ,
        PHY_SCANOUT[32] , PHY_SCANOUT[31] , PHY_SCANOUT[30] ,
PHY_SCANOUT[29] ,
        PHY_SCANOUT[28] , PHY_SCANOUT[27] , PHY_SCANOUT[26] ,
PHY_SCANOUT[25] ,
        PHY_SCANOUT[24] , PHY_SCANOUT[23] , PHY_SCANOUT[22] ,
PHY_SCANOUT[21] ,

```



```

        PHY_SCANOUT[20] , PHY_SCANOUT[19] , PHY_SCANOUT[18] , net37058
    ,
        PHY_SCANOUT[16] , PHY_SCANOUT[15] , PHY_SCANOUT[14] ,
PHY_SCANOUT[13] ,
        PHY_SCANOUT[12] , PHY_SCANOUT[11] , PHY_SCANOUT[10] ,
PHY_SCANOUT[9] ,
        PHY_SCANOUT[8] , net37060 , net37059 , net37066 , net37065 ,
        net37064 , net37063 , net37062 , net37061 } ) ,
        .PHY_TESTADDR0 ( {SYNOPSIS_UNCONNECTED_7 ,
SYNOPSIS_UNCONNECTED_6 ,
        SYNOPSIS_UNCONNECTED_5 , SYNOPSIS_UNCONNECTED_4 } ) ,
        .PHY_PLLITUNE ( {SYNOPSIS_UNCONNECTED_58 ,
SYNOPSIS_UNCONNECTED_59 } ) ,
        .PHY_SCANIN ( {PHY_SCANIN[39] , PHY_SCANIN[38] ,
PHY_SCANIN[37] , PHY_SCANIN[36] ,
        PHY_SCANIN[35] , PHY_SCANIN[34] , PHY_SCANIN[33] ,
PHY_SCANIN[32] ,
        PHY_SCANIN[31] , PHY_SCANIN[30] , PHY_SCANIN[29] ,
PHY_SCANIN[28] ,
        PHY_SCANIN[27] , PHY_SCANIN[26] , PHY_SCANIN[25] ,
PHY_SCANIN[24] ,
        PHY_SCANIN[23] , PHY_SCANIN[22] , PHY_SCANIN[21] ,
PHY_SCANIN[20] ,
        PHY_SCANIN[19] , SYNOPSIS_UNCONNECTED_8 , PHY_SCANIN[17] ,
        PHY_SCANIN[16] , PHY_SCANIN[15] , PHY_SCANIN[14] ,
PHY_SCANIN[13] ,
        PHY_SCANIN[12] , PHY_SCANIN[11] , PHY_SCANIN[10] ,
PHY_SCANIN[9] ,
        SYNOPSIS_UNCONNECTED_15 , SYNOPSIS_UNCONNECTED_14 ,
        SYNOPSIS_UNCONNECTED_13 , SYNOPSIS_UNCONNECTED_20 ,
        SYNOPSIS_UNCONNECTED_19 , SYNOPSIS_UNCONNECTED_18 ,
        SYNOPSIS_UNCONNECTED_17 , SYNOPSIS_UNCONNECTED_16 ,
PHY_SCANIN[0] } ) ,
        .PHY_TXVBOOSTLVL ( PHY_TXVBOOSTLVL ) , .PHY_FSEL ( PHY_FSEL )
    ,

```

```

.PHY_LOSBIAS ( PHY_LOSBIAS ) , .PHY_SSCREFCLKSEL (
PHY_SSCREFCLKSEL ) ,
.PHY_SSCRANGE ( PHY_SSCRANGE ) , .PHY_MPLLMULTIPLIER (
PHY_MPLLMULTIPLIER ) ,
.PHY_TX1PREEMPH ( {SYNOPSISYS_UNCONNECTED_21 ,
SYNOPSISYS_UNCONNECTED_46 ,
SYNOPSISYS_UNCONNECTED_47 , SYNOPSISYS_UNCONNECTED_48 ,
SYNOPSISYS_UNCONNECTED_49 , SYNOPSISYS_UNCONNECTED_50 ,
SYNOPSISYS_UNCONNECTED_51 } ) ,
.PHY_TX1RATE ( {SYNOPSISYS_UNCONNECTED_52 ,
SYNOPSISYS_UNCONNECTED_53 } ) ,
.PHY_TX1AMPLITUDE ( {SYNOPSISYS_UNCONNECTED_38 ,
SYNOPSISYS_UNCONNECTED_39 ,
SYNOPSISYS_UNCONNECTED_40 , SYNOPSISYS_UNCONNECTED_41 ,
SYNOPSISYS_UNCONNECTED_42 , SYNOPSISYS_UNCONNECTED_43 ,
SYNOPSISYS_UNCONNECTED_44 } ) ,
.PHY_TX1DATA ( {SYNOPSISYS_UNCONNECTED_24 ,
SYNOPSISYS_UNCONNECTED_23 ,
SYNOPSISYS_UNCONNECTED_22 , SYNOPSISYS_UNCONNECTED_32 ,
SYNOPSISYS_UNCONNECTED_31 , SYNOPSISYS_UNCONNECTED_30 ,
SYNOPSISYS_UNCONNECTED_29 , SYNOPSISYS_UNCONNECTED_28 ,
SYNOPSISYS_UNCONNECTED_27 , SYNOPSISYS_UNCONNECTED_26 ,
SYNOPSISYS_UNCONNECTED_25 , SYNOPSISYS_UNCONNECTED_55 ,
SYNOPSISYS_UNCONNECTED_54 , SYNOPSISYS_UNCONNECTED_45 ,
SYNOPSISYS_UNCONNECTED_37 , SYNOPSISYS_UNCONNECTED_36 ,
SYNOPSISYS_UNCONNECTED_35 , SYNOPSISYS_UNCONNECTED_34 ,
SYNOPSISYS_UNCONNECTED_33 , SYNOPSISYS_UNCONNECTED_71 } ) ,
.PHY_RX1LOSFILTER ( {SYNOPSISYS_UNCONNECTED_11 ,
SYNOPSISYS_UNCONNECTED_12 } ) ,
.PHY_RX1EQ ( {SYNOPSISYS_UNCONNECTED_68 ,
SYNOPSISYS_UNCONNECTED_57 ,
SYNOPSISYS_UNCONNECTED_56 } ) ,
.PHY_RX1RATE ( {SYNOPSISYS_UNCONNECTED_70 ,
SYNOPSISYS_UNCONNECTED_69 } ) ,

```

```

        .PHY_RX1DATA ( {GDN , GDN , GDN , GDN , GDN , GDN , GDN , GDN
, GDN , GDN ,
        GDN , GDN , GDN , GDN , GDN , GDN , GDN , GDN , GDN , GDN } )
,
        .PHY_TXOPREEMPH ( PHY_TXOPREEMPH ) , .PHY_TXORATE (
PHY_TXORATE ) ,
        .PHY_TX0AMPLITUDE ( PHY_TX0AMPLITUDE ) , .PHY_TX0DATA (
PHY_TX0DATA ) ,
        .PHY_RX0DATA ( PHY_RX0DATA ) , .PHY_RX0LOSFILTER (
PHY_RX0LOSFILTER ) ,
        .PHY_RX0EQ ( PHY_RX0EQ ) , .PHY_RXORATE ( PHY_RXORATE ) ,
        .PHY_LOSLEVEL ( PHY_LOSLEVEL ) , .PHY_CRDATAIN ( PHY_CRDATAIN
) ,
        .PHY_DTBOU ( PHY_DTBOU ) , .PHY_ACJTLEVEL ( PHY_ACJTLEVEL )
,
        .PHY_CRDATAOUT ( PHY_CRDATAOUT ) ,
        .PHY_CHRGSRCPUENB0 ( {SYNOPSIS_UNCONNECTED_9 ,
SYNOPSIS_UNCONNECTED_10 } ) ,
        .PHY_TX1TERMOFFSET ( {SYNOPSIS_UNCONNECTED_76 ,
SYNOPSIS_UNCONNECTED_75 ,
        SYNOPSIS_UNCONNECTED_74 , SYNOPSIS_UNCONNECTED_73 ,
        SYNOPSIS_UNCONNECTED_72 } ) ,
        .PHY_VDATREFTUNE0 ( PHY_VDATREFTUNE0 ) ,
        .PHY_REFCLKDIV ( {SYNOPSIS_UNCONNECTED_2 ,
SYNOPSIS_UNCONNECTED_3 } ) ,
        .PHY_REFCLKSEL ( PHY_REFCLKSEL ) , .PHY_TX0TERMOFFSET (
PHY_TX0TERMOFFSET ) ,
        .PHY_TXVREFTUNE0 ( PHY_TXVREFTUNE0 ) , .PHY_TXRISETUNE0 (
PHY_TXRISETUNE0 ) ,
        .PHY_TXRESTUNE0 ( PHY_TXRESTUNE0 ) ,
        .PHY_TXPREEMPAMPTUNE0 ( PHY_TXPREEMPAMPTUNE0 ) ,
        .PHY_TXHSXVTUNE0 ( PHY_TXHSXVTUNE0 ) , .PHY_TXFSLSTUNE0 (
PHY_TXFSLSTUNE0 ) ,
        .PHY_OTGTUNE0 ( PHY_OTGTUNE0 ) , .PHY_COMPDISTUNE0 (
PHY_COMPDISTUNE0 ) ,

```

```

        .PHY_SQRXTUNE0 ( PHY_SQRXTUNE0 ) , .PHY_DATAINH0 (
PHY_DATAINH0 ) ,
        .PHY_VATESTENB ( {SYNOPSISYS_UNCONNECTED_1 , PHY_VATESTENB_0_ }
) ,
        .DATA_EPAD ( {SYNOPSISYS_UNCONNECTED_80 ,
SYNOPSISYS_UNCONNECTED_79 ,
        SYNOPSISYS_UNCONNECTED_78 , SYNOPSISYS_UNCONNECTED_77 ,
        SYNOPSISYS_UNCONNECTED_88 , SYNOPSISYS_UNCONNECTED_87 ,
        SYNOPSISYS_UNCONNECTED_86 , SYNOPSISYS_UNCONNECTED_85 } ) ,
        .DATA_OUTPAD ( {SYNOPSISYS_UNCONNECTED_84 ,
SYNOPSISYS_UNCONNECTED_83 ,
        SYNOPSISYS_UNCONNECTED_82 , SYNOPSISYS_UNCONNECTED_81 ,
        SYNOPSISYS_UNCONNECTED_92 , SYNOPSISYS_UNCONNECTED_91 ,
        SYNOPSISYS_UNCONNECTED_90 , SYNOPSISYS_UNCONNECTED_89 } ) ,
        .PHY_DATAOUT0 ( {net37070 , net37069 , net37068 , net37067 ,
net37074 , net37073 ,
        net37072 , net37071 } ) ,
        .PHY_DATAIN0 ( {SYNOPSISYS_UNCONNECTED_96 ,
SYNOPSISYS_UNCONNECTED_95 ,
        SYNOPSISYS_UNCONNECTED_94 , SYNOPSISYS_UNCONNECTED_93 ,
        SYNOPSISYS_UNCONNECTED_100 , SYNOPSISYS_UNCONNECTED_99 ,
        SYNOPSISYS_UNCONNECTED_98 , SYNOPSISYS_UNCONNECTED_97 } ) ,
        .DATA_INPAD ( {net37078 , net37077 , net37076 , net37075 ,
net37082 , net37081 ,
        net37080 , net37079 } ) ,
        .RX0DATA_OUTPAD ( RX0DATA_OUTPAD ) , .TX0DATA_INPAD (
TX0DATA_INPAD ) ,
        .RATE_INPAD ( RATE_INPAD ) , .TX0MARGIN_INPAD (
TX0MARGIN_INPAD ) ,
        .GDN ( GDN ) , .VPN ( VPN ) , .IN0 ( n734 ) , .IN1 ( n730 ) ,
.IN2 ( n730 ) ,
        .IN3 ( n731 ) , .IN4 ( n730 ) , .IN5 ( n730 ) , .IN6 ( n731 )
, .IN7 ( n4668 ) ,
        .IN8 ( n731 ) , .IN9 ( n731 ) , .IN10 ( n731 ) , .IN11 ( n730
) ,

```

```

.IN12 ( n731 ) , .IN13 ( n731 ) , .IN14 ( n730 ) , .IN15 (
n730 ) ,
.IN16 ( n731 ) , .IN17 ( n730 ) , .IN18 ( n731 ) , .IN19 (
n4669 ) ,
.IN20 ( n4668 ) , .IN21 ( n4668 ) , .IN22 ( n709 ) , .IN23 (
n704 ) ,
.IN24 ( n703 ) , .IN25 ( PHY_LANE0_IF_WIDTH ) , .IN26 ( n694 )
,
.IN27 ( PHY_TXRESTUNE0[1] ) , .IN28 ( PHY_TXRESTUNE0[0] ) ,
.IN29 ( PHY_TXRISETUNE0[0] ) , .IN30 ( PHY_TXRISETUNE0[1] ) ,
.IN31 ( PHY_TXHSXVTUNE0[1] ) , .IN32 ( PHY_TXHSXVTUNE0[0] ) ,
.IN33 ( PHY_RX0LOSFILTER[1] ) , .IN34 ( PHY_SQRXTUNE0[2] ) ,
.IN35 ( PHY_SQRXTUNE0[1] ) , .IN36 ( PHY_SQRXTUNE0[0] ) ,
.IN37 ( PHY_COMPDISTUNE0[2] ) , .IN38 ( PHY_COMPDISTUNE0[1] )
,
.IN39 ( PHY_COMPDISTUNE0[0] ) , .IN40 ( PHY_OTGTUNE0[1] ) ,
.IN41 ( PHY_OTGTUNE0[0] ) , .IN42 ( PHY_OTGTUNE0[2] ) , .IN43
( n671 ) ,
.IN44 ( n670 ) , .IN45 ( n669 ) , .IN46 ( n4549 ) ,
.IN47 ( PHY_TXVREFTUNE0[2] ) , .IN48 ( PHY_TXVREFTUNE0[3] ) ,
.IN49 ( PHY_TXVREFTUNE0[1] ) , .IN50 ( n1198 ) ,
.IN51 ( PHY_TXVREFTUNE0[0] ) , .IN52 ( PHY_TXFSLSTUNE0[3] ) ,
.IN53 ( PHY_TXFSLSTUNE0[2] ) , .IN54 ( PHY_TXFSLSTUNE0[1] ) ,
.IN55 ( PHY_TXFSLSTUNE0[0] ) , .IN56 ( n597 ) , .IN57 ( n595 )
,
.IN58 ( n594 ) , .IN59 ( n591 ) , .IN60 ( n590 ) , .IN61 (
n589 ) ,
.IN62 ( n588 ) , .IN63 ( n587 ) , .IN64 ( n585 ) , .IN65 (
n584 ) ,
.IN66 ( n583 ) , .IN67 ( n582 ) , .IN68 ( n581 ) , .IN69 (
n580 ) ,
.IN70 ( n579 ) , .IN71 ( n577 ) , .IN72 ( n576 ) , .IN73 (
n575 ) ,
.IN74 ( n574 ) , .IN75 ( n573 ) , .IN76 ( n572 ) , .IN77 (
n1296 ) ,

```

```

.IN78 ( n553 ) , .IN79 ( n1377 ) , .IN80 ( n1436 ) , .IN81 (
ZCTRL[9] ) ,
.IN82 ( n1532 ) , .IN83 ( n1565 ) , .IN84 ( ZCTRL[5] ) , .IN85
( ZCTRL[2] ) ,
.IN86 ( n4553 ) , .IN87 ( n1772 ) , .IN88 ( n1823 ) , .IN89 (
n1859 ) ,
.IN90 ( n417 ) , .IN91 ( n416 ) , .IN92 ( n415 ) , .IN93 (
n1918 ) ,
.IN94 ( n1952 ) , .IN95 ( n1994 ) , .IN96 ( ZCTRL[11] ) ,
.IN97 ( ZCTRL[12] ) ,
.IN98 ( n4758 ) , .IN99 ( ZCTRL[25] ) , .IN100 (
PHY_RXOLOSFILTER[0] ) ,
.IN101 ( n327 ) , .IN102 ( ZCTRL[1] ) , .IN103 ( n310 ) ,
.IN104 ( ZCTRL[4] ) ,
.IN105 ( n2365 ) , .IN106 ( ZCTRL[0] ) , .IN107 ( ZCTRL[27] )
,
.IN108 ( n2494 ) , .IN109 ( ZCTRL[21] ) , .IN110 (
PHY_BSINVERT ) ,
.IN111 ( n210 ) , .IN112 ( n210 ) , .IN113 ( n210 ) , .IN114 (
n210 ) ,
.IN115 ( n210 ) , .IN116 ( n210 ) , .IN117 ( n210 ) , .IN118 (
n210 ) ,
.IN119 ( n210 ) , .IN120 ( n4567 ) , .IN121 ( n4567 ) , .IN122
( n210 ) ,
.IN123 ( n4567 ) , .IN124 ( n210 ) , .IN125 ( n4567 ) , .IN126
( n4567 ) ,
.IN127 ( n4567 ) , .IN128 ( n4567 ) , .IN129 ( n4567 ) ,
.IN130 ( n4567 ) ,
.IN131 ( n4567 ) , .IN132 ( n4567 ) , .IN133 ( n4567 ) ,
.IN134 ( n4567 ) ,
.IN135 ( n4567 ) , .IN136 ( n4567 ) , .IN137 ( PHY_BSUPDATEDR
) ,
.IN138 ( PHY_BSUPDATEDR ) , .IN139 ( PHY_BSCAPTUREDR ) ,
.IN140 ( PHY_BSCAPTUREDR ) , .IN141 ( n4736 ) , .IN142 ( n4736
) ,

```

```

        .IN143 ( n4736 ) , .IN144 ( n4736 ) , .IN145 ( n189 ) , .IN146
( n188 ) ,
        .IN147 ( PHY_TX0AMPLITUDE[6] ) , .IN148 ( n186 ) , .IN149 (
n185 ) ,
        .IN150 ( n184 ) , .IN151 ( PHY_TX0PREEMPH[3] ) ,
        .IN152 ( PHY_TX0AMPLITUDE[0] ) , .IN153 ( PHY_TX0AMPLITUDE[1]
) ,
        .IN154 ( PHY_TX0AMPLITUDE[2] ) , .IN155 ( PHY_TX0AMPLITUDE[3]
) ,
        .IN156 ( PHY_TX0AMPLITUDE[4] ) , .IN157 ( PHY_TX0AMPLITUDE[5]
) ,
        .IN158 ( n3611 ) , .IN159 ( n2662 ) , .TX0CLK_INPAD_cts_0 (
n11547 ) ,
        .JTAGTCK_INPAD_cts_1 ( JTAGTCK_INPAD_G2IP_2 ) ,
        .JTAGTCK_INPAD_cts_6_2 ( JTAGTCK_INPAD_G2B12I1_1 ) ,
        .PHY_REFOUTPUTCLK_cts_0 ( PHY_REFOUTPUTCLK_G1IP ) ,
        .PHY_MPLLWORDCLK_cts_0 ( PHY_MPLLWORDCLK_G1B12I1_1 ) ,
        .PHY_MPLLDWORDCLK_cts_0 ( PHY_MPLLDWORDCLK_G1B1I1_1 ) ,
        .cts_0_1 ( PHY_MPLLQWORDCLK_G1B1I1_1 ) , .cts_0_2 (
PHY_RX0CLK_G1B1I1_1 ) ) ;

SEQ_BUF_12 icc_cts74 (.X ( n11179 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11508 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts73 (.X ( n11506 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11507 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts72 (.X ( n11177 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11506 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts71 (.X ( n11504 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11505 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts70 (.X ( n11175 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11504 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts69 (.X ( n11502 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11503 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts68 (.X ( n11173 ) , .VDD ( VPN ) , .VSS ( GDN )
, .A ( n11502 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;

```

```

SEQ_BUF_12 icc_cts67 (.X ( n11500 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11501 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts66 (.X ( n11171 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11500 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts65 (.X ( n11498 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11499 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_12 icc_cts64 (.X ( n11169 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11498 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts63 (.X ( n11167 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11490 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts62 (.X ( n11166 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11167 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts61 (.X ( n11165 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11488 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts60 (.X ( n11164 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11165 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts59 (.X ( n11163 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11486 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts58 (.X ( n11162 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11163 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 icc_cts57 (.X ( n11161 ) , .VDD ( VPN ) , .VSS ( GDN )
    , .A ( n11484 ) , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SNPS_D3M_PVDDQ_CAP ring_top_pad_VPHIO_17 (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
    , .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDD (
VPN )
    , .MVSSQ ( GDIO ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PVDDQ_ESD ring_top_pad_VPHIO_18 (.MVAA_PLL ( VPHIO )
    , .MVDDQ ( VPHIO ) , .MVREF ( ring_top_MVREF ) , .ZIOH (
ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDD (
VPN )
    , .MVSSQ ( GDIO ) , .MVSS ( GDN ) ) ;

```



```

SNPS_D3M_PVDDQ_CAP ring_top_pad_VPHIO_19 (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
    , .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDD (
VPN )
    , .MVSSQ ( GDIO ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PVREF_NS ring_top_pad_VREF (.ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH )
    , .REFSEL ( {SEP_TIE0_1_U2219_net , SEP_TIE0_1_U2220_net ,
SEP_TIE1_1_U321_net ,
    SEP_TIE0_1_U2218_net , SEP_TIE0_1_U2221_net ,
SEP_TIE1_1_U320_net } )
    , .REFEN ( SEP_TIE1_1_U319_net ) , .MVDD ( VPN ) , .MVREF (
ring_top_MVREF )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .MVAA_PLL ( VPHIO ) ,
.MVSS ( GDN )
    , .ZCTRL ( {n4565 , n1281 , n2186 , n4019 , n2358 , n1370 ,
n2528 , n1891 ,
    n1945 , n2488 , n1761 , n1852 , n1695 , n1799 , n387 , n2072 ,
    n2027 , n2129 , n1458 , n1559 , n1519 , n557 , n1609 , n302 ,
    n1417 , n1649 , n2220 , n2409 } ) ) ;
SNPS_D3M_PVREF_EW ring_top_pad_VREF_1 (.ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH )
    , .REFSEL ( {SEP_TIE0_1_U2215_net , SEP_TIE0_1_U2216_net ,
SEP_TIE1_1_U318_net ,
    SEP_TIE0_1_U2214_net , SEP_TIE0_1_U2217_net ,
SEP_TIE1_1_U317_net } )
    , .REFEN ( SEP_TIE1_1_U316_net ) , .MVDD ( VPN ) , .MVREF (
ring_top_MVREF )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .MVAA_PLL ( VPHIO ) ,
.MVSS ( GDN )
    , .ZCTRL ( {n3778 , n4404 , n4056 , n4031 , n3990 , n4375 ,
n3904 , n4160 ,
    n4147 , n3922 , n4222 , n4180 , n4236 , n4205 , n4130 , n4098
    ,

```

```

n4116 , n4075 , n4334 , n4298 , n4318 , n4391 , n4273 , n4005
,
n4354 , n4252 , n4040 , n3964 } ) ) ;
SNPS_D3M_PCORNER ring_top_pad_CORNER_LR (.MVDDQ ( VPHIO ) , .MVSS
( GDN )
, .MVREF ( ring_top_MVREF ) , .LENH ( ring_top_LENH )
, .ZIOH ( ring_top_ZIOH ) , .POCH ( ring_top_POCH ) , .MVSSQ (
GDIO )
, .MVDD ( VPN ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PCORNER ring_top_pad_CORNER_LL (.MVDDQ ( VPHIO ) , .MVSS
( GDN )
, .MVREF ( ring_top_MVREF ) , .LENH ( ring_top_LENH )
, .ZIOH ( ring_top_ZIOH ) , .POCH ( ring_top_POCH ) , .MVSSQ (
GDIO )
, .MVDD ( VPN ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PCORNER ring_top_pad_CORNER_UR (.MVDDQ ( VPHIO ) , .MVSS
( GDN )
, .MVREF ( ring_top_MVREF ) , .LENH ( ring_top_LENH )
, .ZIOH ( ring_top_ZIOH ) , .POCH ( ring_top_POCH ) , .MVSSQ (
GDIO )
, .MVDD ( VPN ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PCORNER ring_top_pad_CORNER_UL (.MVDDQ ( VPHIO ) , .MVSS
( GDN )
, .MVREF ( ring_top_MVREF ) , .LENH ( ring_top_LENH )
, .ZIOH ( ring_top_ZIOH ) , .POCH ( ring_top_POCH ) , .MVSSQ (
GDIO )
, .MVDD ( VPN ) , .MVAA_PLL ( VPHIO ) ) ;
SNPS_D3M_PVAA_PLL ring_top_pad_PVAA_PLL_B2 (.MVDDQ ( VPHIO )
, .MVAA_PLL ( VPHIO ) , .MVREF ( ring_top_MVREF ) , .LENH (
ring_top_LENH )
, .POCH ( ring_top_POCH ) , .ZIOH ( ring_top_ZIOH ) , .MVSS (
GDN )
, .MVSSQ ( GDIO ) , .MVDD ( VPN ) ) ;
SNPS_D3M_PRETPOCC ring_top_pad_PRETPOCC (.MVREF ( ring_top_MVREF )

```

```

, .MVAA_PLL ( VPHIO ) , .MVDDQ ( VPHIO ) , .MVSS ( GDN ) ,
.MVSSQ ( GDIO )
, .MVDD ( VPN ) , .RET ( SEP_TIE0_1_U2201_net )
, .DIS_POC ( SEP_TIE0_1_U2200_net ) , .RET_B (
SEP_TIE1_1_U306_net )
, .LENH ( ring_top_LENH ) , .POCH ( ring_top_POCH ) , .ZIOH (
ring_top_ZIOH ) ) ;
SEP_BUF_D_2 U4 (.X ( n4672 ) , .A ( n11495 ) , .VDD ( VPN ) , .VSS
( GDN )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEQ_BUF_D_2 U5 (.X ( n5 ) , .A ( n3090 ) , .VDD ( VPN ) , .VSS (
GDN )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U6 (.X ( n4673 ) , .A ( n3668 ) , .VDD ( VPN ) , .VSS
( GDN )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U7 (.X ( n4674 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n3668 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_S_2 U8 (.X ( n8 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n3047 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U9 (.X ( n748 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4110 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U11 (.X ( n4675 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4676 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U12 (.X ( n749 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n750 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U14 (.X ( n750 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n82 )
, .VBN ( GDN ) , .VBP ( VPN ) ) ;

```

```

SEP_BUF_D_2 U15 (.X ( n4676 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4761 )
    , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U16 (.X ( n4677 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4761 )
    , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U17 (.X ( n4678 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4679 )
    , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U18 (.X ( n4679 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4762 )
    , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SEP_BUF_D_2 U19 (.X ( n4680 ) , .VDD ( VPN ) , .VSS ( GDN ) , .A (
n4762 )
    , .VBN ( GDN ) , .VBP ( VPN ) ) ;
SNPS_D3M_PVSS ring_top_pad_GDN_13 (.MVAA_PLL ( VPHIO ) , .MVSS (
GDN )
    , .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDDQ (
VPHIO )
    , .MVSSQ ( GDIO ) , .MVDD ( VPN ) ) ;
SNPS_D3M_PVSS ring_top_pad_GDN_14 (.MVAA_PLL ( VPHIO ) , .MVSS (
GDN )
    , .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDDQ (
VPHIO )
    , .MVSSQ ( GDIO ) , .MVDD ( VPN ) ) ;
SNPS_D3M_PVDD_ESD_NS ring_top_pad_VPN (.MVAA_PLL ( VPHIO ) , .MVDD
( VPN )
    , .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
    , .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .MVSS ( GDN ) ) ;
SNPS_D3M_PVDD_CAP ring_top_pad_VPN_1 (.MVSS ( GDN ) , .MVDD ( VPN
)

```

```

, .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDDQ (
VPHIO )
, .MVAA_PLL ( VPHIO ) , .MVSSQ ( GDIO ) ) ;

SNPS_D3M_PVDD_ESD_EW ring_top_pad_VPN_12 (.MVSS ( GDN ) , .MVDD (
VPN )
, .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVDDQ (
VPHIO )
, .MVAA_PLL ( VPHIO ) , .MVSSQ ( GDIO ) ) ;

SNPS_D3M_PVDD_ESD_NS ring_top_pad_VPN_16 (.MVAA_PLL ( VPHIO ) ,
.MVDD ( VPN )
, .MVREF ( ring_top_MVREF ) , .ZIOH ( ring_top_ZIOH )
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .MVSSQ (
GDIO )
, .MVDDQ ( VPHIO ) , .MVSS ( GDN ) ) ;

SNPS_D3M_PDDRIO_NS ring_top_pad_LANE0LOOPBKEN (.MVSSQ ( GDIO )
, .MVDDQ ( VPHIO ) , .OJ ( SEP_TIE0_1_U2180_net )
, .ET ( SEP_TIE0_1_U2179_net ) , .MVAA_PLL ( VPHIO ) , .MVSS (
GDN )
, .PAD ( LANE0LOOPBKEN ) , .MVDD ( VPN ) , .MVREF (
ring_top_MVREF )
, .IOM ( {SEP_TIE0_1_U2178_net , SEP_TIE0_1_U2181_net ,
SEP_TIE1_1_U276_net } )
, .ZIOH ( ring_top_ZIOH ) , .DI ( LANE0LOOPBKEN_INPAD )
, .PDR ( SEP_TIE0_1_U2177_net ) , .TE ( SEP_TIE0_1_U2176_net )
, .PDD ( SEP_TIE0_1_U2175_net ) , .OE ( SEP_TIE0_1_U2174_net )
, .LB ( SEP_TIE0_1_U2173_net ) , .SJ ( SEP_TIE0_1_U2172_net )
, .DJ ( SEP_TIE0_1_U2171_net ) , .DOUT ( SEP_TIE0_1_U2170_net
)
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH ) , .SR (
{n3624 , n4482 } ) ) ;

SNPS_D3M_PDDRIO_NS ring_top_pad_JTAGTDO (.MVSSQ ( GDIO ) , .MVDDQ
( VPHIO )

```

```

, .OJ ( SEP_TIE0_1_U2168_net ) , .ET ( SEP_TIE0_1_U2167_net )
, .MVAA_PLL ( VPHIO ) , .MVSS ( GDN ) , .PAD ( JTAGTDO ) ,
.MVDD ( VPN )
, .MVREF ( ring_top_MVREF )
, .IOM ( {SEP_TIE0_1_U2166_net , SEP_TIE0_1_U2169_net ,
SEP_TIE1_1_U275_net } )
, .ZIOH ( ring_top_ZIOH ) , .PDR ( SEP_TIE0_1_U2165_net )
, .TE ( SEP_TIE0_1_U2164_net ) , .PDD ( SEP_TIE0_1_U2163_net )
, .OE ( SEP_TIE1_1_U274_net ) , .LB ( SEP_TIE0_1_U2162_net )
, .SJ ( SEP_TIE0_1_U2161_net ) , .DJ ( SEP_TIE0_1_U2160_net )
, .DOUT ( n4508 ) , .POCH ( ring_top_POCH ) , .LENH (
ring_top_LENH )
, .SR ( {n4454 , n4676 } ) ) ;
SNPS_D3M_PDDRIO_EW ring_top_pad_CLK48MOHCI (.MVDDQ ( VPHIO )
, .MVAA_PLL ( VPHIO ) , .OE ( SEP_TIE1_1_U273_net )
, .OJ ( SEP_TIE0_1_U2159_net ) , .MVSSQ ( GDIO ) , .MVSS ( GDN
)
, .PAD ( CLK48MOHCI ) , .MVDD ( VPN ) , .MVREF (
ring_top_MVREF )
, .PDD ( SEP_TIE0_1_U2158_net ) , .ET ( SEP_TIE0_1_U2157_net )
, .LB ( SEP_TIE0_1_U2156_net ) , .SJ ( SEP_TIE0_1_U2155_net )
, .DJ ( SEP_TIE0_1_U2154_net ) , .DOUT ( n11398 ) , .ZIOH (
ring_top_ZIOH )
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH )
, .PDR ( SEP_TIE0_1_U2153_net ) , .TE ( SEP_TIE0_1_U2152_net )
, .SR ( {n3480 , n4686 } )
, .IOM ( {SEP_TIE0_1_U2151_net , SEP_TIE0_1_U2150_net ,
SEP_TIE1_1_U272_net } ) ) ;
SNPS_D3M_PDDRIO_EW ring_top_pad_CLK12MOHCI (.MVDDQ ( VPHIO )
, .MVAA_PLL ( VPHIO ) , .OE ( SEP_TIE1_1_U271_net )
, .OJ ( SEP_TIE0_1_U2149_net ) , .MVSSQ ( GDIO ) , .MVSS ( GDN
)
, .PAD ( CLK12MOHCI ) , .MVDD ( VPN ) , .MVREF (
ring_top_MVREF )
, .PDD ( SEP_TIE0_1_U2148_net ) , .ET ( SEP_TIE0_1_U2147_net )

```

```

, .LB ( SEP_TIE0_1_U2146_net ) , .SJ ( SEP_TIE0_1_U2145_net )
, .DJ ( SEP_TIE0_1_U2144_net ) , .DOUT ( n11404 ) , .ZIOH (
ring_top_ZIOH )
, .POCH ( ring_top_POCH ) , .LENH ( ring_top_LENH )
, .PDR ( SEP_TIE0_1_U2143_net ) , .TE ( SEP_TIE0_1_U2142_net )
, .SR ( {n4786 , n11162 } )
, .IOM ( {SEP_TIE0_1_U2141_net , SEP_TIE0_1_U2140_net ,
SEP_TIE1_1_U270_net } ) ) ;
usb3_pads_ssp1_hsp1_pads (.VDD180 ( VDD180 ) , .DM0 ( DM0 ) ,
.VPH ( VPH )
, .ID0 ( ID0 ) , .HALFVPH ( HALFVPH ) , .RESREFS ( RESREFS )
, .REFPADCLKINTM ( REFPADCLKINTM ) , .REFPADCLKINTP (
REFPADCLKINTP )
, .VSS1 ( GDN ) , .VSS2 ( GDN ) , .REFPADCLKM ( REFPADCLKM )
, .REFPADCLKP ( REFPADCLKP ) , .RESREF ( RESREF ) , .VDD330 (
VDD330 )
, .VSSA0 ( VSSA0 ) , .DVDD ( DVDD ) , .VDDH0 ( VDDH0 ) ,
.VPTX0 ( VPTX0 )
, .VP ( VP ) , .GD ( GD ) , .VBUS0 ( VBUS0 ) , .DP0 ( DP0 ) ,
.RX0P ( RX0P )
, .RX0M ( RX0M ) , .TX0P ( TX0P ) , .TX0M ( TX0M ) ) ;
usb3_ssp1_hsp1_phy (.BSCLAMP ( PHY_BSCLAMP ) , .BSCLK (
PHY_BSCLK )
, .BSEXTTEST ( PHY_BSEXTTEST ) , .BSOUT ( PHY_BSOUT )
, .BSPRELOAD ( PHY_BSPRELOAD ) , .BSSHIFTDR ( n731 )
, .ACJTLEVEL ( PHY_ACJTLEVEL ) , .ATERESET ( n936 )
, .AVALID0 ( AVALID0_OUTPAD ) , .BSCAPTUREDR ( n207 ) ,
.BYPASSDPEN0 ( n2629 )
, .BYPASSSELO ( n697 ) , .CHGDET0 ( CHGDET0_OUTPAD )
, .BSEXTTESTAC ( PHY_BSEXTTESTAC ) , .BSHIGHZ ( PHY_BSHIGHZ ) ,
.BSIN ( n3811 )
, .BSINIT ( PHY_BSINIT ) , .BSINVERT ( PHY_BSINVERT )
, .COMPDISTUNE0 ( {n970 , n971 , n972 } ) , .CRACK ( PHY_CRACK
)
, .BSUPDATEDR ( n210 ) , .BVALID0 ( BVALID0_OUTPAD )

```

```

, .BYPASSDMDATA0 ( n2892 ) , .BYPASSDMEN0 ( n2644 ) ,
.BYPASSDPDATA0 ( n2877 )
, .CHRGSEL0 ( n2823 ) , .CLK12MOHCI ( CLK12MOHCI_OUTPAD )
, .CLK48MOHCI ( CLK48MOHCI_OUTPAD ) , .COMMONONN ( n2675 )
, .CRCAPADDR ( PHY_CRCAPADDR ) , .CRCAPDATA ( PHY_CRCAPDATA )
, .RX0M ( RX0M )
, .RX0P ( RX0P ) , .REFPADCLKM ( REFPADCLKINTM ) , .ATBFM (
PHY_ATBFM )
, .ATBFP ( PHY_ATBFP ) , .REFALTCLKM ( PHY_REFALTCLKM )
, .REFALTCLKP ( PHY_REFALTCLKP ) , .TXRTUNE ( RESREF ) , .TX0M
( TX0M )
, .TX0P ( TX0P ) , .DM0 ( DM0 ) , .DP0 ( DP0 ) , .VPTX0 (
VPTX0 )
, .REFPADCLKP ( REFPADCLKINTP ) , .RESREFF ( RESREF ) ,
.RESREFS ( RESREFS )
, .RKELVIN ( RESREF ) , .ID0 ( ID0 ) , .LOSLEVEL (
PHY_LOSLEVEL )
, .MPLLDDWORDCLK ( PHY_MPLLDDWORDCLK ) , .ATBSM ( PHY_ATBSM )
, .ATBSP ( PHY_ATBSP ) , .VDD180 ( VDD180 ) , .VDD330 ( VDD330
)
, .VDDH0 ( VDDH0 ) , .FSEL ( {n573 , n597 , n579 , n1251 ,
n1255 , n1257 } )
, .FSLSRCV0 ( FSLSRCV0_OUTPAD ) , .VSSA0 ( VSSA0 ) , .VP ( VP
) , .VPH ( VPH )
, .GD ( GD ) , .DVDD ( DVDD ) , .CRDATAIN ( PHY_CRDATAIN )
, .FSDATAEXT0 ( n3316 ) , .FSSE0EXT0 ( n3304 )
, .FSVMINUS0 ( FSVMINUS0_OUTPAD ) , .FSVPLUS0 (
FSVPLUS0_OUTPAD )
, .FSXCVROWNER0 ( n821 ) , .CRDATAOUT ( PHY_CRDATAOUT )
, .CRREAD ( PHY_CRREAD ) , .CRWRITE ( PHY_CRWRITE )
, .DATAIN0 ( {n3777 , n3164 , n3170 , n3176 , n3775 , n3688 ,
n807 , n3219 } )
, .DATAINH0 ( PHY_DATAINH0 ) , .DATAOUT0 ( PHY_DATAOUT0 )
, .DATAOUTH0 ( {SYNOPSIS_UNCONNECTED_108 ,
SYNOPSIS_UNCONNECTED_107 ,

```



```

SYNOPSIS_UNCONNECTED_106 , SYNOPSIS_UNCONNECTED_105 ,
SYNOPSIS_UNCONNECTED_104 , SYNOPSIS_UNCONNECTED_103 ,
SYNOPSIS_UNCONNECTED_102 , SYNOPSIS_UNCONNECTED_101 } )
, .DRVVBUS0 ( n3328 ) , .DTBOUT ( PHY_DTBOUT )
, .MPLLWORDCLKEN ( PHY_MPLLWORDCLKEN ) , .DCDENB0 ( n2863 )
, .DMPULLDOWN0 ( n2712 ) , .DPPULLDOWN0 ( n2700 )
, .MPLLSTATE ( PHY_MPLLSTATE ) , .MPLLWORDCLK (
PHY_MPLLWORDCLK )
, .MPLLWORDCLKEN ( PHY_MPLLWORDCLKEN ) , .MPLLEN ( n3308 )
, .MPLLHALFRATE ( n694 ) , .OTGTUNE0 ( {n977 , n973 , n975 } )
, .MPLLMULTIPLIER ( {n591 , n594 , n589 , n588 , n595 , n590 ,
n587 } )
, .MPLLQWORDCLK ( PHY_MPLLQWORDCLK ) , .MPLLQWORDCLKEN (
PHY_MPLLQWORDCLKEN )
, .MPLLREFSSCCLKEN ( PHY_MPLLREFSSCCLKEN ) , .REFCLKSEL (
{n3271 , n3270 } )
, .REFOUTPUTCLK ( PHY_REFOUTPUTCLK ) , .REFSSPEN ( n3287 )
, .OPMODE0 ( {n3242 , n3244 } ) , .OTGDISABLE0 ( n940 )
, .OTGSESSVLD0 ( OTGSESSVLD0_OUTPAD ) , .RX0CLK ( PHY_RX0CLK )
, .PHYCLOCK0 ( PHYCLOCK0_OUTPAD ) , .PHYRESET ( n4645 )
, .PORTRESET0 ( n3272 ) , .REFCLKDIV2 ( n704 ) , .HALFVPH (
HALFVPH )
, .REFUSEPAD ( PHY_REFUSEPAD ) , .RTUNEREQ ( PHY_RTUNEREQ )
, .RX0ALIGNEN ( PHY_RX0ALIGNEN ) , .RX0BITSHIFT (
PHY_RX0BITSHIFT )
, .IDPULLUP0 ( n3322 ) , .JTAGTCK ( JTAGTCK_INPAD_G2B12I1_1 )
, .LANE0IFWIDTH ( n946 ) , .LANE0LOOPBKEN ( PHY_LANE0LOOPBKEN
)
, .HOSTDISCONNECT0 ( HOSTDISCONNECT0_OUTPAD ) , .HSXCVREXTCTL0
( n948 )
, .IDDIG0 ( IDDIG0_OUTPAD ) , .JTAGTDI ( n734 ) , .JTAGTDO (
jtag_phy_tdo )
, .JTAGTMS ( n2667 ) , .JTAGTRSTN ( n4670 ) , .SCANMODE (
n4651 )
, .SCANNLNSO ( PHY_SCANNLNSO ) , .SCANNSI ( n151 )

```

```

, .LINESTATE0 ( LINESTATE0_OUTPAD ) , .LOOPBACKENB0 ( n3268 )
, .LOSBIAS ( {n574 , n580 , n577 } )
, .SCANIN ( {PHY_SCANIN[39] , PHY_SCANIN[38] , PHY_SCANIN[37]
, PHY_SCANIN[36] ,
PHY_SCANIN[35] , PHY_SCANIN[34] , PHY_SCANIN[33] ,
PHY_SCANIN[32] ,
PHY_SCANIN[31] , PHY_SCANIN[30] , PHY_SCANIN[29] ,
PHY_SCANIN[28] ,
PHY_SCANIN[27] , PHY_SCANIN[26] , PHY_SCANIN[25] ,
PHY_SCANIN[24] ,
PHY_SCANIN[23] , PHY_SCANIN[22] , PHY_SCANIN[21] ,
PHY_SCANIN[20] ,
PHY_SCANIN[19] , PHY_SCANOUT[17] , PHY_SCANIN[17] ,
PHY_SCANIN[16] ,
PHY_SCANIN[15] , PHY_SCANIN[14] , PHY_SCANIN[13] ,
PHY_SCANIN[12] ,
PHY_SCANIN[11] , PHY_SCANIN[10] , PHY_SCANIN[9] , n2966 ,
PHY_SCANOUT[6] , PHY_SCANOUT[5] , PHY_SCANOUT[4] ,
PHY_SCANOUT[3] ,
PHY_SCANOUT[2] , PHY_SCANOUT[1] , PHY_SCANOUT[0] ,
PHY_SCANIN[0] } )
, .RX0EQ ( PHY_RX0EQ ) , .RX0LOSFILTER ( {n965 , n2204 } )
, .RX0PLLEN ( PHY_RX0PLLEN ) , .RX0PLLSTATE ( PHY_RX0PLLSTATE
)
, .RX0DATA ( PHY_RX0DATA ) , .RX0DATAEN ( PHY_RX0DATAEN )
, .RXACTIVE0 ( RXACTIVE0_OUTPAD ) , .RXERROR0 (
RXERROR0_OUTPAD )
, .RXVALID0 ( RXVALID0_OUTPAD ) , .RX0EQEN ( PHY_RX0EQEN )
, .RX0INVERT ( PHY_RX0INVERT ) , .RX0LOS ( PHY_RX0LOS )
, .RX0LOSEN ( PHY_RX0LOSEN ) , .RX0RATE ( {n3262 , n3263 } )
, .RX0RESET ( PHY_RX0RESET ) , .RX0TERMEN ( PHY_RX0TERMEN )
, .RX0VALID ( PHY_RX0VALID ) , .SCANCLK ( n4879 )
, .TX0PREEMPH ( {PHY_TX0PREEMPH[6] , n186 , n185 ,
PHY_TX0PREEMPH[3] , n184 ,
n188 , n189 } )

```

```

, .TX0RATE ( PHY_TX0RATE ) , .TX0RESET ( PHY_TX0RESET )
, .TX0STATE ( PHY_TX0STATE ) , .SQRXTUNE0 ( {n966 , n967 ,
n969 } )
, .SCANOUT ( PHY_SCANOUT ) , .SCANRST ( n3264 ) , .SCANSHIFT (
n3288 )
, .SLEEPM0 ( n2735 ) , .SUSPENDM0 ( n3234 ) , .TERMSEL0 (
n4568 )
, .TESTBURNIN ( n3265 ) , .SSCEN ( n3310 )
, .SSCRANGE ( {n669 , n671 , n670 } )
, .SSCREFLCKSEL ( {n415 , n585 , n417 , n416 , n581 , n572 ,
n583 , n582 , n584 } )
, .TESTBYPASS ( n709 ) , .TESTPOWERDOWNHSP ( n4643 )
, .TESTPOWERDOWNSSP ( PHY_TESTPOWERDOWNSSP )
, .TX0AMPLITUDE ( PHY_TX0AMPLITUDE ) , .VREGBYPASSHSP ( n942 )
, .VREGBYPASSSSP ( n703 ) , .WORDINTERFACE0 (
PHY_WORDINTERFACE0 )
, .TX0TERMOFFSET ( PHY_TX0TERMOFFSET ) , .TX0VBOOSTEN ( n3233
)
, .TXFSLSTUNE0 ( {n1247 , n1248 , n1249 , n1250 } )
, .XCVRSEL0 ( {n2773 , n4570 } ) , .TXRESTUNE0 ( {n954 , n955
} )
, .TXBITSTUFFEN0 ( n3267 ) , .TXBITSTUFFENH0 (
PHY_TXBITSTUFFENH0 )
, .TXENABLEN0 ( n814 ) , .TXVBOOSTLVL ( {n327 , n576 , n575 }
)
, .TXHSXVTUNE0 ( {n963 , n964 } ) , .TXPREEMPAMPTUNE0 ( {n950
, n952 } )
, .TXPREEMPPULSETUNE0 ( n938 ) , .TXREADY0 ( TXREADY0_OUTPAD )
, .VBUSVLDEXT0 ( n2690 ) , .VBUSVLDEXTSEL0 ( n944 ) ,
.VDATDETENB0 ( n2850 )
, .TXRISETUNE0 ( {n958 , n956 } ) , .TXVALID0 ( n3806 )
, .TXVALIDH0 ( PHY_TXVALIDH0 ) , .TX0CLKOUT ( PHY_TX0CLKOUT )
, .TX0CLKOUTEN ( PHY_TX0CLKOUTEN ) , .TX0CMEN ( PHY_TX0CMEN )
, .TXVREFTUNE0 ( {n1117 , n1116 , n1118 , n1246 } ) ,
.VATESTENB ( n1253 )

```

```

, .VBUS0 ( VBUS0 ) , .VBUSVALID0 ( VBUSVALID0_OUTPAD )
, .VDATREFTUNE0 ( {n959 , n961 } ) , .VDATSRCENB0 ( n815 )
, .TX0BEACONEN ( n888 ) , .TX0CLK ( PHY_TX0CLK )
, .TX0CMSTATE ( PHY_TX0CMSTATE ) , .TX0DATAEN ( n3043 )
, .TX0DETECTRXACK ( PHY_TX0DETECTRXACK ) , .TX0DETECTRXREQ (
n3042 )
, .TX0DETECTRXRESULT ( PHY_TX0DETECTRXRESULT ) , .TX0EN (
PHY_TX0EN )
, .TX0INVERT ( PHY_TX0INVERT )
, .TX0DATA ( {n3013 , n3014 , n3015 , n3004 , PHY_TX0DATA[15]
, n879 , n880 ,
PHY_TX0DATA[12] , n3005 , n3006 , n3007 , n3008 , n3009 ,
n3010 ,
n3011 , n884 , n741 , n882 , n883 , n3012 } ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_9 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
, .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0PLEN (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
, .MVSSQ ( GDIO ) , .PAD ( RX0PLEN ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_TX0DATA_39_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
, .MVDDQ ( VPHIO ) , .PAD ( TX0DATA[39] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_39_ (.MVSS ( GDN )
, .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[39] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0EQEN (.MVSS ( GDN ) , .MVSSQ
( GDIO )
, .MVDDQ ( VPHIO ) , .PAD ( RX0EQEN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_38_ (.MVSS ( GDN )
, .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[38] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_9 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
, .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;

```

```

DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_36_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[36] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_11 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_35_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[35] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_10 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_34_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[34] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_11 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_33_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[33] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0DATA_37_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( RX0DATA[37] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_32_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[32] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_12 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_30_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[30] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_12 (.MVSS ( GDN ) , .MVSSQ
( GDIO )

```

```

        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_29_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[29] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_10 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_28_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[28] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_11 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_31_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[31] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_13 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_25_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[25] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_13 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_27_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[27] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_14 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_26_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[26] ) )
;

```

```

DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_12 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_24_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[24] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0CLK (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( RX0CLK ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_23_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[23] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_14 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_22_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[22] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_15 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_21_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[21] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_15 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_20_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[20] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_13 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_19_ (.MVSS ( GDN )

```

```

        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[19] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_16 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_18_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[18] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0DATA_14_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( RX0DATA[14] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_17_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[17] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_16 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_16_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[16] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_14 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_15_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[15] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_11 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_13_ (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[13] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_17 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;

```



```

DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_12_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[12] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0DATA_8_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( RX0DATA[8] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_11_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[11] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_15 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_10_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[10] ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_17 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_9_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[9] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_18 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_7_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[7] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_12 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_6_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[6] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0DATA_2_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )

```

```

        , .MVDDQ ( VPHIO ) , .PAD ( RX0DATA[2] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_5_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[5] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_19 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_4_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[4] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RX0DATA_0_ (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( RX0DATA[0] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_3_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[3] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VREF_2 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATA_1_ (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0DATA[1] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_13 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0RESET (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0RESET ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_PVAA_PLL_L (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_18 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;

```

```

DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_1 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHIO (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_CHGDET0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( CHGDET0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_2 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_VDATSRCENB0 (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( VDATTRCENB0 ) )
;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHIO_1 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_ACAENB0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( ACAENB0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VDATDETENB0 (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VDATDETENB0 ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_RIDFLOAT0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RIDFLOAT0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_DCDENB0 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( DCDENB0 ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_RIDGND0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )

```

```

        , .MVSSQ ( GDIO ) , .PAD ( RIDGND0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDN (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_RIDA0 (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RIDA0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPN (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_RIDB0 (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RIDB0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_3 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_27 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_FSDATAEXT0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( FSDATAEXT0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_AUTORSMENB0 (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( AUTORSMENB0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_FSVPLUS0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( FSVPLUS0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_24 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_FSVMINUS0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( FSVMINUS0 ) ) ;

```

```

DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_21 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_IDPULLUP0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( IDPULLUP0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_25 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DRVVBUS0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( DRVVBUS0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_26 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_SESEND0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( SESEND0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_23 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_IDDIG0 (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( IDDIG0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_20 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_VBUSVALID0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( VBUSVALID0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_CLK48MOHCI (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( CLK48MOHCI ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_BVALID0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )

```

```

        , .MVSSQ ( GDIO ) , .PAD ( BVALID0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_24 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_AVALID0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( AVALID0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_ADPSNS0 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( ADPSNS0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_CLK12MOHCI (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( CLK12MOHCI ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_EXTREFCLK (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( EXTREFCLK ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_OTGSESSVLD0 (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( OTGSESSVLD0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VREF_3 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_22 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_25 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_24 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPN_21 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;

```

```

DWC_D4MV_PPADCWO_NS ring_top_bpad_GDN_19 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_23 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHIO_23 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_ADPPRB0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( ADPPRB0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_RETENABLEN (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( RETENABLEN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_ADPCHRG0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( ADPCHRG0 ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDN_18 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_JTAGTRSTN (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( JTAGTRSTN ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPN_20 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_JTAGTMS (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( JTAGTMS ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_22 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_JTAGTCK (.MVSS ( GDN ) , .MVDDQ
( VPHIO )

```

```

        , .MVSSQ ( GDIO ) , .PAD ( JTAGTCK ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHIO_22 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_JTAGTDO (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( JTAGTDO ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_GDN_17 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_TX0VBOOSTEN (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( TX0VBOOSTEN ) )
;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPN_19 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_JTAGTDI (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( JTAGTDI ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_ANALOGTEST (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( ANALOGTEST ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_TST_1_ (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( TST[1] ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_TST_0_ (.MVSS ( GDN ) , .MVDDQ (
VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( TST[0] ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHTC (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHTC ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_RX0TERMEN (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( RX0TERMEN ) ) ;

```



```

DWC_D4MV_PPADCWO_NS ring_top_bpad_GDIO_21 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_TX0PREEMPH (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( TX0PREEMPH ) ) ;
DWC_D4MV_PPADCWO_NS ring_top_bpad_VPHIO_21 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_NS ring_top_bpad_TX0AMPLITUDE (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( TX0AMPLITUDE ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_8 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0DATAEN (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RX0DATAEN ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_10 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0INVERT (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( RX0INVERT ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_10 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_RX0PLLSTATE (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( RX0PLLSTATE ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_32 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_CHRGSEL0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )

```

```

        , .MVSSQ ( GDIO ) , .PAD ( CHRGSEL0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VREF_4 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_COMMONONN (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( COMMONONN ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_TESTPOWERDOWNSSP (.MVSS ( GDN )
        , .MVSSQ ( GDIO ) , .MVDDQ ( VPHIO ) , .PAD ( TESTPOWERDOWNSSP
) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_TESTPOWERDOWNHSP (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( TESTPOWERDOWNHSP
) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_PVAA_PLL_R (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_BYPASSDMEN0 (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( BYPASSDMEN0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_ADPDISCHRG0 (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( ADPDISCHRG0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_BYPASSDPEN0 (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( BYPASSDPEN0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_31 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_BYPASSDMDATA0 (.MVSS ( GDN )
        , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( BYPASSDMDATA0 )
) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_29 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_BYPASSDPDATA0 (.MVSS ( GDN )

```

```

    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( BYPASSDPDATA0 )
) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_30 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_LINESTATE0_0_ (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( LINESTATE0[0] )
) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_31 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DPPULLDOWN0 (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( DPPULLDOWN0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_LINESTATE0_1_ (.MVSS ( GDN )
    , .MVSSQ ( GDIO ) , .MVDDQ ( VPHIO ) , .PAD ( LINESTATE0[1] )
) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DMPULLDOWN0 (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( DMPULLDOWN0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VBUSVLDEXT0 (.MVSS ( GDN ) ,
.MVSSQ ( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VBUSVLDEXT0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_SUSPENDM0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( SUSPENDM0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_28 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_SLEEPM0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( SLEEPM0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_PRETPOCC (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;

```

```

DWC_D4MV_PPADCWI_EW ring_top_bpad_HOSTDISCONNECT0 (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( HOSTDISCONNECT0
) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_28 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_FSSE0EXT0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( FSSE0EXT0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_RXERROR0 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( RXERROR0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_TXENABLEN0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( TXENABLEN0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_29 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_FSXCVROWNER0 (.MVSS ( GDN )
    , .MVDDQ ( VPHIO ) , .MVSSQ ( GDIO ) , .PAD ( FSXCVROWNER0 ) )
;
DWC_D4MV_PPADCWO_EW ring_top_bpad_TXREADY0 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( TXREADY0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_PHYCLOCK0 (.MVSS ( GDN ) ,
.MVDDQ ( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( PHYCLOCK0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_26 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_7_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( DATA[7] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_DATA_2_ (.MVSS ( GDN ) , .MVSSQ
( GDIO )

```

```

        , .MVDDQ ( VPHIO ) , .PAD ( DATA[2] ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_6_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[6] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_23 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_5_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[5] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_27 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_4_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[4] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_GDIO_28 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( GDIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_3_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[3] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPN_25 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( VPN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_1_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[1] ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_FSLSRCV0 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
        , .MVDDQ ( VPHIO ) , .PAD ( FSLSRCV0 ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_DATA_0_ (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
        , .MVSSQ ( GDIO ) , .PAD ( DATA[0] ) ) ;

```

```

DWC_D4MV_PPADCWO_EW ring_top_bpad_GDN_22 (.MVSS ( GDN ) , .MVSSQ (
GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( GDN ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_TXVALID0 (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( TXVALID0 ) ) ;
DWC_D4MV_PPADCWO_EW ring_top_bpad_VPHIO_26 (.MVSS ( GDN ) , .MVSSQ
( GDIO )
    , .MVDDQ ( VPHIO ) , .PAD ( VPHIO ) ) ;
DWC_D4MV_PPADCWI_EW ring_top_bpad_REFSSPEN (.MVSS ( GDN ) , .MVDDQ
( VPHIO )
    , .MVSSQ ( GDIO ) , .PAD ( REFSSPEN ) ) ;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6160 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6161 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6162 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6163 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6164 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6165 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_CAPLR4 xoendcap_SEP_CAPLR4_6166 (.VSS ( GDN ) , .VDD ( VPN ) )
;
SEP_TAPDS tapfiller_SEP_TAPDS_0 (.VSS ( GDN ) , .VDD ( VPN ) ) ;
SEP_TAPDS tapfiller_SEP_TAPDS_1 (.VSS ( GDN ) , .VDD ( VPN ) ) ;
SEP_TAPDS tapfiller_SEP_TAPDS_2 (.VSS ( GDN ) , .VDD ( VPN ) ) ;
SEP_TAPDS tapfiller_SEP_TAPDS_3 (.VSS ( GDN ) , .VDD ( VPN ) ) ;
endmodule

```

ՀԱՎԵԼՎԱԾ 4. ՕԳՏԱԳՈՐԾՎԱԾ ՆԿԱՐՆԵՐԻ ՑԱՆԿԸ

Նկ.1.1. ԻՍ-ով տրանզիտորների քանակի աճի տեմպերը 12

Նկ.1.2. Նախազման խնդիրների կարևորությունը նստ
նախազոհների 13

Նկ.1.3. ԻՍ-ի նախազման ընթացակարգը 16

Նկ.1.4. ԻՍ-ի տրամաբանական սինթեզի ընթացակարգը 17

Նկ.1.5. ԻՍ-ի ֆիզիկական նախազման ընթացակարգը 18

Նկ.1.6. ԻՍ-ով աղմուկների տեսակները 19

Նկ.1.7. Սնուցման ցանցում լարման անկման աղբյուրները 20

Նկ.1.8. Սնուցման ցանցի ֆիզիկական կառուցվածքը 21

Նկ.1.9. ԻՍ-ի ամբողջ մակերեսը ծածկող սնուցման ցանցի
ֆիզիկական կառուցվածքը 22

Նկ.1.10. ԻՍ-ի սնուցման ցանցերի ֆիզիկական տեսքը 23

Նկ.1.11. ԻՍ-ի սնուցման ցանցերի բաշխման տեսքը 25

Նկ.1.12. Սնուցման ցանցերի աղմուկների ազդեցությունը
ԻՍ-ի վրա..... 26

Նկ.1.13. Սնուցման ցանցերի աղմուկների դեպքում
կապագերծող ու նակու թյան կիրառումը 28

Նկ.1. 14. ԻՍ-ի ու նակային մոդելի համարժեք սխեման 30

Նկ.1.15. Լարման անկման վիճակագրական վերլուծությունը
քայլերի հաջորդականությունը 35

Նկ.1.16. Դինամիկ վերլուծությունը դեպքում սնուցման
ցանցերի համարժեք սխեման 37

Նկ.1.17. Համակցական սխեմայի դեպքում սնուցման
ցանցերի կառուցվածքը 39

Նկ.1.18. ԻՍ-ի փոխանցատու մների ակտիվությունը ֆայլի
ստացումը 40

Նկ.1.19. ԻՍ-ի վարքայ ին նկարագրող թյան \$այլ ի միջոցով փոխանցատու մների ակտիվող թյան \$այլ ի ստացումը	41
Նկ.2.1. Թվային ԻՍ-երի ավանդական նախագծման գործընթացը.....	45
Նկ.2.2. ԻՍ-ի \$իզիկական նախագծման գործընթացը.....	46
Նկ.2.3. ԻՍ-ի սնուցման ցանցերի նախագծման երթուղին	46
Նկ.2.4. ԻՍ-ի սնուցման օղակների նախագծման հատված	47
Նկ.2.5. ԻՍ-ի սնուցման ցանցերի նախագծման նոր երթուղին	48
Նկ.2.6. Սնուցման ցանցերի նախագծման՝ դասական երթուղով \$իզիկական տեսքը	50
Նկ.2.7. Սնուցման ցանցերի նախագծման՝ նոր երթուղով \$իզիկական տեսքը	50
Նկ.2.8. Աղմուկի առկայությունը հատակագծման հիմնավորումը՝ (ա) առանց օպտիմալացման, (բ) օպտիմալացմամբ	53
Նկ.2.9. Սնուցման ցանցերի նախագծման՝ նոր երթուղով ԻՍ-ի \$իզիկական տեսքը	55
Նկ.2.10. Կապագերծող ու նակող թյան սխեմայի \$իզիկական տեսքը	56
Նկ.2.11. Դատարկ սխեմայի \$իզիկական տեսքը.....	56
Նկ.2.12. ԻՍ-ի սնուցման ցանցերի կազմակերպումը	58
Նկ.2.13. ԻՍ-ի մուտք/ելքի սխեմաների տեղաբաշխումով սնուցման ցանցերի պլանավորումը	59
Նկ.2.14. Դինամիկ լարման անկման նվազարկման եղանակ՝ տեղաբաշխման փոփոխմամբ	60
Նկ.2.15. Համապիտանի հաջորդական դողի թեստ սխեմայի ֆունկցիոնալ տեսքը.....	61

<i>Նկ.2.16. Համապիտանի հաջորդական դողի թեստ սխեմայի տրամաբանական սինթեզված տեսքը.....</i>	<i>65</i>
<i>Նկ.2.17. ՀՀԴ-ի թեստ սխեմայի ֆիզիկական տեսքը</i>	<i>66</i>
<i>Նկ.2.19. Ֆլեշ հիշասարքի(ՖՀ) թեստ սխեմայի ֆունկցիոնալ տեսքը</i>	<i>68</i>
<i>Նկ.2.20. Ֆլեշ հիշասարքի(ՖՀ) թեստ-սխեմայի նախնական հատկագծի տեսքը.....</i>	<i>71</i>
<i>Նկ.2.21. ՖՀ-ի թեստ սխեմայի տրամաբանական սինթեզված սխեման...</i>	<i>72</i>
<i>Նկ.2.22. ՖՀ-ի թեստ սխեմայի հատկագիծը</i>	<i>72</i>
<i>Նկ.2.23. ՖՀ-ի թեստ-սխեմայի համար կատարվել է սնուցման ցանցերի մշակում.....</i>	<i>73</i>
<i>Նկ.3.1. Power Estimate Compiler ծրագրային միջոցի աշխատանքային երթուղու բլոկ-դիագրամը.....</i>	<i>77</i>
<i>Նկ.3.2. Power Estimate Compiler ծրագրային գործիքի հիմնական տեսքը և «Input Data Preperation» պատուհանը.....</i>	<i>80</i>
<i>Նկ.3.3. Power Estimate Compiler ծրագրային գործիքի «Select the System» դաշտը.....</i>	<i>81</i>
<i>Նկ.3.4. Power Estimate Compiler ծրագրային գործիքի «Tool Version» բաժինը</i>	<i>82</i>
<i>Նկ.3.5. Power Estimate Compiler ծրագրային գործիքի «Tool Version» բաժինը</i>	<i>83</i>
<i>Նկ.3.6. Power Estimate Compiler ծրագրային գործիքի «Tool Version» բաժինը</i>	<i>83</i>
<i>Նկ.3.7. Power Estimate Compiler ծրագրային գործիքի սխալի հաղորդագրությունը</i>	<i>84</i>

<i>Նկ.3.8. Power Estimate Compiler ծրագրային գործիքի նախազգուշացնող հաղորդագրությունը</i>	85
<i>Նկ.3.9. Power Estimate Compiler ծրագրային գործիքի «Compile» էջը USB3.0-ի համար</i>	86
<i>Նկ.3.10. Power Estimate Compiler ծրագրային գործիքի «Compile» էջը EMMC -ի համար</i>	86
<i>Նկ.3.11. Power Estimate Compiler ծրագրային գործիքի «Power & Timing & Area» էջը USB3.0 -ի համար</i>	87
<i>Նկ.3.12. Power Estimate Compiler ծրագրային գործիքի «Power & Timing & Area» էջը EMMC -ի համար</i>	88
<i>Նկ.3.13. «USB3.0» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջը</i>	89
<i>Նկ.3.14. «EMMC» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջը</i>	90
<i>Նկ.3.15. «USB3.0» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջի օգտագործումը</i>	91
<i>Նկ.3.16. «EMMC» հանգույցի դեպքում Power Estimate Compiler ծրագրային գործիքի «Results» էջի օգտագործումը</i>	92
<i>Նկ.3.17. Power Estimate Compiler ծրագրային գործիքի քայլերի հերթականությունը</i>	92

ՀԱՎԵԼՎԱԾ 5. ՕԳՏԱԳՈՐԾՎԱԾ ԱՂՅՈՒՍԱԿՆԵՐԻ ՑԱՆԿԸ

Աղյուսակ 2.1. Նախագծված ՀՀԴ-ի թեստ սխեմայի ելուստները	61
Աղյուսակ 2.2. ՀՀԴ-ի թեստ սխեմայի սինքրոազդանշանի ժամանակային սահմանափակումները.....	63
Աղյուսակ 2.3. ՀՀԴ-ի թեստ սխեմայի մուտք/ելքերի ժամանակային սահմանափակումները.....	64
Աղյուսակ 2.4. Նախագծված ՀՀԴ-ի թեստ սխեմայի սնուցման ցանցերի համեմատությունը.....	67
Աղյուսակ 2.5. Նախագծված ՀՀ-ի թեստ սխեմայի ելուստները	69
Աղյուսակ 2.6. Նախագծված ՀՀ-ի թեստ սխեմայի սնուցման ցանցերի համեմատությունը.....	74
Աղյուսակ 3.1. Նախագծման արդյունքները.....	97

ՀԱՎԵԼՎԱԾ 6. ՕԳՏԱԳՈՐԾՎԱԾ ՀԱՊԱՎՈՒՄՆԵՐԻ ՑԱՆԿԸ

ԻՍ՝ ինտեգրալ սխեմա

ԲՎՀ՝ բյուրեղի վրա համակարգեր

ԹՀ՝ թվային համակարգեր

ԿՄՕԿ՝ կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ

ԹՄՏԳ՝ թվային ստանդարտ տարրերի գրադարան

ԹՄՏ՝ թվային ստանդարտ տարրերը

ՄՕԿ՝ մետաղ-օքսիդ-կիսահաղորդիչ

ՓԱՖ՝ փոխանջատումների ակտիվության ֆայլ

ՌՓՄ՝ ռեգիստրային փոխանցումների մակարդակ

ՀՀԴ՝ համապիտանի հաջորդական դոդ

ՖՀ՝ ֆլեշ հիշասարք

ՀԱՎԵԼՎԱԾ 7. ԱՏԵՆԱԽՈՍՈՒԹՅԱՆՆ ԱՌՆՉՎՈՂ ՊԱՏՎՈՐԳԵՐ Ու ՄՐՑԱՆԱԿԱՆԵՐ

Տեղեկատվական տեխնոլոգիաների (SS) բնագավառում ՀՀ Նախագահի 2017թ. կրթական պարգև, երկրորդ կարգ, ՀՊՃՀ «Լավագույն Ասպիրանտ»

2017
ԵՐԵՎԱՆ

հայաստան
հանրապետական
հիմնադրամ



**ՏԵՂԵԿԱՏՎԱԿԱՆ ՏԵԽՆՈԼՈԳԻԱՆԵՐԻ ԲԵԱԳԱՎԱՌՈՒՄ
ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ՆԱԽԱԳԱՀԻ**

ԿՐԹԱԿԱՆ

ՊԱՐԳԵՎ


II ԿԱՐԳ

ԼԱՎԱԳՈՒՅՆ ԱՍՊԻՐԱՆՏ
անվանակարգում


շնորհվում է

ԿԱՐՈ ՀՐԱՋԻԿԻ ՍԱՖԱՐՅԱՆԻՆ
*(«Նայասարանի ազգային պոլիտեխնիկական
համալսարան» հիմնադրամ)*

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ
ՆԱԽԱԳԱՀ



Ս. ՍԱՐԳՅԱՆ



Ս Ի Ն Ո Փ Ս Ի Ս Ա Ր Մ Ե Ն Ի Ա